

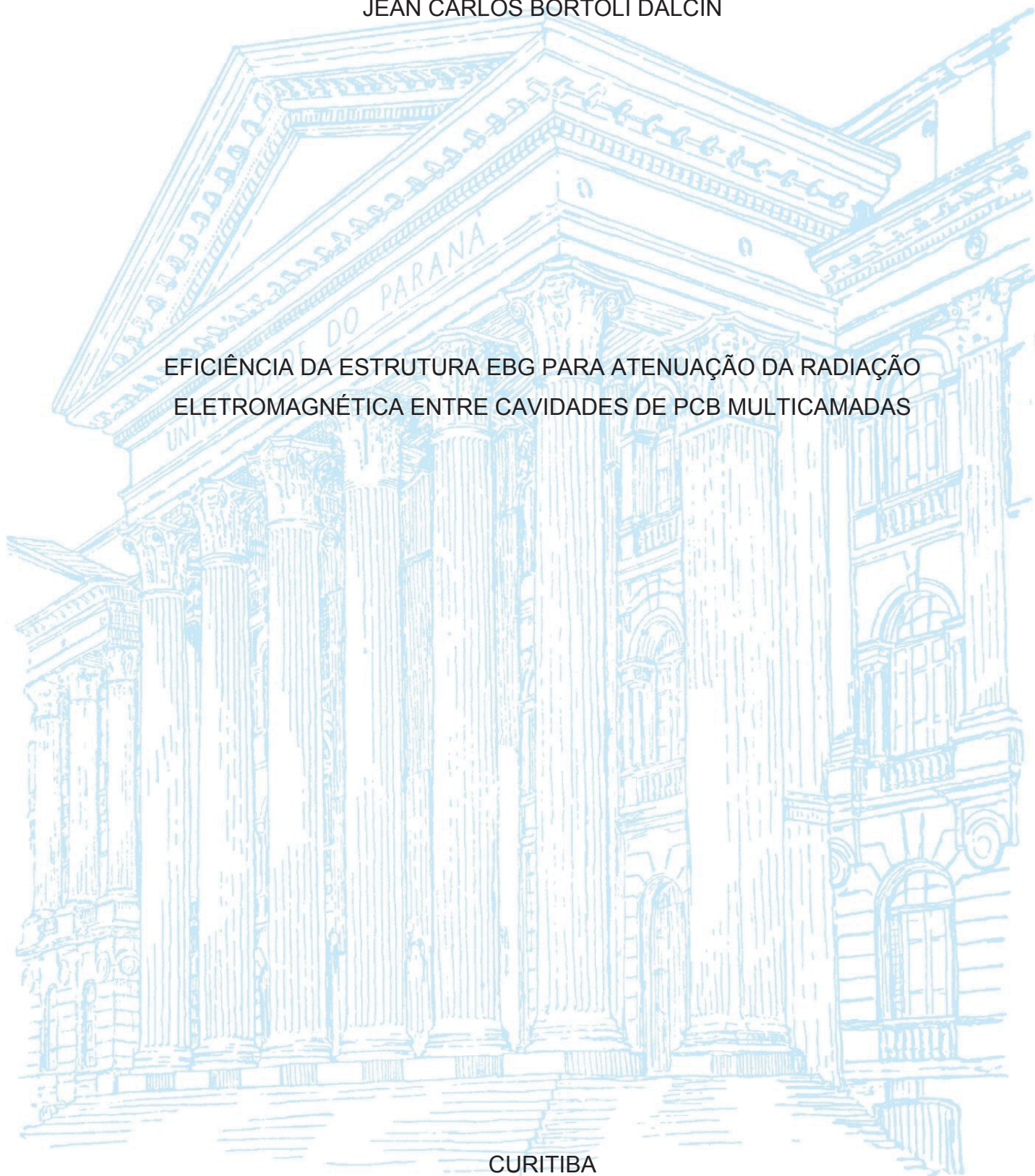
UNIVERSIDADE FEDERAL DO PARANÁ

JEAN CARLOS BORTOLI DALCIN

EFICIÊNCIA DA ESTRUTURA EBG PARA ATENUAÇÃO DA RADIAÇÃO
ELETROMAGNÉTICA ENTRE CAVIDADES DE PCB MULTICAMADAS

CURITIBA

2021



JEAN CARLOS BORTOLI DALCIN

EFICIÊNCIA DA ESTRUTURA EBG PARA ATENUAÇÃO DA RADIAÇÃO
ELETROMAGNÉTICA ENTRE CAVIDADES DE PCB MULTICAMADAS

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração de Sistemas Eletrônicos, Departamento de Engenharia Elétrica, Setor de Tecnologia, Universidade Federal do Paraná, como parte das exigências para a obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Marlio J. do C. Bonfim

CURITIBA

2021

Catálogo na Fonte: Sistema de Bibliotecas, UFPR
Biblioteca de Ciência e Tecnologia

D138e Dalcin, Jean Carlos Bortoli
Eficiência da estrutura EBG para atenuação da radiação eletromagnética entre cavidades de PCB multicamadas [recurso eletrônico] / Jean Carlos Bortoli Dalcin. – Curitiba, 2021.

Dissertação - Universidade Federal do Paraná, Setor de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, 2021.

Orientador: Marlio José do Couto Bonfim.

1. Circuitos integrados digitais. 2. Eletrônica digital. I. Universidade Federal do Paraná. II. Bonfim, Marlio José do Couto. III. Título.

CDD: 621.3815

Bibliotecária: Vanusa Maciel CRB- 9/1928



TERMO DE APROVAÇÃO

Os membros da Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em ENGENHARIA ELÉTRICA da Universidade Federal do Paraná foram convocados para realizar a arguição da Dissertação de Mestrado de **JEAN CARLOS BORTOLI DALCIN** intitulada: **EFICIÊNCIA DA ESTRUTURA EBG PARA ATENUAÇÃO DA RADIAÇÃO ELETROMAGNÉTICA ENTRE CAVIDADES DE PCB MULTICAMADAS**, sob orientação do Prof. Dr. MARLIO JOSE DO COUTO BONFIM, que após terem inquirido o aluno e realizada a avaliação do trabalho, são de parecer pela sua APROVAÇÃO no rito de defesa.

A outorga do título de mestre está sujeita à homologação pelo colegiado, ao atendimento de todas as indicações e correções solicitadas pela banca e ao pleno atendimento das demandas regimentais do Programa de Pós-Graduação.

CURITIBA, 15 de Março de 2021.

Assinatura Eletrônica

17/03/2021 11:33:07.0

MARLIO JOSE DO COUTO BONFIM

Presidente da Banca Examinadora

Assinatura Eletrônica

16/03/2021 15:49:15.0

BRUNO POHLOT RICOBOM

Avaliador Externo (UNIVERSIDADE FEDERAL DO PARANÁ)

Assinatura Eletrônica

16/03/2021 22:53:04.0

CÉSAR AUGUSTO DARTORA

Avaliador Interno (UNIVERSIDADE FEDERAL DO PARANÁ)

Assinatura Eletrônica

16/03/2021 18:00:15.0

MARCELO BENDER PEROTONI

Avaliador Externo (UNIVERSIDADE FEDERAL DO ABC)

Dedico esse trabalho aos meus três maiores amores Debora, Artur e Joana que deram todo suporte, auxílio e abdicaram do seu tempo para que esse projeto fosse possível.

AGRADECIMENTOS

Novamente o primeiro agradecimento vai para minha família que prestou todo o suporte nos momentos mais difíceis dessa dissertação, me mostrando que sempre a luz nos momentos de escuridão.

Agradeço ao meu orientador Dr. Márlcio José do Couto Bonfim onde sempre me apresentou o caminho que deveria trilhar, dando suporte e orientação nesse trabalho.

Ao grupo de pesquisa GICS-UFPR por possibilitar o uso do software ADS e todo seu suporte quando foi necessário.

Ao técnico de laboratório Lécio Vicente Montanheiro que auxilio em diversos momentos da utilização dos equipamentos do laboratório.

RESUMO

Com o desenvolvimento da eletrônica digital e de potência, que operam em frequências cada vez mais elevadas, há uma necessidade de pesquisas constantes para atenuação de ruídos eletromagnéticos. Dentre estes, o ruído *Simultaneous Switching Noise* (SSN) é um dos maiores problemas para o desenvolvimento de placas de circuito impresso (PCB) multicamadas em altas frequências. Este ruído gera uma radiação que se propaga por toda a PCB utilizando as camadas de energia como guia de onda e afeta principalmente os sinais que transitam pelas vias de interconexão entre as diversas camadas da placa, provocando a deterioração da integridade de sinal dos dispositivos eletrônicos. Existem diversos métodos para atenuação desse ruído, sendo que um dos mais estudados atualmente é a estrutura *electromagnetic bandgap* (EBG), por sua capacidade de atenuação em frequências acima de 1 GHz. Este trabalho explora através de ensaios experimentais e simulações eletromagnéticas a eficiência desta estrutura na atenuação do ruído em regiões que possuem as vias de passagem entre as camadas da PCB. A estrutura EBG, atua como um filtro rejeita faixa, que pode ser aplicada em placas multicamadas de forma a minimizar a interferência eletromagnética entre os circuitos integrados e assim, melhorar a integridade de sinal de todo o sistema. Sendo um elemento com uma larga banda de operação, é possível utilizar uma mesma estrutura no desenvolvimento de um projeto eletrônico para uma grande faixa de frequências, sem a necessidade de mudança de componentes em relação a propostas de filtros tradicionais. Através de simulações de campo próximo e análise do Diagrama de Olho, é verificado que a placa que utiliza a estrutura EBG obtém um resultado na relação sinal ruído (SNR) 2 vezes superior e uma redução de 30% na intensidade do campo elétrico na região em torno da via de passagem e 5 vezes na intensidade de campo magnético, quando comparada a uma estrutura convencional. Nos ensaios experimentais é demonstrando que a radiação que se propaga pela PCB e realiza um acoplamento nas trilhas de comunicação é 4 vezes maior na placa que não possui a estrutura EBG. Em suma, os resultados tanto experimentais como simulados demonstram uma boa concordância entre si, validando a metodologia adotada.

Palavras-chave: Interferência Eletromagnética. Integridade de Sinais. Compatibilidade Eletromagnética.

ABSTRACT

With the development of digital and power electronics, which operate at ever higher frequencies, there is a need for constant research to attenuate electromagnetic noise. Among these, Simultaneous Switching Noise (SSN) is one of the biggest problems for the development of multilayer printed circuit boards (PCBs) at high frequencies. This noise generates radiation that spreads throughout the PCB using the energy layers as a waveguide and mainly affects the signals that pass through the interconnection paths between the different layers of the board, causing the deterioration of the signal integrity of electronic devices. There are several methods to attenuate this noise, one of the most studied nowadays is the electromagnetic bandgap (EBG) structure, due to its ability to attenuate frequencies above 1 GHz. This work explores, through efficiency tests and electromagnetic simulations, the efficiency of this structure in attenuating noise in regions that have vias between the layers of the PCB. The EBG structure, in the PCB, acts as a band reject filter, which can be applied to multilayer boards in order to minimize electromagnetic interference between integrated circuits and thus improve the signal integrity of the entire system. Being an element with a wide operating bandwidth, it is possible to use the same structure in the development of an electronic project for a wide range of frequencies, without the need to change components, as it is needed in traditional designs. Through simulations of near field and analysis of the Eye Diagram, it is verified that the PCB that uses the EBG structure obtains a result in the signal to noise ratio (SNR) of 2 times superior and a reduction of 30% in the intensity of the electric field in the region around the vias and 5 times the magnetic field strength, when compared to a conventional structure. In the experimental tests, it is demonstrated that the radiation that propagates through the PCB and mcouples to the communication tracks is 4 times higher in the board that does not have the EBG structure. In short, both experimental and simulated results demonstrate a good agreement with each other, validating the adopted methodology.

Key words: Electromagnetic Interference. Signal Integrity. Electromagnetic Compatibility.

LISTA DE FIGURAS

FIGURA 1 - ESTRUTURA DA (a) <i>STRIPLINE</i> E DA (b) <i>MICROSTRIP</i>	17
FIGURA 2 - CIRCUITO LÓGICO COM ALIMENTAÇÃO DO PDN.....	19
FIGURA 3 - TRANSIÇÃO DO SINAL DE SAÍDA E DA REDE ENERGIA	20
FIGURA 4 - REPRESENTAÇÃO DA PROPAGAÇÃO DO SSN EM UMA PLACA MULTICAMADAS.....	21
FIGURA 5 - PERCURSO DO SINAL ELÉTRICO	21
FIGURA 6 - DUAS CÉLULAS EBG COM O CIRCUITO LC EQUIVALENTE	23
FIGURA 7 - REPRESENTAÇÃO DAS DIMENSÕES DA EBG	24
FIGURA 8 - CIRCUITO RESULTANTE DE DUAS CÉLULAS EBG	25
FIGURA 9 - ESTRUTURA EBG UTILIZADA COM SUAS RESPECTIVAS DIMENSÕES.....	34
FIGURA 10 - ESQUEMÁTICO DA PCB DESENVOLVIDA PARA ANÁLISE DO SINAL	35
FIGURA 11 - ESTRUTURA DAS CAMADAS DA PCB COM SUAS DIMENSÕES ...	36
FIGURA 12 - VISTA SUPERIOR E INFERIOR DAS PCB FABRICADA EBG.....	37
Figura 13 - VISTA TRIDIMENSIONAL SIMPLICADA DAS CONEXÕES J4-J3	38
FIGURA 14 - PCB EBG DESENVOLVIDA NO SOFTWARE ADS	40
FIGURA 15 - MONTAGEM DOS LAMINADOS NO SOFTWARE ADS.....	41
FIGURA 16 - CIRCUITO DESENVOLVIDO NO ADS PARA ANÁLISE DE SI	44
FIGURA 17 - SOFTWARE FSV TOOL EM JAVA	45
FIGURA 18 - ESQUEMÁTICO DA PCB PARA VALIDAÇÃO DOS DADOS SIMULADO	46
FIGURA 19 - PCB MODIFICADA PARA VALIDAÇÃO DOS DADOS SIMULADOS .	46
FIGURA 20 - RESPOSTA EXPERIMENTAL DA OSCILAÇÃO NO PINO DE ALIMENTAÇÃO DO CI.....	48
FIGURA 21 - FFT DO SINAL PARA PCB EBG E REFERÊNCIA EXPERIMENTAL .	49
FIGURA 22 - MEDIÇÃO DO SINAL NO CONECTOR J3 DA PCB EBG (AZUL) E REFERÊNCIA (VERMELHO) EXPERIMENTAL	50
FIGURA 23 -FFT DO CONECTOR J3 DA PCB EBG (AZUL) E REFERÊNCIA (VERMELHO) EXPERIMENTAL	51
FIGURA 24 – REPRESENTAÇÃO DE (a) DUAS CÉLULAS EBG E (b) CIRCUITO EQUIVALENTE DA ESTRUTURA	58

FIGURA 25 - POSIÇÃO DAS PORTAS PARA DETERMINAÇÃO DA RESPOSTA EM FREQUÊNCIA DO FILTRO EBG	60
FIGURA 26 - MAPA DO CAMPO ELÉTRICO PARA 1,35 GHZ DA PCB (A) EBG E (B) REFERÊNCIA SIMULADO.....	64
FIGURA 27 - MAPA DO CAMPO MAGNÉTICO PARA 1,35 GHZ DA PCB (A) EBG E (B) REFERÊNCIA SIMULADO.....	64
FIGURA 28 - PARÂMETROS ASSOCIADOS AO DIAGRAMA DE OLHO: MEO E MEW	67
FIGURA 29 - RESULTADOS SIMULADO DO DIAGRAMA DE OLHO PARA A PCB (A) REFERÊNCIA E (B) DA ESTRUTURA EBG.....	68

LISTA DE GRÁFICOS

GRÁFICO 1 - EXEMPLO DE COMPARAÇÃO CONSIDERADO UM SINAL 'BOM' DE (A) PERDA DE INSERÇÃO E SUA (B) RESPECTIVA RESPOSTA DO FSV	29
GRÁFICO 2 -EXEMPLO DE COMPARAÇÃO CONSIDERADO UM SINAL 'RUIM' DE (A) PERDA DE INSERÇÃO E SUA (B) RESPECTIVA RESPOSTA DO FSV	30
GRÁFICO 3 - RESULTADO DA COMPARAÇÃO DA PCB REFERENCIAL EXPERIMENTAL (AZUL) E SIMULADO (LARANJA) DA (a) PERDA DE INSERÇÃO PARA AS PORTAS J5 E J2 E (b) O RESPECTIVO RESULTADO DE FSV	52
GRÁFICO 4 - RESULTADO DA COMPARAÇÃO DA PCB EBG EXPERIMENTAL (AZUL) E SIMULADO (LARANJA) DA (a) PERDA DE INSERÇÃO PARA AS PORTAS J5 E J2 PARA FAIXA DE FREQUENCIAS DE 0 A 1 GHz E (b) O RESPECTIVO RESULTADO DE FSV	53
GRÁFICO 5 - RESULTADO DA COMPARAÇÃO DA PCB REFERENCIAL EXPERIMENTAL (AZUL) E SIMULADO (LARANJA) DA (a) PERDA DE INSERÇÃO PARA AS PORTAS J5 E J2 PARA FAIXA DE FREQUENCIAS DE 0 A 1 GHz E (b) O RESPECTIVO RESULTADO DE FSV	55
GRÁFICO 6 - RESULTADO DA COMPARAÇÃO DA PCB EBG EXPERIMENTAL (AZUL) E SIMULADO (LARANJA) DA (a) PERDA DE INSERÇÃO PARA AS PORTAS J5 E J2 PARA FAIXA DE FREQUENCIAS DE 0 A 1 GHz E (b) O RESPECTIVO RESULTADO DE FSV	56
GRÁFICO 7 - RESPOSTA SIMULADA DE PERDA DE INSERÇÃO S21 DO FILTRO EBG.....	60
GRÁFICO 8 - COMPARAÇÃO DA RESPOSTA SIMULADA DE PERDA DE INSERÇÃO S21 DO FILTRO EBG COM REFERÊNCIA	61
GRÁFICO 9 – PERDA DE INSERÇÃO EXPERIMENTAL ENTRE OS CONECTORES J2 E J4 DA PCB EBG (AZUL) E DA REFERÊNCIA (LARANJA).....	62
GRÁFICO 10 - CAMPO PRÓXIMO ELÉTRICO DE 0,45 GHZ A 18 GHZ DA ESTRUTURA EBG (a) E DA REFERÊNCIA (b) ENTORNO DO PERÍMETRO DA VIA DE SINAL E DA PORTA 2 SIMULADO.....	65
GRÁFICO 11 - CAMPO PRÓXIMO MAGNÉTICO DE 0,45 GHZ A 18 GHZ DA ESTRUTURA EBG (a) E DA REFERÊNCIA (b) ENTORNO DO PERÍMETRO DA VIA DE SINAL E DA PORTA 2 SIMULADO.....	66

LISTA DE TABELAS

TABELA 1 - EQUIVALÊNCIAS NUMÉRICAS DO FSV	28
TABELA 2 - TERMOS ELENCADOS PARA O DESENVOLVIMENTO DAS PALAVRAS CHAVES.....	32
TABELA 3 - LISTA DE PROPOSTAS DE ESTRUTURAS EBG.....	33
TABELA 4 - PARÂMETROS CONFIGURADOS PARA A SIMULAÇÃO NO RFPRO42	
TABELA 5 - FREQUÊNCIA DE RESSONÂNCIAS DOS MODOS DE PROPAGAÇÃO	59
TABELA 6 - VALORES DE MEO, MEW E SNR DAS PLACAS EM ANÁLISE	68

LISTA DE SIGLAS

ADM	-	Amplitude Difference Measure
ADS	-	Advanced Design System
ASIC	-	Application-Specific Integrated Circuits
CI	-	Circuito Integrado
CMOS	-	Complementary Metal Oxide Semiconductor
EMI	-	Interferência Eletromagnética
FDM	-	Feature Difference Measure
FDTD	-	Finite Difference Time Domain
FEM	-	Finite Element Method
FFT	-	Transformada Rápida de Fourier
FSV	-	Validação Seletiva de Características
GDM	-	Medida de Diferença Global
HIS	-	High Impedance Surface
IA	-	Inteligência Artificial
IBIS	-	Input/Output Buffer Information Specification
IOT	-	Internet das Coisas
MCSR	-	Multiring Complementary Split Ring Resonators
MEO	-	Maximum Eye Open
MEW	-	Maximum Eye Width
PI	-	Integridade de Potência
PCB	-	Placas de Circuito Impresso
PDN	-	Power Delivery Network
RLC	-	Resistência-Indutor-Capacitor
SI	-	Integridade de Sinal
SNR	-	Sinal-ruído
SMD	-	Surface Mounted Device
SSN	-	Simultaneous Switching Noise
TDR	-	Time-Domain Reflectometry
ULA	-	Unidade Lógica de Aritmética
VNA	-	Vector Network Analyzer

SUMÁRIO

1	INTRODUÇÃO	12
1.1	CONTEXTO E PROBLEMA.....	12
1.2	OBJETIVOS.....	14
1.2.1	Objetivo Geral.....	14
1.2.2	Objetivos Específicos.....	14
2	FUNDAMENTAÇÃO TEÓRICA	15
2.1	CIRCUITOS DIGITAIS EM ALTA FREQUÊNCIA	15
2.2	LINHAS DE TRANSMISSÃO E CORRENTE DE RETORNO.....	16
2.3	<i>POWER DELIVERY NETWORK</i>	17
2.4	<i>SIMULTANEOUS SWITCHING NOISE</i>	18
2.5	<i>ELETROMAGNETIC BAND GAP</i>	22
2.6	VALIDAÇÃO DA SIMULAÇÃO ELETROMAGNÉTICA.....	26
3	METODOLOGIA	32
3.1	DEFINIÇÃO DA BIBLIOGRAFIA	32
3.2	PROPOSTA DA ESTRUTURA EBG.....	33
3.3	SIMULAÇÃO ELETROMAGNÉTICA.....	39
3.3.1	Parâmetros e Características Configurados no ADS	39
3.3.2	Integridade de Sinal	44
3.3.3	Validação da Simulação Eletromagnética.....	45
4	ANÁLISE DOS RESULTADOS E DISCUSSÃO	48
4.1	RESULTADOS EXPERIMENTAIS	48
4.2	VALIDAÇÃO DA SIMULAÇÃO ELETROMAGNÉTICA.....	51
4.3	ATENUAÇÃO DO FILTRO EBG.....	57
4.4	CAMPO PRÓXIMO.....	63
4.5	INTEGRIDADE DE SINAL.....	67
5	CONCLUSÕES E TRABALHOS FUTUROS	70

REFERÊNCIAS	72
APÊNDICE 1 – FSV DOS DADOS EXPERIMENTAIS E SIMULADOS DA PLACA REFERÊNCIA	75
APÊNDICE 2 – FSV DOS DADOS EXPERIMENTAIS E SIMULADOS DA PLACA EBG.....	81
APÊNDICE 3 – DISTRIBUIÇÃO DOS CAMPOS ELETRICOS NAS DUAS PLACAS	87
APÊNDICE 4 – DISTRIBUIÇÃO DOS CAMPOS MAGNETICOS NAS DUAS PLACAS	93
APÊNDICE 5 – IMAGENS DAS PCBs FABRICADAS.....	99
APÊNDICE 6 – IMAGENS DAS CAMADAS DE FABRICAÇÃO	103
APÊNDICE 7 – CÉLULA EBG EM ESCALA.....	108

1 INTRODUÇÃO

1.1 CONTEXTO E PROBLEMA

As tecnologias de última geração, incluindo a Internet das Coisas (IoT), a Inteligência Artificial (IA), *data centers*, carros autônomos entre outros, impulsionam a necessidade das placas de circuito impresso (PCB) de multicamadas de sistemas eletrônicos digitais operem em taxas crescentes de velocidade e com uma diversidade de tecnologias cada vez maior (TZONG-LIN WU; BUESINK; CANAVERO, 2013). No entanto, esse conjunto de componentes eletrônicos trocando informações entre si através das trilhas elétricas e vias de interconexão da PCB, acarretam em radiação eletromagnética que se propaga entre as diversas camadas da placa que por fim, geram degradação nas trocas de dados dos circuitos integrados (CI) e ao chegar nas extremidades da PCB geram interferência eletromagnética (EMI).

Um elemento comum nas PCB's são os CI's com tecnologia *Complementary metal-oxide-semiconductor* (CMOS), sendo que esses estão operando com uma taxa crescente de velocidade, com tempo de transição lógico cada vez menor, além do progressivo aumento da densidade de integração e diferentes funções. No entanto, esse crescimento das comutações internas dos dispositivos dos circuitos digitais acarreta um ruído de alta frequência nas cavidades das camadas de energia conhecido como *Simultaneous Switching Noise* (SSN) que é proporcional à frequência de operação e a magnitude da corrente de transição de níveis lógicos.

Consoante ao fato do crescimento da densidade de componentes eletrônicos nas placas, é comum utilizar vias de passagem para estabelecer uma interconexão entre os dispositivos das camadas superiores e inferiores da PCB e reduzir o trajeto que o sinal percorre na PCB. Contudo, essa via de sinal é a estrutura mais sensível ao acoplamento do ruído SSN, principalmente quando há uma troca de plano de referência do sinal. Desta forma, o SSN tornou-se um gargalo que limita o desenvolvimento de circuitos mais complexos em frequências acima de 1 GHz (ZUO et al., 2020), acarretando em dificuldades para obter uma boa Integridade de Sinal (SI), Integridade de Potência (PI) e Compatibilidade Eletromagnética (EMC).

Com isso surge a necessidade de estudos constantes, na área de projetos de eletrônica digital com PCB's multicamadas para conservar a SI e atenuar a radiação eletromagnética de campo próximo elétrico e magnético. Diversas propostas para

realizar a supressão do ruído são estudadas, sendo algumas delas os capacitores de desacoplamento, posicionamento de via, *Electromagnetic Band Gap (EBG)*, entre outros

Um dos métodos clássicos é a utilização de capacitores de desacoplamento no circuito, que proporcionam um caminho de baixa impedância para correntes de retorno (CHEN et al., 2019). Porém, capacitores reais possuem elementos parasitas (indutâncias e resistências), formando uma estrutura Resistência-Indutor-Capacitor (RLC) série, que limitam a eficiência de filtragem em altas frequências. Logo a impedância decai até os pontos de ressonância dos capacitores e após esse ponto começa a aumentar, de modo que, acima dessa frequência o uso de um único capacitor para realizar o desacoplamento é ineficiente. Com isso, uma solução para esse problema é trabalhar com múltiplos capacitores em paralelo, podendo ser todos do mesmo valor ou seus valores espaçados por década (OTT, 2009) (NING et al., 2018).

Uma outra alternativa para mitigar o problema de acoplamento da radiação que provém do SSN é a metodologia de projeto baseado na otimização da posição da via na PCB proposto no estudo de Park et al (2006). Essa, tem o conceito de posicionar as vias nas regiões em localizações que a distribuição dos campos eletromagnéticos pela extensão da placa tem a menor magnitude e assim a quantidade de acoplamento da radiação que provém do SSN na transição de via pode ser significativamente reduzida. No entanto, posicionar a via considerando as harmônicas que compõem o sinal se torna algo trabalhoso.

De toda forma, essas metodologias são usadas até frequências de algumas centenas de mega-hertz não sendo possível uma atenuação para a faixa de frequência acima de 1 GHz. Em contraste, a estrutura EBG é campo de estudo em investigação nas últimas décadas e obteve uma grande evolução para diversas aplicações, dentre elas como um filtro rejeita-faixa em frequência de micro-ondas (SAMINENI; KHAN; DE, 2017). O filtro EBG podem ser divididas em duas categorias: *mushroom-like EBG* (SHAHPARNIA; RAMAHI, 2004) e *planar EBG* (ZUO et al., 2020). No entanto a *mushroom-like*, devido ao seu custo de produção que é necessária uma camada extra na placa entre as camadas de energia, acaba não sendo tão interessante. A topologia *planar EBG* solucionou essa questão trabalhando apenas com uma única camada e obtendo uma melhor qualidade de resposta em uma banda de frequência de operação maior, sendo que no restante deste trabalho quando é realizado uma citação da estrutura EBG é referenciado a topologia planar.

Dessa forma, o principal objetivo deste trabalho é demonstrar a eficácia de uma EBG para atenuar o SSN em relação a uma estrutura de referência. Assim, são propostas duas placas de 4 camadas, uma das placas será a referência e outra contemplará a proposta de EBG. A análise é realizada através do software de simulação eletromagnética *Keysight Advanced Design System (ADS)* e métodos experimentais, obtendo dados da integridade de sinal e campo próximo elétrico e magnético

1.2 OBJETIVOS

1.2.1 Objetivo Geral

Este trabalho busca implementar uma estrutura EBG em uma PCB multicamadas para atenuar a radiação de campo próximo para circuitos de baixa potência.

1.2.2 Objetivos Específicos

Para que o objetivo geral possa ser alcançado, alguns passos intermediários devem ser atingidos:

1. Compreender como a radiação do SSN se propaga pela placa e realiza o acoplamento entre os dispositivos;
2. analisar os artigos com a estrutura EBG e determinar qual tem a melhor proposta para esse trabalho.
3. realizar as simulações eletromagnéticas com melhor aproveitamento de memória;
4. validar as simulações eletromagnéticas através de métodos já utilizados na literatura;
5. analisar e quantificar a qualidade do sinal com a estrutura EBG e a referência de forma experimental
6. verificar de forma computacional, o campo próximo elétrico e magnético e a integridade de sinal para frequências acima de 1 GHz.

2 FUNDAMENTAÇÃO TEÓRICA

Na atualidade, a compatibilidade eletromagnética é um pré-requisito para os novos produtos eletrônicos. Controlar as emissões dos modernos sistemas eletrônicos digitais de maneira econômica é tão complicado e difícil quanto projetar um complexo circuito de lógica digital. Assim, o projeto deverá tratar o EMC como um requisito obrigatório desde o início do desenvolvimento do produto e deve receber os recursos de engenharia necessário durante todo o desenvolvimento de forma a reduzir a radiação eletromagnética (OTT, 2009).

2.1 CIRCUITOS DIGITAIS EM ALTA FREQUÊNCIA

O rápido avanço da frequência de operação e complexidade dos sistemas digitais, tem levado ao surgimento de novos problemas sendo necessárias a cada ciclo, novas técnicas e conceitos de design. Problemas antes que não eram relevantes como SI, PI e EMC passam a fazer parte do escopo do desenvolvimento dos projetos desde o início. (HALL; HECK, 2009) (BOGATIN, 2018).

De acordo com (OTT, 2009) as fontes da radiação para uma PCB com um circuito com lógica digital operando em alta frequência são geralmente internas do sistema. Sendo que todos os elementos em uma placa eletrônica, incluindo as trilhas irradiam um campo elétrico e/ou magnético quando há um movimento de carga. A característica dessa radiação que provém de um componente eletrônico é definida pelas propriedades do componente, o meio que se encontra e a distância de outro circuito eletrônico.

Dessa forma, essa radiação pode ser dividida em duas regiões: campo próximo e distante. A região de campo distante é considerada quando a distância da origem da onda em relação ao corpo em análise é de um fator de vários comprimentos de onda e as propriedades do campo tem relação com o meio pelo qual se propaga. Para outro caso é quando as ondas são próximas a origem das ondas, as características do campo são determinadas principalmente pela fonte e são conhecidas como campo próximo, onde predominam os acoplamentos indutivos e capacitivos. (MARDIGUIAN, 2014).

Na região de campo próximo, a radiação magnética e elétrica é analisada de forma separada e as propriedades são definidas principalmente pela intensidade de corrente e tensão da fonte. Se a fonte (componente eletrônico) utiliza uma alta

corrente e baixa tensão então o campo será predominante magnético. O caso oposto é quando a fonte utiliza uma baixa corrente e uma alta tensão, e desta forma o campo é predominante elétrico (OTT, 2009).

Ademais, em uma PCB os campos magnéticos e/ou elétricos podem se espalhar pela placa e assim interagir com condutores adjacentes através das indutâncias e capacitâncias mútuas, respectivamente (HALL; HECK, 2009). Essa interação do campo, induz um acoplamento da energia e assim gera estímulos elétricos onde não se deseja, podendo afetar a SI. Dessa forma, a compreensão completa de como os sinais se propagam através da placa por esses caminhos é uma necessidade para desenvolver PCB adaptadas para uma operação robusta.

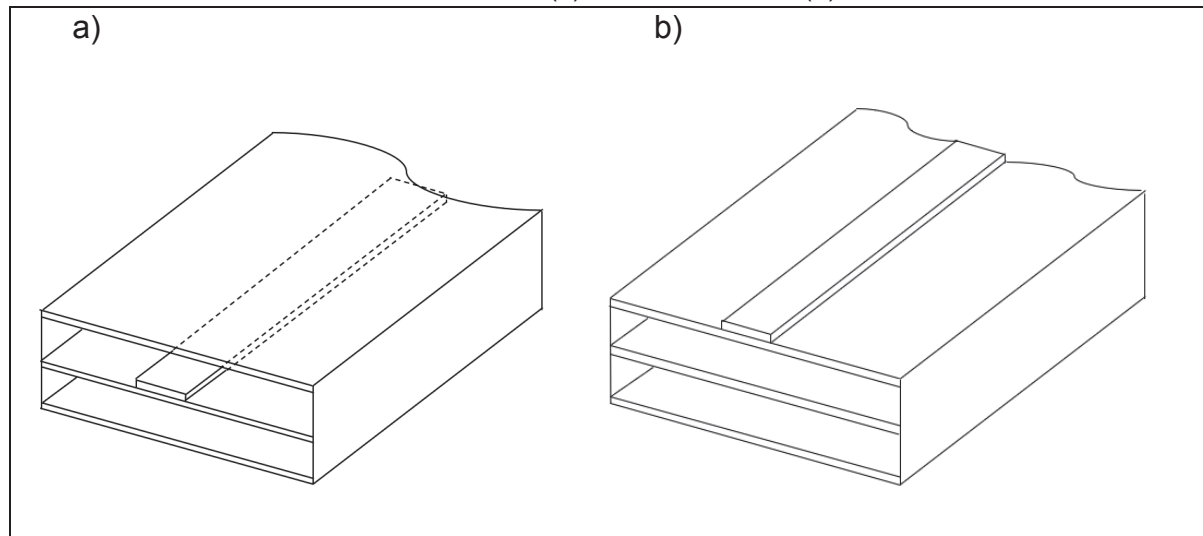
2.2 LINHAS DE TRANSMISSÃO E CORRENTE DE RETORNO

Um conceito importante a se adotar em PCB's que operam em frequências acima de dezenas de mega-hertz, é que os condutores são considerados linhas de transmissão. De modo que o sinal se propaga como uma energia eletromagnética utilizando o dielétrico como meio de condução e os condutores de cobre da placa como um guia (HALL; HECK, 2009).

Em uma PCB operando com sinais na frequência de microondas, a *stripline* e a *microstrip* são duas estruturas de linhas de transmissão usualmente utilizadas. No caso da primeira, essa é uma estrutura que é formada por um condutor que está inserido internamente na PCB, conforme é visto na FIGURA 1-a. A energia passa pelas camadas centrais sendo propagada através do dielétrico e utiliza um dos condutores como um guia para chegar até o componente eletrônico e a camada de cobre adjacente a essa para o retorno à fonte de origem (HALL; HECK, 2009).

Para os casos das *microstrip*, FIGURA 1-b, o condutor fica na camada superior e/ou inferior da PCB, assim o campo é propagado parcialmente no ar e no dielétrico da PCB, utilizando o plano paralelo como caminho de retorno do sinal (HALL; HECK, 2009).

FIGURA 1 - ESTRUTURA DA (a) STRIPLINE E DA (b) MICROSTRIP



FONTE: Autor (2020)

O autor (MARDIGUIAN, 2014) salienta que ao desenvolver uma PCB para circuitos digitais em alta frequência sempre deverá ter em mente por quais caminhos que a corrente retornará. Se em um circuito apenas um retorno de corrente for fornecido para três dispositivos eletrônicos, só existirá uma opção de caminho e isto criará uma grande área formada pelo trajeto do sinal e conseqüentemente um aumento da radiação eletromagnética.

No entanto, se para cada corrente é dedicado um retorno específico é possível haver uma redução dessa área. Contudo o caminho de retorno sempre se dará para a fonte de origem por um trajeto com a menor indutância, e isso implica que talvez não seja o caminho determinado no projeto. Esse percurso de retorno normalmente é a camada adjacente mais próxima à trilha independentemente se for de energia ou de aterramento (MARDIGUIAN, 2014).

2.3 POWER DELIVERY NETWORK

A cada nova geração de processadores de alto desempenho, há uma tendência para que a tensão de alimentação diminua, no entanto o consumo de energia aumenta. Isso se deve principalmente pelo acréscimo da frequência de operação dos processadores e aumento do número de transistores, sendo que a cada ciclo uma certa quantidade de energia é consumida (BOGATIN, 2018).

O sistema responsável para o fornecimento de energia é *Power delivery network (PDN)*, que tem como objetivo a função de fornecer energia para os CI's de forma constante, minimizando sua impedância e reduzindo a propagação de ruído entre o plano de energia e o aterramento (OTT, 2009) (ORLANDI et al., 2017).

Nesse contexto, a preocupação com a distribuição de energia se restringe nas suas oscilações ao longo dos condutores de distribuição, pois ocorre uma queda de tensão dada pela indutância da trilha e pelo transiente da corrente ao fornecer a energia necessária para as comutações da lógica digital dos CI's (OTT, 2009).

Sendo assim, ao desenvolver o projeto do PDN é desejável uma linha de transmissão com a menor impedância característica possível. Assim, uma das soluções para esse impasse, é a utilização de placas multicamadas, com os planos de energia o mais próximo possível da camada de sinal e orifícios para interligar as diferentes estruturas, a fim de reduzir a distância entre os componentes eletrônicos e conseqüentemente a impedância entre eles (PAUL, 2006).

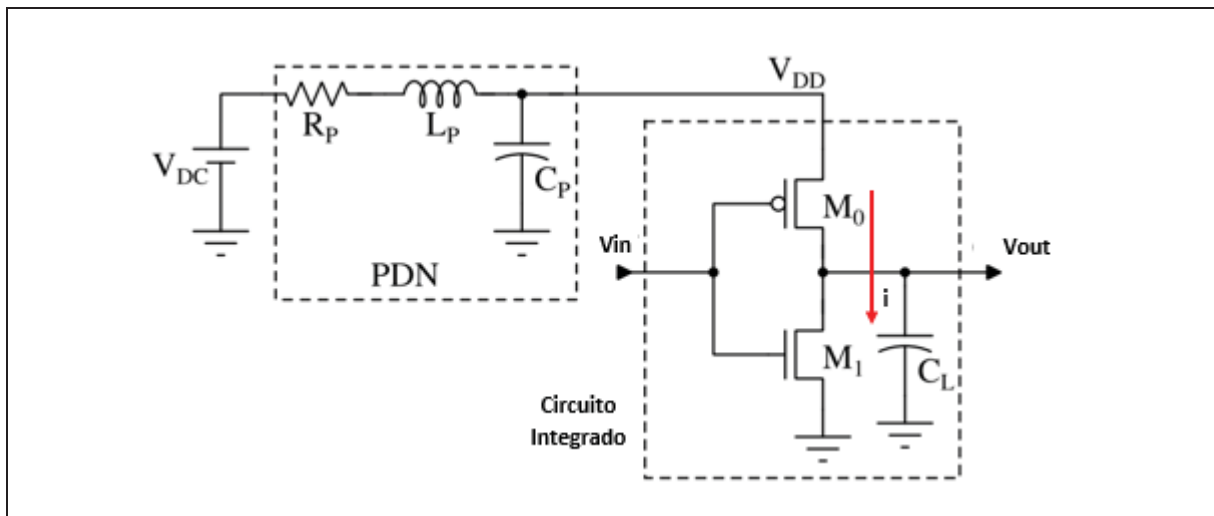
De toda forma, mesmo com esses conceitos para o sistema de distribuição de energia é necessário métodos auxiliares para o desenvolvimento do projeto do circuito, como os capacitores de desacoplamento. Esses são conectados entre os pinos de alimentação e o aterramento do CI de forma atuar como um reservatório local de carga, sendo carregados no momento de repouso do CI e fornecendo energia no momento de transição (OTT, 2009) (MARDIGUIAN, 2014).

2.4 SIMULTANEOUS SWITCHING NOISE

Sistemas PDN são usualmente implementados em PCBs multicamadas para alimentar os CI's baseados na tecnologia CMOS, como os microprocessadores e *Application-Specific Integrated Circuits (ASICs)*. Esses possuem milhões de portas lógicas e realizam centenas de transições internas entre as suas unidades de aritmética (ULA), buffers, registradores, memórias entre outros componentes (TRIPATHI; SHARMA; SHRIMALI, 2019)

Essas portas lógicas internas dos CI's, possuem geralmente circuitos elétricos similares ao apresentado na FIGURA 2. Sendo que esse circuito tem a função de receber um sinal pela entrada (V_{in}) e utiliza os transistores M0 e M1 para uma inversão de estado lógica. O sinal resultante é representado no pino de saída do CI 'Vout' utilizando a energia fornecida pela rede PDN (PAUL, 2006).

FIGURA 2 - CIRCUITO LÓGICO COM ALIMENTAÇÃO DO PDN

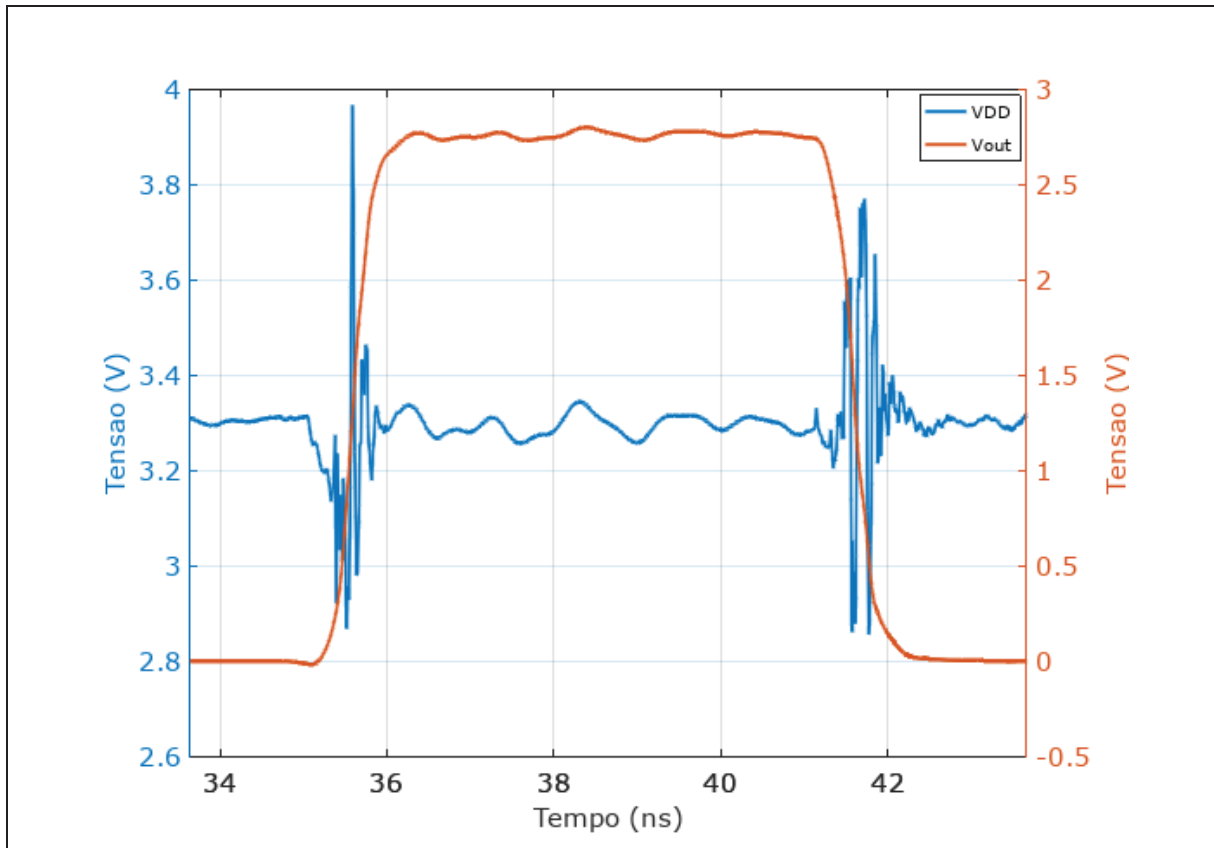


FONTE: Autor (2020) adaptado de Tripathi, (2019)

No entanto quando há a troca de estado lógico da saída (V_{out}) os transistores M_0 e M_1 realizam a comutação de ligado para desligado ou vice versa, assim por um pequeno período os dois transistores M_0 e M_1 ficam ligados simultaneamente, acarretando picos de corrente com transientes de duração da ordem de dezenas de picossegundos.

Por fim, é apresentada na FIGURA 3 um sinal que foi simulado no software ADS usando o arquivo IBIS de um CI. Observa-se que no momento que ocorre a transição do sinal de saída V_{out} (em laranja) a rede de energia V_{DD} (em azul) sofre as maiores oscilações, sendo que essas flutuações são mais proeminentes quando há diversos blocos alternando seus estados lógicos simultaneamente por períodos curtos. Essas flutuações indesejadas nos planos de energia da PCB (V_{DD}) são denominados em inglês como *Simultaneous Switching Noise* (SSN), (SENTHINATHAN; PRINCE, 1994) (TRIPATHI; SHARMA; SHRIMALI, 2019).

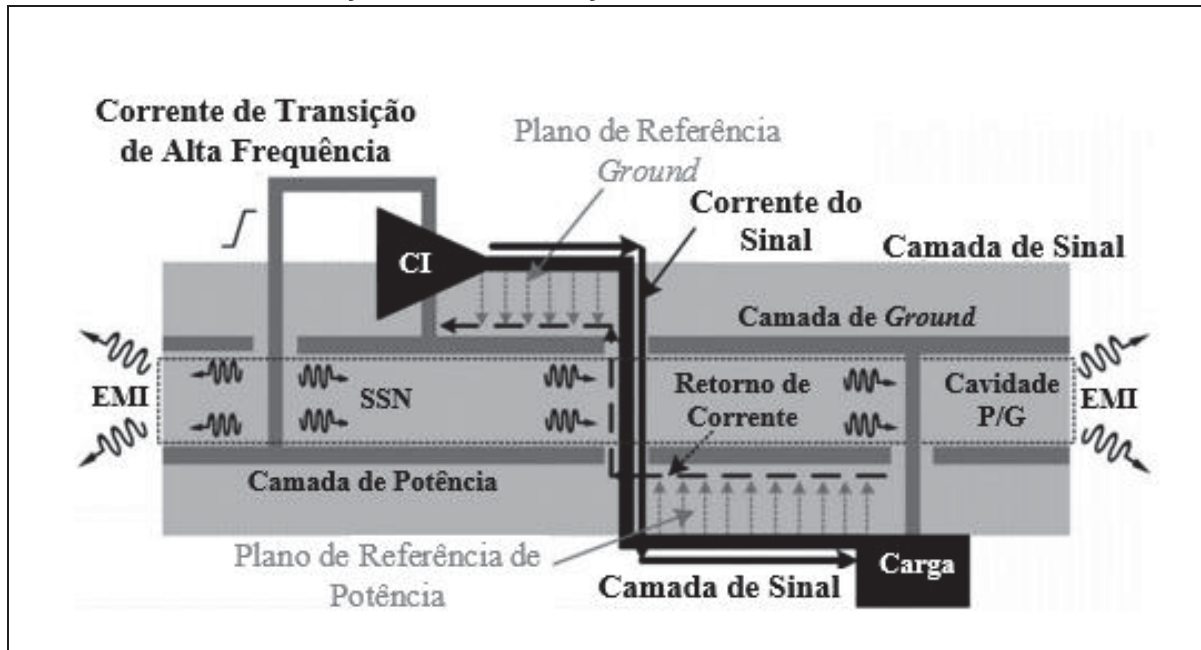
FIGURA 3 - TRANSIÇÃO DO SINAL DE SAÍDA E DA REDE ENERGIA



FONTE: Autor (2020)

Essas oscilações do SSN na rede de energia produzem campos eletromagnéticos que devido à impedância das superfícies dos planos de potência de uma PCB multicamadas, são confinados e se propagam por toda a sua extensão nos modos ressonantes das cavidades internas de potência e *Ground (Cavidade P/G)*, conforme demonstrado na FIGURA 4 (LEE et al., 2004) (PARK et al., 2006). Esta radiação se propaga e atinge elementos próximos, como as vias de sinal, interfaces de entrada e saída e circuitos de rádio frequência acarretando problemas de SI.

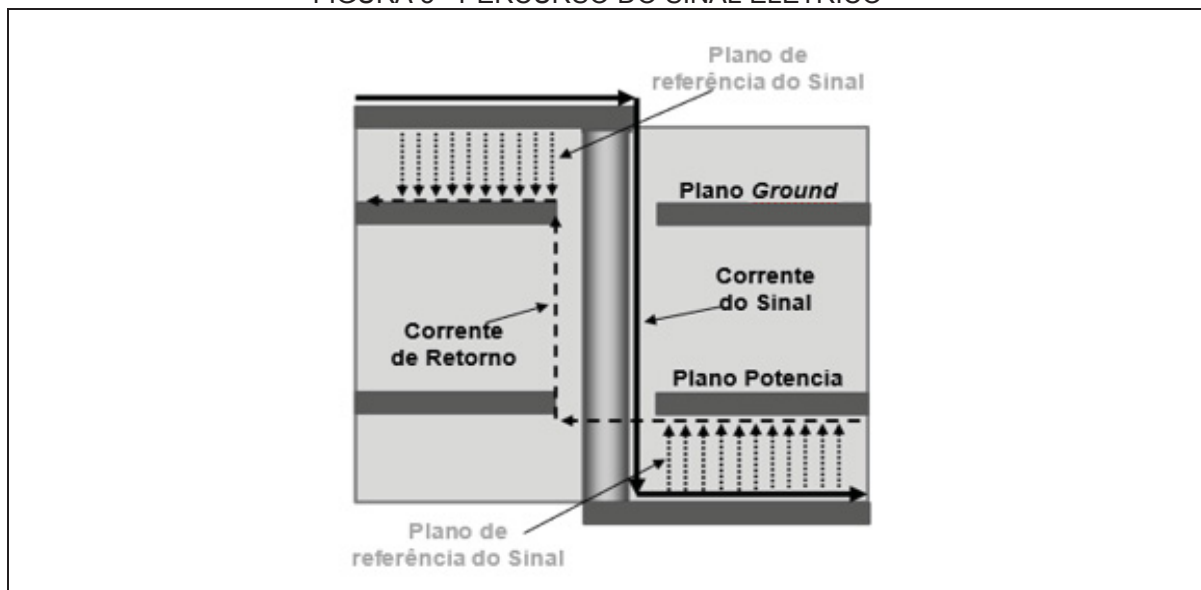
FIGURA 4 - REPRESENTAÇÃO DA PROPAGAÇÃO DO SSN EM UMA PLACA MULTICAMADAS



FONTE: Autor (2020) adaptado de Shahparnia (2004)

Dentre esses, a via de sinal é a estrutura mais sensível ao acoplamento do ruído SSN, principalmente quando há uma troca de plano de referência do sinal. Isso se deve pois as correntes de retorno do sinal que transita uma via de passagem da camada superior para a inferior, se distribuirão pelas superfícies das camadas e irão se acoplar através das impedâncias entre os planos, conforme ilustrado na FIGURA 5 (BOGATIN, 2018).

FIGURA 5 - PERCURSO DO SINAL ELÉTRICO



FONTE: Autor (2020) adaptado de Shahparnia (2004)

Dessa forma, essas estruturas que interligam a placa em suas diferentes camadas, sofrem uma interferência da radiação que provém do SSN na corrente de retorno, com isso resultando em deterioração da integridade de sinal (PARK et al., 2006) (CHEN et al., 2019).

2.5 ELETROMAGNETIC BAND GAP

A estrutura *Eletromagnetic Band Gap* (EBG) é conhecida também por *High Impedance Surface* (HIS) no trabalho de (SIEVENPIPER et al., 1999) e quatro anos após no estudo de (KAMGAING; RAMAHI, 2003) foram estudadas para verificar a viabilidade de reduzir a radiação que provém do SSN. As EBGs também têm sido alvo de vários estudos atuais, tendo em vista suas propriedades de filtragem em banda larga, em particular a atenuação de ondas de superfície em frequências acima da 1 GHz (YANG; RAHMAT-SAMII, 2008).

Ao desenvolver esses projetos de texturas de superfície eletromagnética é possível alterar certas propriedades do metal, como modificar a impedância de superfície da estrutura, controlar a fase de reflexão ou alterar os padrões de radiação em pequenas antenas (ENGHETA; ZIOLKOWSKI, 2006). Ademais, esses materiais conseguem manipular a propagação de ondas eletromagnéticas de superfície em uma PCB, fazendo que em certas faixas de frequência, a estrutura impeçam que ondas de polarização magnética (TM) e/ou elétrica transversal (TE) sejam propagadas (ENGHETA; ZIOLKOWSKI, 2006).

Esses elementos são constituídos por uma estrutura padronizada e com repetições periódicas pela extensão da PCB, onde cada elemento é conectado ao adjacente através de uma trilha que pode assumir diferentes formas, possibilitando assim uma redução na radiação de campo próximo que se propaga internamente na PCB (ORLANDI et al., 2017) (SAMINENI; KHAN; DE, 2017).

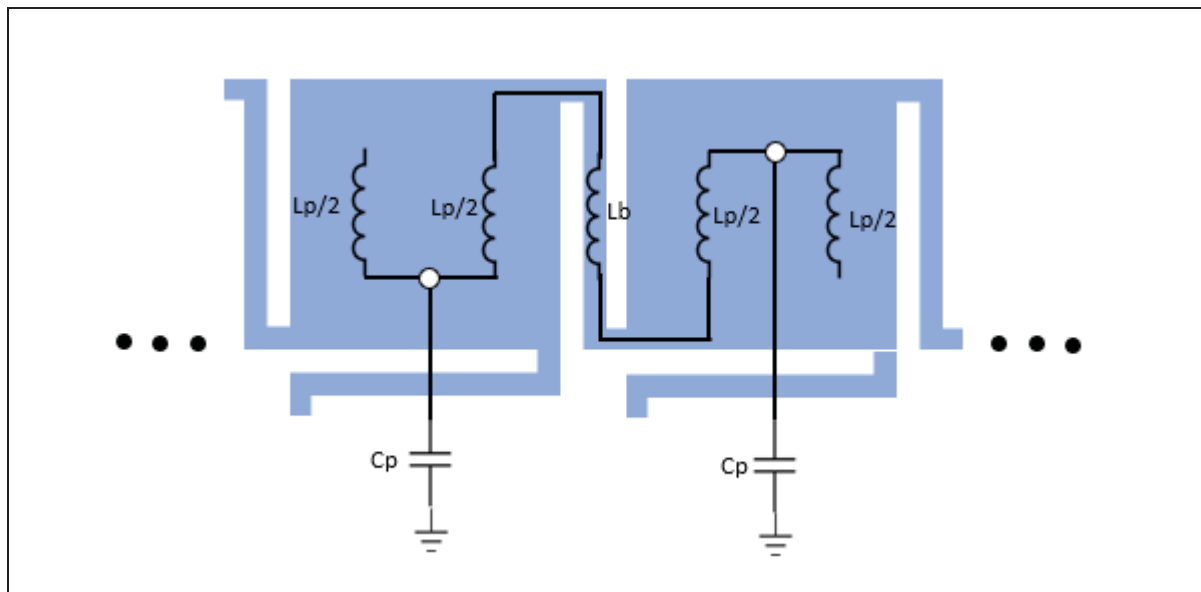
As EBGs estão sendo cada vez mais estudadas com o intuito de solucionar os problemas de PI, SI e atenuar a radiação de superfície que provém do SSN em PCBs, onde as técnicas usuais de desacoplamento com capacitores discretos e/ou capacitores de placas paralelas se mostram ineficazes (YANG; RAHMAT-SAMII, 2008). Os projetos de placa multicamadas que utilizam as camadas internas como planos sólidos e adjacentes sem ranhuras para fornecimento de energia, agora

passam a contar com a estrutura EBG aplicada na camada de potência ou como em alguns estudos nas duas camadas (potência e *Ground*) (KWON et al., 2010).

Para obtenção das características de supressão do filtro formado pela estrutura EBG, vários métodos foram implementados, como: modelo de elementos concentrados, método da linha de transmissão periódica, e por fim, com o avanço computacional o método de simulação eletromagnética.

O método dos modelos concentrados tem como objetivo principal determinar os pontos de ressonância da estrutura por duas vertentes: a primeira é analisar o modelo como um filtro passa-baixa de forma a determinar as frequências de ressonância iniciais da estrutura. A segunda é considerar a estrutura EBG como um guia de ondas de placas paralelas e assim é possível obter as demais frequências de ressonâncias. Dessa forma, para o primeiro caso se define a impedância da superfície como um circuito ressonante de indutores e capacitores (LC), conforme demonstra a FIGURA 6 de duas células (YANG; RAHMAT-SAMII, 2008) sendo que dependendo da estrutura o circuito ressonante pode possuir mais elementos e interconexões.

FIGURA 6 - DUAS CÉLULAS EBG COM O CIRCUITO LC EQUIVALENTE



FONTE: Autor (2020)

À medida que a corrente percorre as estruturas ao longo da célula forma um indutor L_p , as trilhas adjacentes são consideradas como um indutor L_b e por fim, a cavidade entre a célula EBG e a camada paralela da PCB formam um capacitor C_p

(POZAR, 2005) (ENGHETA; ZIOLKOWSKI, 2006). Os valores desses elementos podem ser determinados pelas equações (1), (2) e (3) (ZUO et al., 2019):

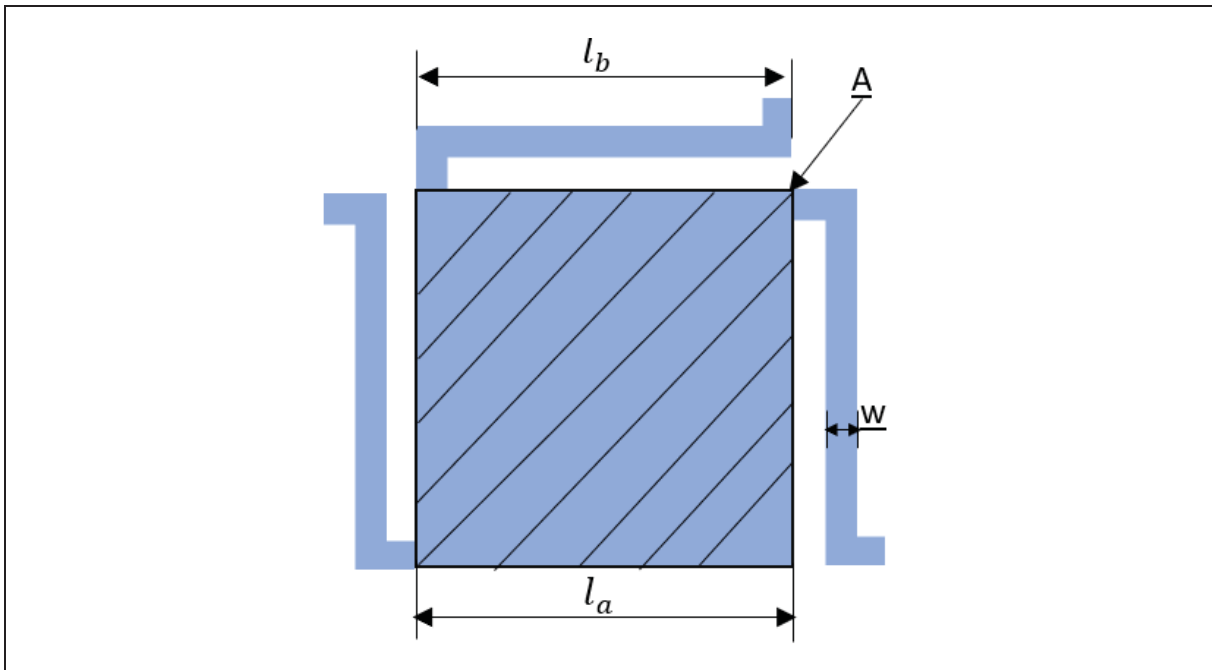
$$Lp = \mu_0 \cdot h \cdot \frac{l_a}{2 \cdot w} \quad (1)$$

$$Cp = \varepsilon_0 \cdot \varepsilon_r \cdot \frac{A}{h} \quad (2)$$

$$Lb = k \cdot l_b \cdot \ln\left(\frac{2\pi h}{w}\right) \quad (3)$$

Onde w é a largura da trilha de conexão entre as duas células, h é a espessura da PCB entre as camadas de EBG e GND, l_a e l_b que é comprimento do componente em análise, conforme é demonstrado na FIGURA 7. Os demais itens são μ_0 e ε_0 que são respectivamente a permeabilidade e permissividade no espaço livre, ε_r é a permissividade relativa do dielétrico, A representa área da célula e o k é uma constante com o valor de 0.2 nH/mm (ZUO et al., 2019).

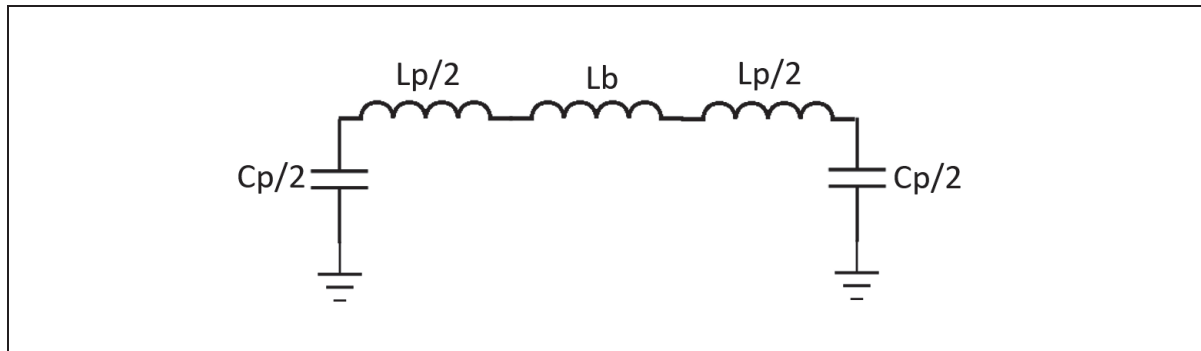
FIGURA 7 - REPRESENTAÇÃO DAS DIMENSÕES DA EBG



FONTE: Autor (2020)

Por fim, essa estrutura pode ser analisada como um filtro passa-baixa, conforme é mostrado na FIGURA 8 através da qual pode-se obter a frequência de corte através de análise de circuitos.

FIGURA 8 - CIRCUITO RESULTANTE DE DUAS CÉLULAS EBG



FONTE: Autor (2020)

Para determinar as demais frequências de ressonância da cavidade, as camadas da PCB são vistas como um guia de onda para os modos elétricos e magnéticos transversais. Estas frequências podem ser estimadas a partir da equação (4), onde ϵ é a permissividade do material, m e n são os modos ressonantes, c é velocidade da luz e por fim, D_x e D_y são as dimensões da cavidade ao longo dos eixos x e y . (ORLANDI et al., 2017).

$$f(m, n) = \frac{c}{2\pi\sqrt{\epsilon}} \sqrt{\frac{m\pi^2}{D_x} + \frac{n\pi^2}{D_y}} \quad (4)$$

O segundo método é analisar a estrutura EBG como uma linha de transmissão periódica. O conceito é determinar a impedância de cada elemento e um valor de capacitância do acoplamento em relação às demais estruturas tornando-se possível obter a curva de dispersão da estrutura (YANG; RAHMAT-SAMII, 2008).

Assim é possível determinar as bandas de passagem de cada modo da onda de superfície. As dificuldades da utilização desse método consistem na obtenção dos valores equivalentes dos componentes, principalmente quando as geometrias são mais complexas (YANG; RAHMAT-SAMII, 2008).

Por fim, um último método numérico de simulação de ondas completas, tanto no domínio frequência (Momentos e FEM) ou no domínio do tempo (FDTD) tem sido aplicado para determinar as características das estruturas EBG, como a impedância

de superfície, obtenção dos parâmetros S e *Time Dominian Reflexion* (YANG; RAHMAT-SAMII, 2008).

A principal vantagem em relação aos demais métodos já citados é a capacidade de determinar a resposta de atuação do filtro para toda a faixa de frequência em análise mesmo para geometrias complexas (YANG; RAHMAT-SAMII, 2008). De toda forma, esse método também possui suas desvantagens como, tempo de simulação que pode levar dias para PCB's complexas. Além disso, podemos elencar o custo das ferramentas computacionais e a necessidade de um servidor que tenha a capacidade de realizar essas simulações.

Contudo, para o desenvolvimento dessa dissertação foi utilizado o último método citado. A UFPR (grupo GICS) possui a plataforma de simulação eletromagnética ADS, um dos softwares mais conhecidos e respeitados na área, com mais de 20 anos de desenvolvimento, maduro e estável.

O ADS possibilita realizar simulações eletromagnéticas através dos métodos dos momentos (MoM) ou pelo método dos elementos finitos (FEM). No entanto, sua maior limitação é não realizar simulações pelo método de diferenças finitas no domínio do tempo (FDTD) (ADS. 2020).

2.6 VALIDAÇÃO DA SIMULAÇÃO ELETROMAGNÉTICA

Várias técnicas computacionais foram desenvolvidas nos últimos 50 anos, para analisar os problemas eletromagnéticos. No entanto, devido à complexidade de algumas geometrias e simplificações necessárias, os softwares geram respostas que divergem das medições em laboratório (STANDARDS DEVELOPMENT COMMITTEE, 2008).

Portanto, a prática proposta pelo (STANDARDS DEVELOPMENT COMMITTEE, 2008) para padronizar o processo de validação da simulação eletromagnética é utilizar um método baseado na Validação Seletiva de Características (FSV). A FSV permite uma comparação quantificada de forma objetiva, retirando o elemento da subjetividade do processo (ORLANDI et al., 2006).

Os resultados são comparados em duas medidas: *Amplitude Difference Measure (ADM)* e *Feature Difference Measure (FDM)* e com isso é determinado o nível de concordância ou convergência dos dados fornecidos pelo software comparados ao experimento.

Esse procedimento assume que os conjuntos de dados possuem a mesma variável independente e dependente, além disso com a mesma quantidade de pontos. O primeiro passo para realizar o procedimento FSV é realizar a Transformada Rápida de Fourier (FFT) dos dois conjuntos de dados (DUFFY et al., 2006).

Na sequência é separado o conjunto de dados transformadas em duas regiões: de baixa (Lo) e alta frequência (Hi). Para determinar essas regiões é realizado o somatório das amplitudes de cada sinal transformada pela FFT. Sendo considerado a região de baixa frequência os 'N' primeiros pontos de dados que contabilizam 40% do valor total. De acordo com (DUFFY et al., 2006), esse valor foi determinado por meio de um grande número de testes de sensibilidade que visavam garantir a consistência do desempenho da proposta do FSV em relação a avaliação visual.

Para o caso dos dados de baixa frequência, os quatros primeiros pontos do conjunto são considerados a parcela DC e são separados com objetivo de evitar que esses valores atrapalhem os detalhes das curvas que são a base da comparação. (STANDARDS DEVELOPMENT COMMITTEE, 2008). Com essa primeira parte do procedimento finalizada é realizado a inversa da FFT e determinado o ADM com a equação 5.

$$ADM(n) = \frac{(|Lo_1(n)| - |Lo_2(n)|)}{\frac{1}{N} \sum_{i=1}^N [|Lo_1(i)| + |Lo_2(i)|]} + \frac{(|DC_1(n)| - |DC_2(n)|)}{\frac{1}{N} \sum_{i=1}^N [|DC_1(i)| + |DC_2(i)|]} e^{\frac{(|DC_1(n)| - |DC_2(n)|)}{\frac{1}{N} \sum_{i=1}^N [|DC_1(i)| + |DC_2(i)|]}} \quad (5)$$

Essa equação determina os valores do ADM ponto a ponto, o valor médio é determinado pela equação 6.

$$ADM = \frac{\sum_{i=1}^N ADM(i)}{N} \quad (6)$$

Para determinar os valores de FDM é necessário primeiro determinar a primeira derivada dos conjuntos de dados Lo e Hi e a segunda derivada de Hi. Através desse procedimento os dados com uma alta taxa de mudança são acentuados e as diferenças baseadas nas derivadas são combinadas na determinação do FDM. As derivadas dos dados são determinadas com o método da diferença central, conforme mostra a equação 7. (UAQ EMC LABORATORY, 2018)

$$\frac{dLo}{dx}(n) = \frac{Lo(n+1) - Lo(n-1)}{\Delta} \quad (7)$$

O cálculo do FDM ponto a ponto é mostrado na equação 11, sendo formado pela soma das três equações 8, 9 e 10 que utilizam os valores das derivadas:

$$FD_1(n) = \frac{|Lo_1'(n)| - |Lo_2'(n)|}{\frac{2}{N} \sum_{i=1}^N [|Lo_1'(i)| + |Lo_2'(i)|]} \quad (8)$$

$$FD_2(n) = \frac{|H_1'(n)| - |H_2'(n)|}{\frac{6}{N} \sum_{i=1}^N [|H_1'(i)| + |H_2'(i)|]} \quad (9)$$

$$FD_3(n) = \frac{|H_1''(n)| - |H_2''(n)|}{\frac{7,2}{N * M} \sum_{i=1}^N [|H_1''(i)| + |H_2''(i)|]} \quad (10)$$

$$FDM_i(n) = 2 * (FD_1(n) + FD_2(n) + FD_3(n)) \quad (11)$$

$$FDM = \frac{\sum_{i=1}^N FDM(i)}{N} \quad (12)$$

O resultado do FSV (ADM e FDM) é geralmente representado sob a forma de histogramas, cada um referente a uma das medidas, com uma tabela de correspondência quantitativa/qualitativa, conforme mostrado na TABELA 1.

TABELA 1 - EQUIVALÊNCIAS NUMÉRICAS DO FSV

Valor FSV (quantitativo)	Interpretação do FSV (qualitativo)
Menor que 0.1	Excelente
Entre 0.1 e 0.2	Muito Bom
Entre 0.2 e 0.4	Bom
Entre 0.4 e 0.8	Regular
Entre 0.8 e 1.6	Ruim
Maior que 1.6	Muito Ruim

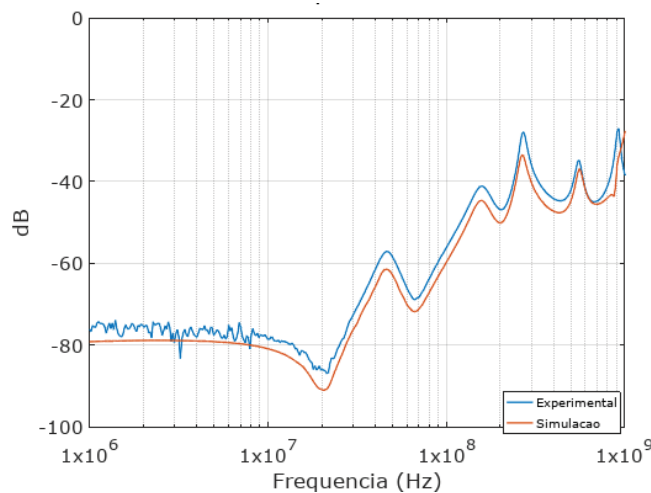
FONTE: Autor (2020)

Essas equivalências numéricas foram definidas realizando uma correlação entre a avaliação visual de diversos engenheiros e os valores numéricos ao longo de uma série de estudos realizados pelos autores ao longo de vários anos (ORLANDI et al., 2006).

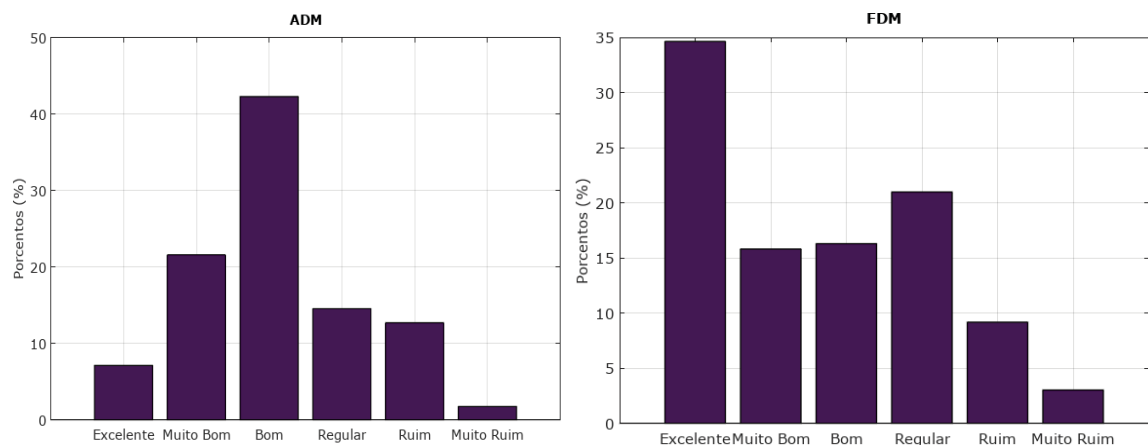
Nos GRÁFICO 1 e GRÁFICO 2 são demonstrando dois exemplos de sinais considerados 'bom' e outro 'ruim' que foram desenvolvidos de forma a exemplificar o uso da metodologia FSV e suas respectivas respostas.

GRÁFICO 1 - EXEMPLO DE COMPARAÇÃO CONSIDERADO UM SINAL 'BOM' DE (A) PERDA DE INSERÇÃO E SUA (B) RESPECTIVA RESPOSTA DO FSV

a)



b)



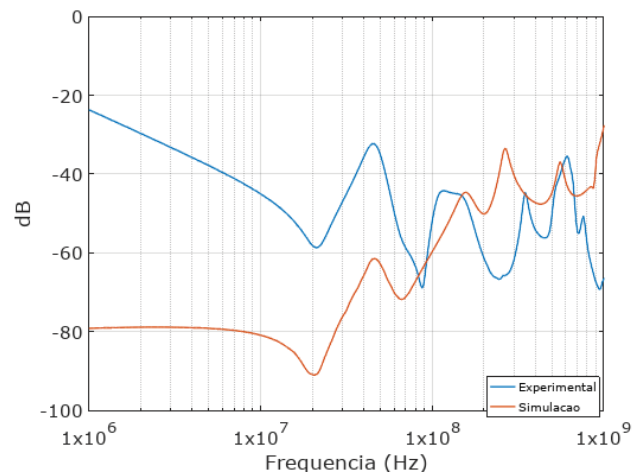
FONTE: Autor (2020)

No GRÁFICO 1-a foi apresentando um resultado que visualmente seria próximo com uma mesma tendência dos dados e com uma pequena divergência de

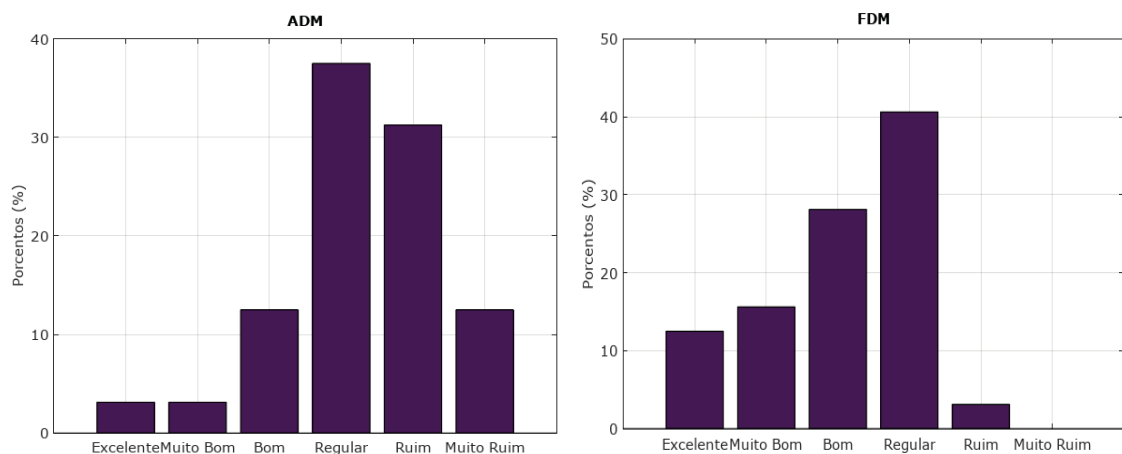
amplitude. A resposta do FSV desse sinal foi representada no GRÁFICO 1-b. Sendo o primeiro o resultado do ADM, que seria referente a diferenças de amplitude dos sinais, onde um pequeno conjunto dos dados sendo considerado como 'Excelente' e 43% dos dados considerados com uma qualidade definida como 'Bom'. Enquanto do FDM, que é referente a qualidade da tendencia do sinal, é demonstrando que 34% do sinal é considerado 'Excelente'.

GRÁFICO 2 -EXEMPLO DE COMPARAÇÃO CONSIDERADO UM SINAL 'RUIM' DE (A) PERDA DE INSERÇÃO E SUA (B) RESPECTIVA RESPOSTA DO FSV

a)



b)



FONTE: Autor (2020)

No GRÁFICO 2-a foi apresentada uma resposta de perde de inserção com grandes divergências de amplitude e com pequenas regiões com a mesma tendência. Essa mesma resposta foi demonstrada no GRÁFICO 2-b, onde 32% dos dados do ADM foram considerados 'Ruins'. Para análise do FDM a metodologia considerou 41%

dos dados sendo considerados como 'Regulares'. Diante do exposto e conforme já foi apresentado no estudo de (ORLANDI et al., 2006), a metodologia do FSV tem uma boa coerência com análises visuais qualitativas e quantitativas.

3 METODOLOGIA

3.1 DEFINIÇÃO DA BIBLIOGRAFIA

A bibliografia utilizada no desenvolvimento do projeto foi definida utilizando o método baseado na proposto por (ENSSLIN, L et al., 2010). Em um primeiro momento se definiu um tema central para a pesquisa, e em cima dessa questão foram gerados dois grupos de termos. No primeiro grupo apresentou-se propostas de ferramentas para solucionar o problema e segundo conjunto questões/dificuldades a serem resolvidas. Na TABELA 2 são expostos esses grupos, que foram combinados entre si para desenvolver as palavras chaves para a obtenção de um banco de referências brutas.

TABELA 2 - TERMOS ELENCADOS PARA O DESENVOLVIMENTO DAS PALAVRAS CHAVES

Proposta	Problemas
<i>Decoupling Capacitor</i>	<i>Electromagnetic Interference</i>
<i>Electromagnetic Band Gap</i>	<i>High-Speed Design</i>
<i>Filter EMI</i>	<i>Power Distribution Networks</i>
<i>Power Noise Suppression</i>	<i>Power Integrity</i>
	<i>Signal Integrity</i>

FONTE: Autor (2020)

Realizou-se as combinações de cada termo da ‘proposta’ com cada ‘problema’ gerando um total de 20 conjuntos de palavras chaves que se utilizou em um software de pesquisa de referências para um período de 2015 a 2020, produzindo um banco de dados de aproximadamente 9 mil artigos, sem contar os resultados duplicados.

Na segunda e terceira etapa efetuou-se um filtro para verificar os títulos de todos as referências, revista e a quantidade de citações; ao final dessas duas ações reduz o banco de dados para 96 artigos. No quarto e último procedimento foi realizado uma leitura dos resumos dos trabalhos e uma verificação rápida das conclusões e dessa forma resultou em 27 artigos. A partir desses trabalhos, foi realizado uma leitura completa e assim, levando a outros livros e artigos que também foram utilizadas nessa dissertação.

3.2 PROPOSTA DA ESTRUTURA EBG

Para verificar o desempenho da proposta, foram desenvolvidas as estruturas de testes compostas por duas placas. Uma dessas é formada pela estrutura da EBG na camada *Power* e a camada *Ground* é contínua. A outra PCB foi utilizada como referência, com as camadas de energia (*Power* e *Ground*) sem nenhuma ranhura. Atualmente existem diversas propostas de EBG para as mais diversas finalidades e que operam com diferentes faixas de frequências, conforme demonstra a TABELA 3 dos resultados do parâmetro S de perda de inserção, conforme demonstrando no trabalho de SHI e ZHOU (2014).

TABELA 3 - LISTA DE PROPOSTAS DE ESTRUTURAS EBG

Título	Faixa de Atenuação (GHz)	Perda de inserção (dB)	Tamanho da EBG (mm)	Resultado Experimental
(KAMGAING; RAMAHI, 2003)	1.1 – 2.3	30	10	Sim
(SHAHPARNIA; RAMAHI, 2004)	4 – 8	40	5	Sim
(KWON et al., 2010)	0.44 – 5	40	30	Sim
(SHI; ZHOU, 2014)	0.49 – 16	30	30	Sim
(SHI et al., 2015)	0.4 – 7.29	35	30	Sim
(KIM, 2015)	0.8 – 5.6	40	12.2	Não
(NING et al., 2018)	0.6 – 13.26	60	30	Sim
(SHI et al., 2018)	0.37 – 20	30	30	Sim
(ZUO et al., 2019)	0.155 – 10	30	30	Sim

FONTE: Autor (2020)

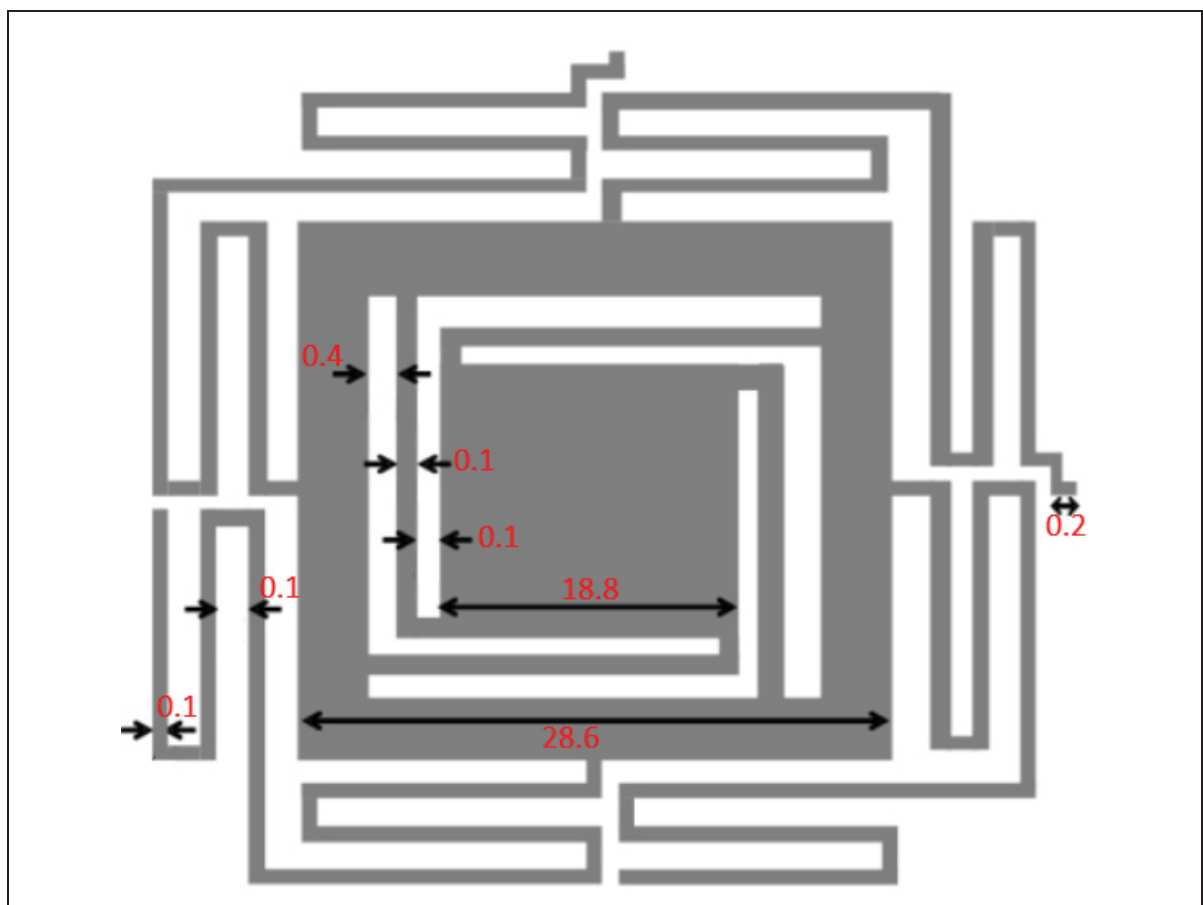
Para definir a estrutura EBG a ser usada neste estudo, alguns critérios foram considerados, tais como: tamanho da estrutura, resposta da perda de inserção, resultados experimentais e banda de atuação. Em média todas as propostas da TABELA 3 tem o mesmo tamanho de aresta de 30 mm e praticamente todos

realizaram análises experimentais com um resultado de perda de inserção de em média de 40 dB.

Dessa forma, sabendo que serão realizados ensaios experimentais com um CI que irá operar em uma frequência de chaveamento de 20 MHz e com transientes de centenas de picossegundos, foi definido a proposta com a menor valor de frequência inicial de atenuação. Entre as proposta apresentadas na TABELA 3, o estudo desenvolvido por (ZUO et al., 2019) tem a menor frequência de corte inferior. Diante do exposto, se determinou o modelo em questão para verificar a eficácia da utilização da EBG para atenuação da radiação que provém do SSN.

Na FIGURA 9 é representada uma única célula (fora de escala) com suas respectivas dimensões em milímetros da estrutura EBG desenvolvida pelo autor em questão. No Apêndice 7 é apresentanda a estrutura EBG em escala.

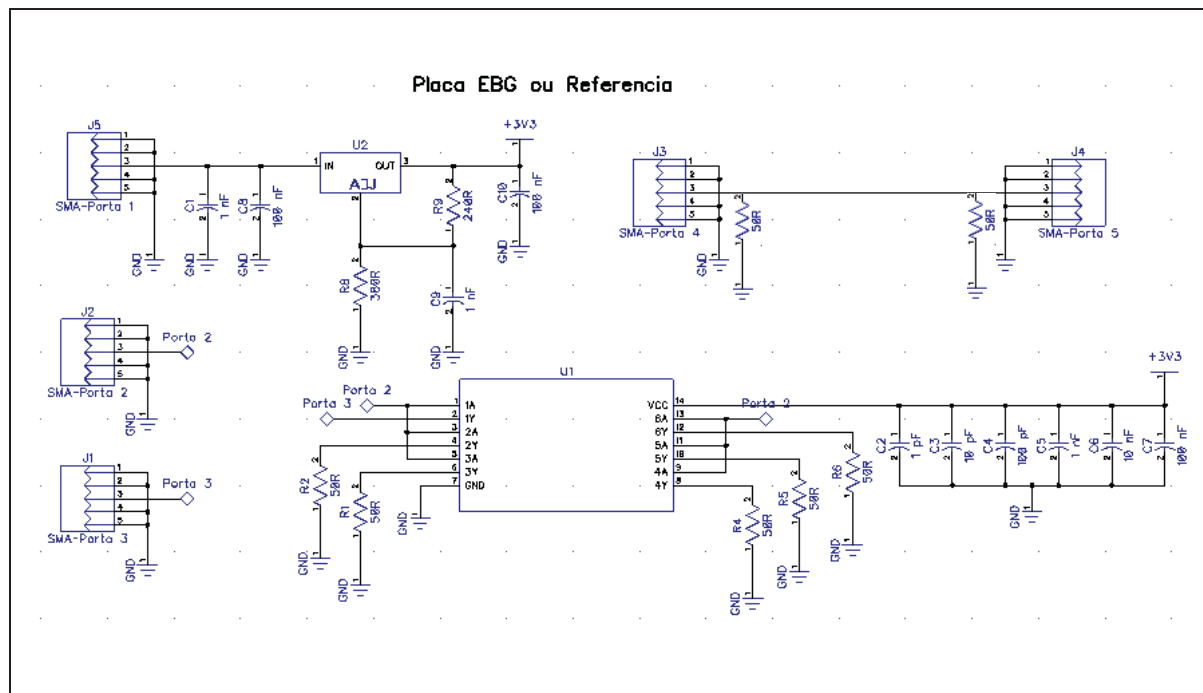
FIGURA 9 - ESTRUTURA EBG UTILIZADA COM SUAS RESPECTIVAS DIMENSÕES



FONTE: Autor (2020) adaptado de ZUO (2019)

Na FIGURA 10 é apresentado o esquemático que foi desenvolvido para os dois modelos de PCB's. Todos os capacitores utilizados no projeto são cerâmicos multicamadas 0402 SMD. Alimentação de 9V se deu pelo conector (J5) e foi fornecida por uma bateria, logo em sequência inicia o circuito do PDN que realizou o ajuste de energia necessária para o restante do circuito. Esse circuito é composto inicialmente por dois capacitores de 1nF (C1) e 100nF (C8) que realiza uma pré filtragem da alimentação para o regulador de tensão SMD LM317 (U2), que ajusta a tensão de 9V para 3,3V. Na parte final dessa primeira etapa do circuito tem um capacitor de 100nF (C10) para realizar auxílio no fornecimento de energia da placa.

FIGURA 10 - ESQUEMÁTICO DA PCB DESENVOLVIDA PARA ANÁLISE DO SINAL



FONTE: Autor (2020)

A energia de 3V3 é fornecida pelo PDN para o CI SN74LVC14A (U1) através do pino 14, nessa localização foi adicionado 6 capacitores: 1pF (C2), 10pF (C3), 100pF (C4), 1nF (C5), 10nF (C6) e 100nF (C7). Esses capacitores têm dois objetivos: o primeiro é de reduzir a oscilação no plano de energia gerado pelo SSN quando o CI realizar os chaveamentos internos; o segundo objetivo de fornecer uma energia constante para o CI quando há as trocas de estados lógicos. Esse componente é composto de 6 portas *Schmitt-trigger*, onde os pinos que contêm a letra A (1A, 2A,

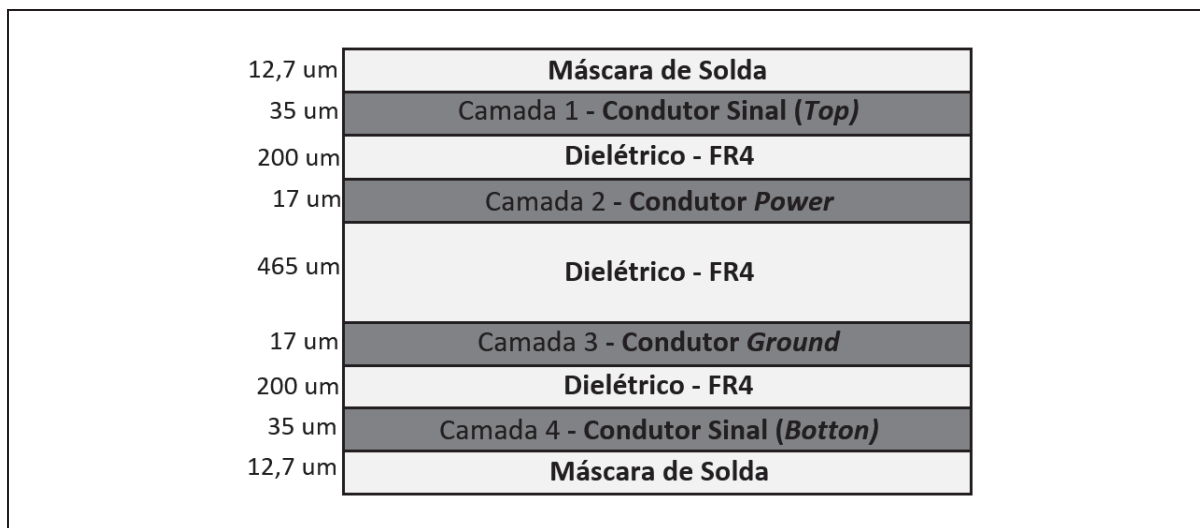
3A, 4A, 5A e 6A) são as entradas de sinais e a saída se dá pelos pinos referenciados pela letra Y (1Y ,2Y, 3Y, 4Y, 5Y e 6Y).

Todas as entradas de sinal do CI (U1) foram conectadas no conector SMA-SMD (J2), que receberam um sinal senoidal produzidos por gerador de função digital do osciloscópio modelo Agilent MSO-X-3024A 300MHz, na frequência de 20 MHz e com uma tensão mínima de 0 V e máxima 2.5 V Cada comparador *Schmitt-trigger* realizou um chaveamento e os sinais produzidos vão para seus respectivos resistores SMD 0805 50 Ohms (R1, R2, R4, R5, R6). O pino 1Y é conectado ao conector SMA-SMD (J1) para análise do sinal produzido pelo CI.

Para verificar a eficiência da estrutura proposta para atenuar a radiação SSN, foi utilizada na mesma PCB uma *microstrip* que representaria um meio de comunicação entre dois outros CI's. Essa trilha não tem conexão física com as demais camadas da PCB e contém em seus extremos conectores SMA-SMD (J3 e J4) para verificar a qualidade do sinal e a intensidade do ruído que se acopla às vias de sinal.

As PCBs foram fabricadas na empresa JLCPCB (China) com espessura de aproximadamente 1 mm e com a dimensão de 60x60 mm de material FR4, sendo formadas por quatro camadas onde as duas externas são de sinal e as duas internas de energia, conforme é demonstrado na FIGURA 11.

FIGURA 11 - ESTRUTURA DAS CAMADAS DA PCB COM SUAS DIMENSÕES



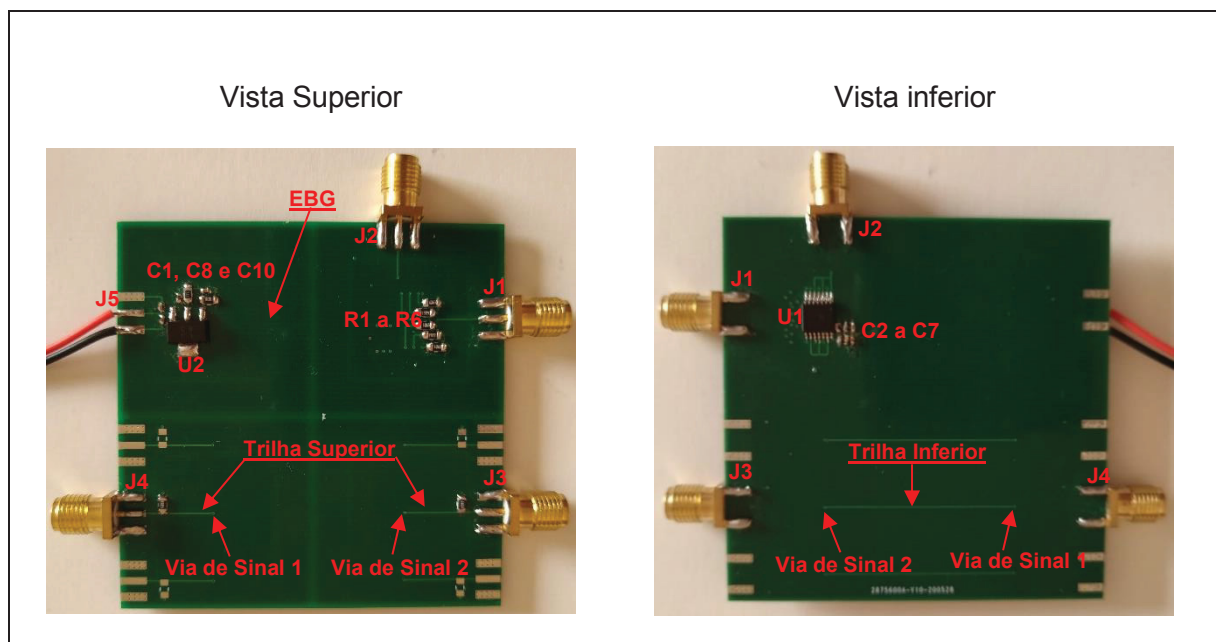
FONTE: Autor (2020)

Além disso foi utilizada a ferramenta *Controlled Impedance Line Designer* do ADS para ajustar todas as trilhas com uma impedância de 50 Ohms. Os ajustes da

impedância das vias de passagem foram realizados utilizando a ferramenta *Via Designer* do software supracitado. Essa ferramenta gerou como resultado a mediação do *Time-Domain Reflectometry (TDR)* da via e com isso, foi produzido um perfil de impedância. Realizando as modificações dos parâmetros físicos da via como o tamanho do *pad* o do *antipad*, obteve-se um resultado de 56 ohms de impedância, sendo esse o valor mais próximo do ideal (50 ohms) com as características de fabricação que estão disponíveis pelo fabricante da PCB.

Na FIGURA 12 é apresentada a vista superior e inferior da PCB fabricada e montada a partir do esquemático com quatro células de EBG, sendo essa quantidade definida pelo espaço disponível na PCB. No Apêndice 5 são apresentadas as imagens das PCB's em escala aumentada e com um maior detalhamento e no Apêndice 6 são apresentando os desenhos de fabricação desenvolvidos.

FIGURA 12 - VISTA SUPERIOR E INFERIOR DAS PCB FABRICADA EBG.



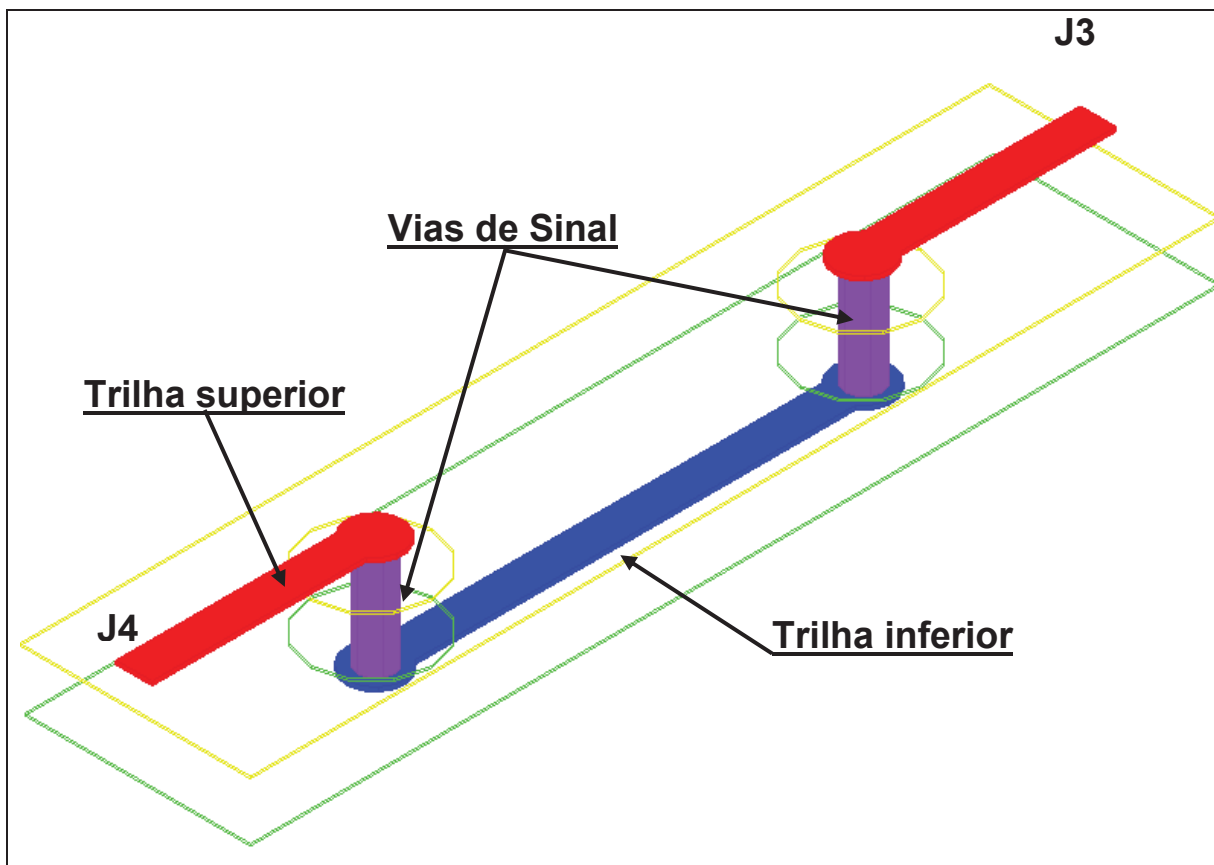
FONTE: Autor (2020)

Nessa imagem é possível verificar em vermelho as nomenclaturas dos componentes eletrônicos em suas respectivas posições na PCB. Na parte superior se encontra o regulador de tensão LM317 (U2) e em sua proximidade os resistores de ajuste de tensão e os capacitores de filtro (C1, C8 e C10). No extremo direito da PCB, os seis resistores (R1 ao R6) que são utilizados para o casamento de impedâncias. Na vista inferior, é demonstrado o CI SN74LVC14A (U1) e seus 6 capacitores de filtro

(C2 ao C7). Por fim, os conectores J3 e J4 que conforme já citado estão conectados entre si através de uma *microstrip* sem ter nenhuma conexão física com as camadas de energia. As duas outras trilhas ao lado dos conectores J3 e J4 serão usadas para realizar trabalhos futuros.

Conforme foi apresentada na FIGURA 12 e representado de forma simplificada na FIGURA 13, esse caminho inicia no conector J4, em uma trilha na camada superior (em vermelho) da PCB passando para uma trilha na camada inferior (em azul) que utiliza a Via de Sinal (em roxo) para essa interconexão entre camadas.

Figura 13 - VISTA TRIDIMENSIONAL SIMPLICADA DAS CONEXÕES J4-J3



FONTE: Autor (2020)

O sinal retorna para nível superior através da Via de Sinal 2 que em seu extremo se encontra o conector J3. Por fim, é conectado uma resistência de 50 Ohms no conector J4; no J3 é conectado o osciloscópio LeCroy waverunner LT584 que possui uma taxa de amostragem de sinal de 10 GS/s, com o intuito de verificar a intensidade da radiação do SSN que se acopla a essa estrutura de comunicação.

3.3 SIMULAÇÃO ELETROMAGNÉTICA

Certos experimentos não são possíveis de serem realizados, pois não há os meios necessários *in loco*. Assim, um método para contornar essa situação e obter os resultados da radiação de campo elétrico e magnético próximo que se propagam nas camadas internas de energia e análise da integridade de sinal para frequências acima de 1 GHz só são possíveis com as simulações computacionais de onda completa.

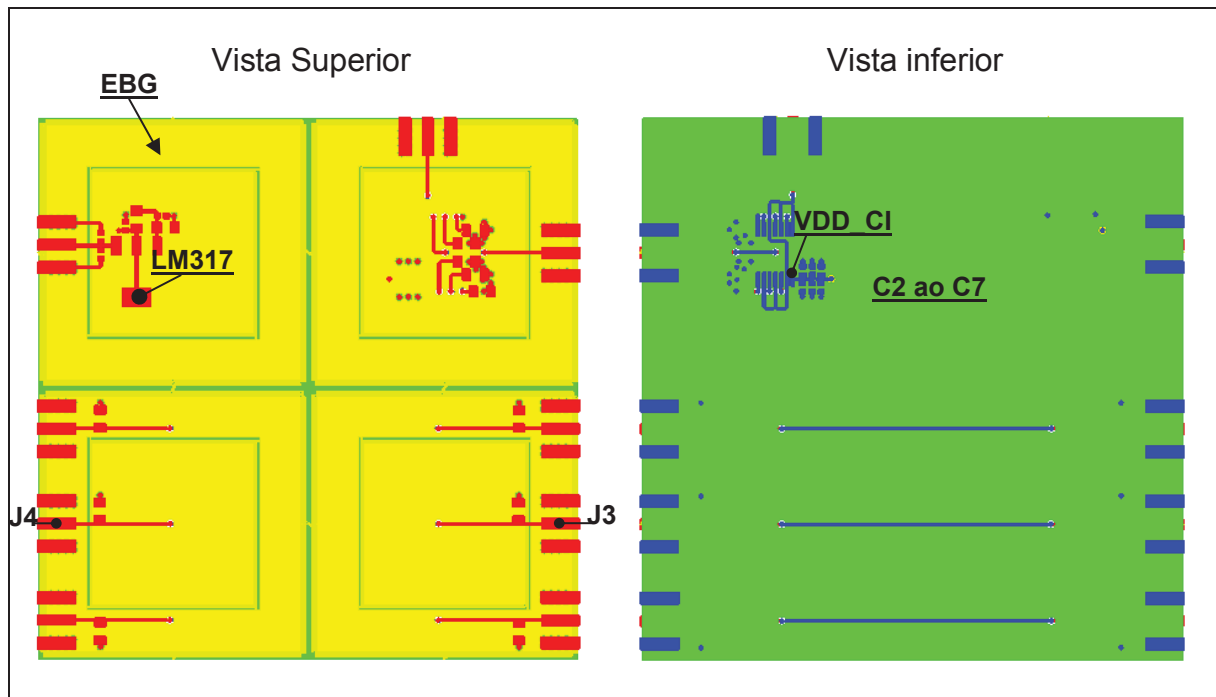
Para realizar as simulações eletromagnéticas foi utilizado o servidor da engenharia elétrica da UFPR denominado como Linguado. Esse servidor conta com quatro processadores da Intel Core (Skylake, IBRS) com *clock* de 2 GHz cada, 14 GB de RAM e 18 GB de disco rígido (HD).

3.3.1 Parâmetros e Características Configurados no ADS

O primeiro item a se definir para realizar uma simulação é determinar os pontos de excitação e/ou medição do projeto, esses locais são definidos por um componente denominado de Porta. Uma Porta é um terminal no *layout* da placa que o software calcula a impedância do circuito e ao final da simulação é gerado um modelo de parâmetro S das N's portas adicionadas para análise. Esse modelo criado define os locais onde a energia entra e sai da PCB, sendo também utilizadas para conectar outros componentes ao circuito elétrico (ADS, 2020).

Na FIGURA 14 é demonstrado a visão da PCB com a estrutura EBG do tópico 3.2 que foi desenvolvida no software ADS. O dielétrico FR4 está oculto de forma que, só é possível visualizar as camadas de cobre da placa. Em vermelho é a camada superior (*Top*), em amarelo a segunda camada (*Power*), a terceira camada em verde (*Ground*) e por fim, a última camada em azul (*Bottom*).

FIGURA 14 - PCB EBG DESENVOLVIDA NO SOFTWARE ADS



FONTE: Autor (2020)

As posições das Portas que são utilizadas para criar o modelo do circuito de Parâmetro S também são representadas com as seguintes denominações: Porta 1 (LM317), Porta 2 (VDD_CI), Porta 3 (Conector J3) e Porta 4 (Conector J4). Para cada uma dessas portas é necessário definir uma referência, que é a terceira camada *Ground*. Por fim, os seis capacitores de filtro (C2 ao C7) do CI são adicionados a partir dos modelos dos capacitores que se encontram no banco de dados do RFpro ADS.

Na FIGURA 15 é apresentada a montagem dos laminados da PCB multicamadas utilizadas nas simulações eletromagnéticas com suas respectivas espessuras que são obtidas do fabricante da PCB. São utilizados dois tipos de dielétrico: um para o material da placa FR4 e outro para a máscara de solda da PCB. O primeiro está nas três camadas centrais da placa com uma permissividade relativa (ou constante dielétrica) de 4,6 e uma perda dielétrica de 0,01; o segundo dielétrico é a máscara de solda (*SolderMask*) nas camadas externas com uma constante dielétrica de 3,2 e a tangente de perdas de 0,025. Os demais itens são os condutores, todos de cobre com uma condutividade de $5,88 \times 10^7$.

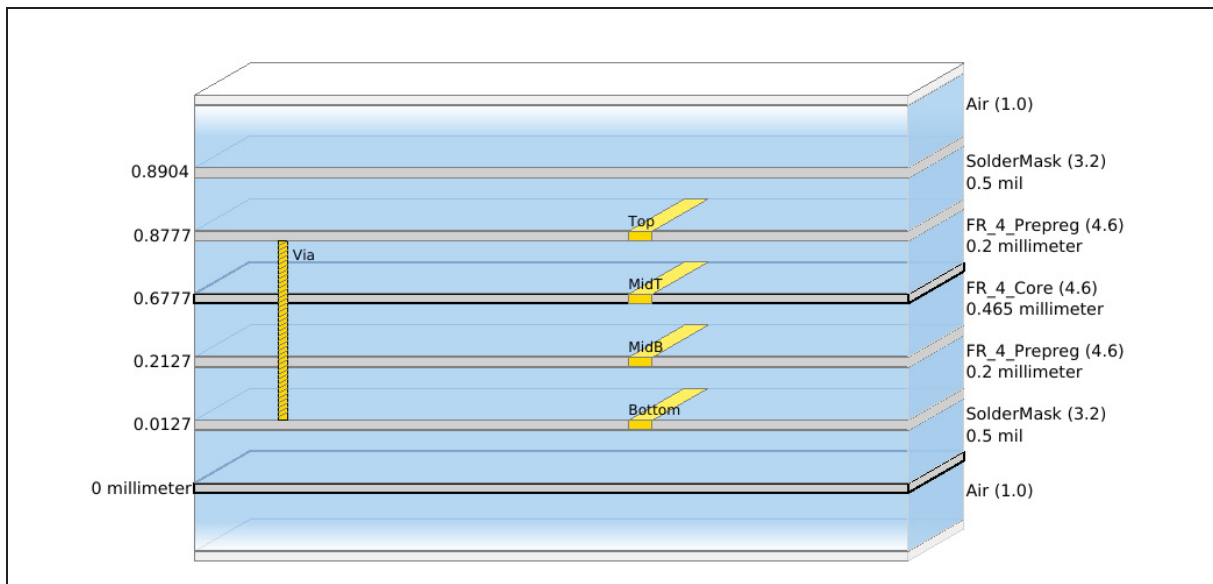
Para o modelo de perda dielétrica o software ADS implementa o modelo proposto por (SVENSSON; DERMER, 2001) e (DJORDJEVIC et al., 2001). Sendo um

modelo amplamente aceito e usa a seguinte fórmula para descrever a permissividade complexa como uma função da frequência (ADS, 2020).

$$\varepsilon(\text{freq}) = \varepsilon_{\infty} + a \cdot \ln \frac{f_H + j \cdot \text{freq}}{f_L + j \cdot \text{freq}} \quad (13)$$

Onde as frequências f_H e f_L são respectivamente os valores de 1 THz e 1 kHz. O 'a' é uma constante e o ε_{∞} é um valor de permissividade quando a frequência se aproxima do infinito. Esses dois parâmetros são calculados pelo ADS a partir dos parâmetros do modelo de substrato, como: a constante dielétrica, tangente de perdas, f_H e f_L .

FIGURA 15 - MONTAGEM DOS LAMINADOS NO SOFTWARE ADS



FONTE: Autor (2020)

Usando o pacote *RFPro* do ADS é possível obter resultados de campo próximo, distante e os resultados de parâmetro S. Esse pacote é uma ferramenta do ADS para realizar as simulações e análises de desempenho em altas frequências que o projeto necessita. Além disso, o simulador eletromagnético leva em consideração os componentes que o *layout* possui como capacitores, indutores, resistores (ADS, 2020). Na TABELA 4 são apresentados os valores dos principais parâmetros que foram configurados no módulo em questão para todas as simulações eletromagnéticas dessa dissertação:

TABELA 4 - PARÂMETROS CONFIGURADOS PARA A SIMULAÇÃO NO RFPRO

Parâmetro	Valor	Observação
Simulação	FEM	O método momento do ADS não fornece o campo próximo, assim é definido a utilização do FEM;
Frequência	1 MHz a 18 GHz do tipo adaptativo	Determinado a frequência de simulação a partir da faixa compatível com o VNA do laboratório.
Solução da Matriz	Iterativo	Consome menos memória RAM do que o método Direto.
Ordem das equações	Mista	O software define se as equações serão representadas através de uma função de primeira e segunda ordem.
Delta Erro	0.04	O ideal é o delta erro o menor possível, no entanto, isso leva a uma necessidade de uma maior quantidade de memória RAM.
Frequência de Refinamento	Frequência Máxima de análise.	-
Modelo do Condutor	Planar	A utilização de condutores expandido acarretaria uma melhora na qualidade da resposta. No entanto, chega a duplicar a necessidade de memória.
Calibração das Portas	Direto	-
Calibração dos Componentes	SMD	-

FONTE: Autor (2020)

Alguns dos parâmetros citados na TABELA 4 podem ser modificados para obter resultados com melhor exatidão que, no entanto, levaria a um acréscimo considerável da utilização da memória RAM. O primeiro deles é utilizar o modelo para os condutores no modo expandido e não planar. No modo expandido o condutor é visto como um elemento tridimensional, possuindo uma espessura estabelecida pelo usuário, assim, obtendo uma melhor qualidade para os efeitos das correntes que se propagam pela superfície no material e suas interações com os demais componentes (ADS, 2020). No entanto, por motivos de capacidade computacional esse item não foi considerado, e de tal modo os condutores foram simulados como planos e por isso a PCB apresentada na FIGURA 15 não possui a espessura de 1 mm, conforme apresentado na FIGURA 11.

Ademais, quando o ADS começa a realizar a simulação eletromagnética pelo método FEM, ele cria uma malha de tetraedros por toda sua extensão, onde para cada aresta desse elemento tridimensional será desenvolvido uma equação para computar os campos elétricos. O tamanho da aresta de cada um desses elementos se inicia com um valor estipulado de forma automática utilizando como base a frequência máxima em análise (ADS, 2020).

Contudo, o algoritmo do software utiliza um processo iterativo no qual modifica as dimensões dos tetraedros e conseqüentemente a quantidade de elementos na malha, principalmente nas regiões que estejam as trilhas, vias ou componentes eletrônicos. Para isso, primeiro o software produz uma solução baseada em uma malha inicial grosseira, após, utilizando uma frequência de refinamento que é estipulada pelo usuário, aprimora essa solução com base em critérios de erro que é denominado *Delta Erro* (ADS, 2020).

O *Delta Erro* é um parâmetro responsável para refinar a resposta da magnitude do parâmetro S para cada frequência em análise, alterando a malha de simulação de modo a obter uma melhor exatidão dos resultados. Dessa forma ao configurar o software é interessante manter o Delta Erro nos menores valores possíveis, mas isso acarreta um aumento dos recursos computacionais (ADS, 2020).

Além disso, ao realizar a configuração, é possível determinar a ordem da equação que é desenvolvida para calcular os campos elétricos como: primeira, segunda ou ordem mista. De maneira ideal, para obter as melhores respostas, deveria ser estipulado as equações de segunda ordem. Porém isso acarreta um aumento drástico da memória RAM em PCB's multicamadas. A solução é o uso da ordem mista, onde o algoritmo do software determina quais as regiões da PCB será utilizada as equações de primeira ou segunda ordem (ADS, 2020).

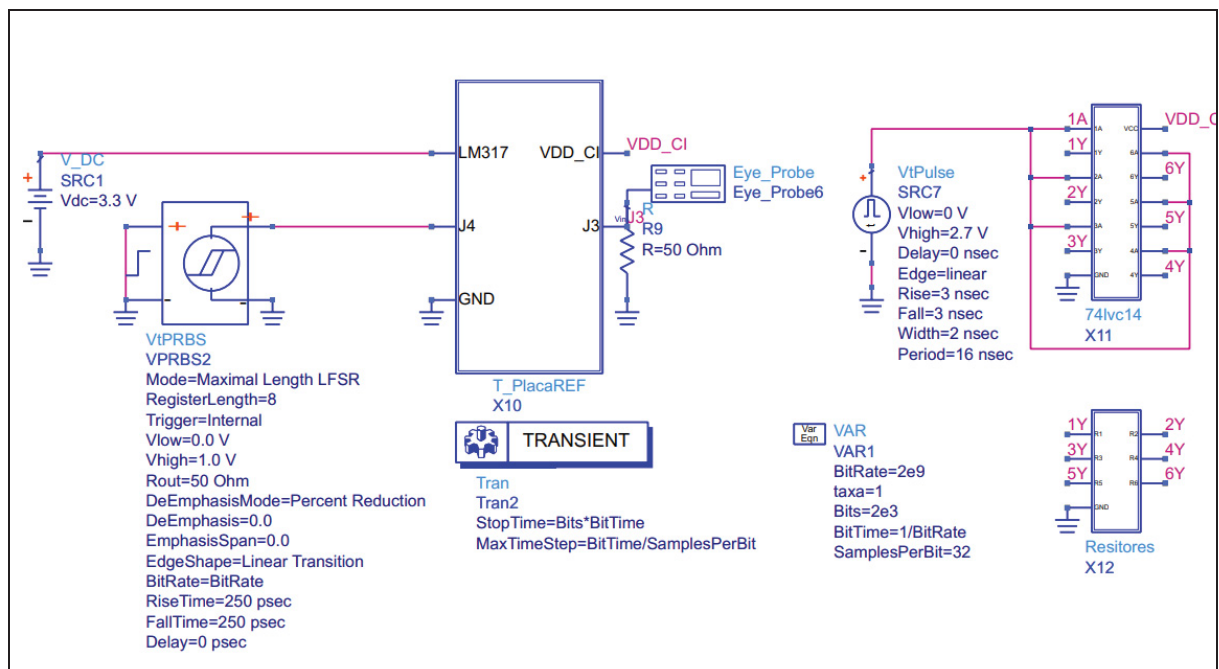
Por fim, poderia ser elencando outros dois fatores para uma boa exatidão, como a determinação da frequência de refinamento e o método de solução das equações. Contudo todos os fatores conduzem à mesma necessidade, que é um aumento dos recursos computacionais, algo que se torna inviável, pois já está sendo trabalhado no limite.

Além da leitura do manual do ADS, para realizar a compressão dos parâmetros do ADS foram realizadas mais de 1000 simulações eletromagnéticas e conjunto com a utilização do fórum da comunidade do programa.

3.3.2 Integridade de Sinal

Ao fim da simulação eletromagnética no RFPro foi gerado um arquivo denominado “*Test Bench Simulation*” que é um bloco que contém o modelo do parâmetro S das 4 portas analisadas e que já contempla as informações dos capacitores. Esse arquivo é utilizado para realizar os ensaios do diagrama de olho em um esquemático no ADS, conforme é visto na FIGURA 16, onde é apresentado o circuito que será usado para verificar a qualidade da SI.

FIGURA 16 - CIRCUITO DESENVOLVIDO NO ADS PARA ANÁLISE DE SI



FONTE: Autor (2020)

Nesse bloco cada pino é referente a uma das portas da PCB e a referência. Na Porta 1 (LM317) é conectado uma bateria de 3V3; a Porta 2 (VDD_CI) é utilizada para fornecer energia para o arquivo IBIS (*Input/Output Buffer Information Specification*) do CI SN74LVC14A, sendo que através dela é produzido o ruído SSN. Na Porta 4 (J4) é utilizado o bloco “VtPRBs” para gerar uma sequência binária pseudo-aleatório de 2,0 Gb/s com amplitude de 1 V e tempo de subida/descida de 250 ps, e as características de propagação foram analisadas na Porta 3 (J3) com o bloco “Eye Probe”.

3.3.3 Validação da Simulação Eletromagnética

Para validação da simulação eletromagnética foi utilizado o arquivo de parâmetro S de perda de inserção que é fornecido pelo software ADS de maneira simulada e pelo *Vector Network Analyzer (VNA) E5063A* como método experimental. Estes dados foram inseridos no software *FSV Tool Version 2.0.11L*, FIGURA 17.

FIGURA 17 - SOFTWARE FSV TOOL EM JAVA

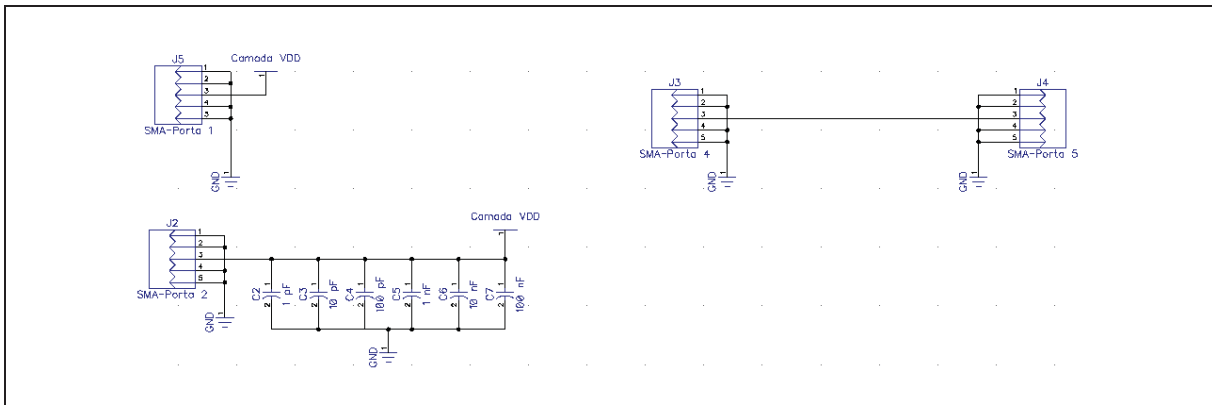


FONTE: Autor (2020)

Esse software foi desenvolvido pelo laboratório de Compatibilidade Eletromagnética UAq da Universidade de L'Aquila na Itália, que emprega o método proposto pela (STANDARDS DEVELOPMENT COMMITTEE, 2008) e que pode ser adquirido de forma gratuita no endereço eletrônico: http://orlandi.ing.univaq.it/pub/FSV_Tool_20/

Para obtenção dos dados foram usadas as mesmas placas já apresentadas, mas, foram efetuadas algumas mudanças na montagem dos componentes, sendo apresentado o novo esquemático na FIGURA 18.

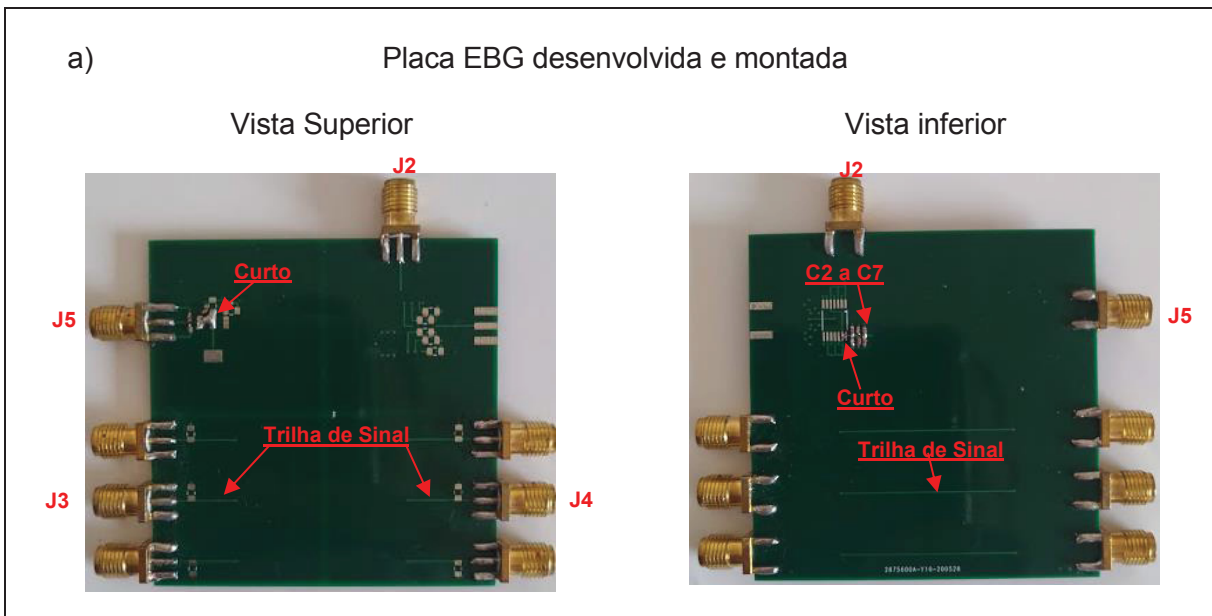
FIGURA 18 - ESQUEMÁTICO DA PCB PARA VALIDAÇÃO DOS DADOS SIMULADO



FONTE: Autor (2020)

Como essa placa tem o objetivo de obter as características de transmissão e reflexão da PCB e dos conectores, não é necessário montar o PDN e nem o CI. De toda a forma, é realizado a montagem dos 6 capacitores de filtro (C2 ao C7) para obtenção das suas características. Conquanto, para realizar essas medições foi indispensável realizar pequenas mudanças na placa que foram dois curto-circuitos, conforme é visto na FIGURA 19.

FIGURA 19 - PCB MODIFICADA PARA VALIDAÇÃO DOS DADOS SIMULADOS



FONTE: Autor (2020)

O primeiro curto foi na vista superior, servindo para acoplar o conector J5 diretamente a camada VDD da placa. O segundo foi na camada inferior, entre os pinos

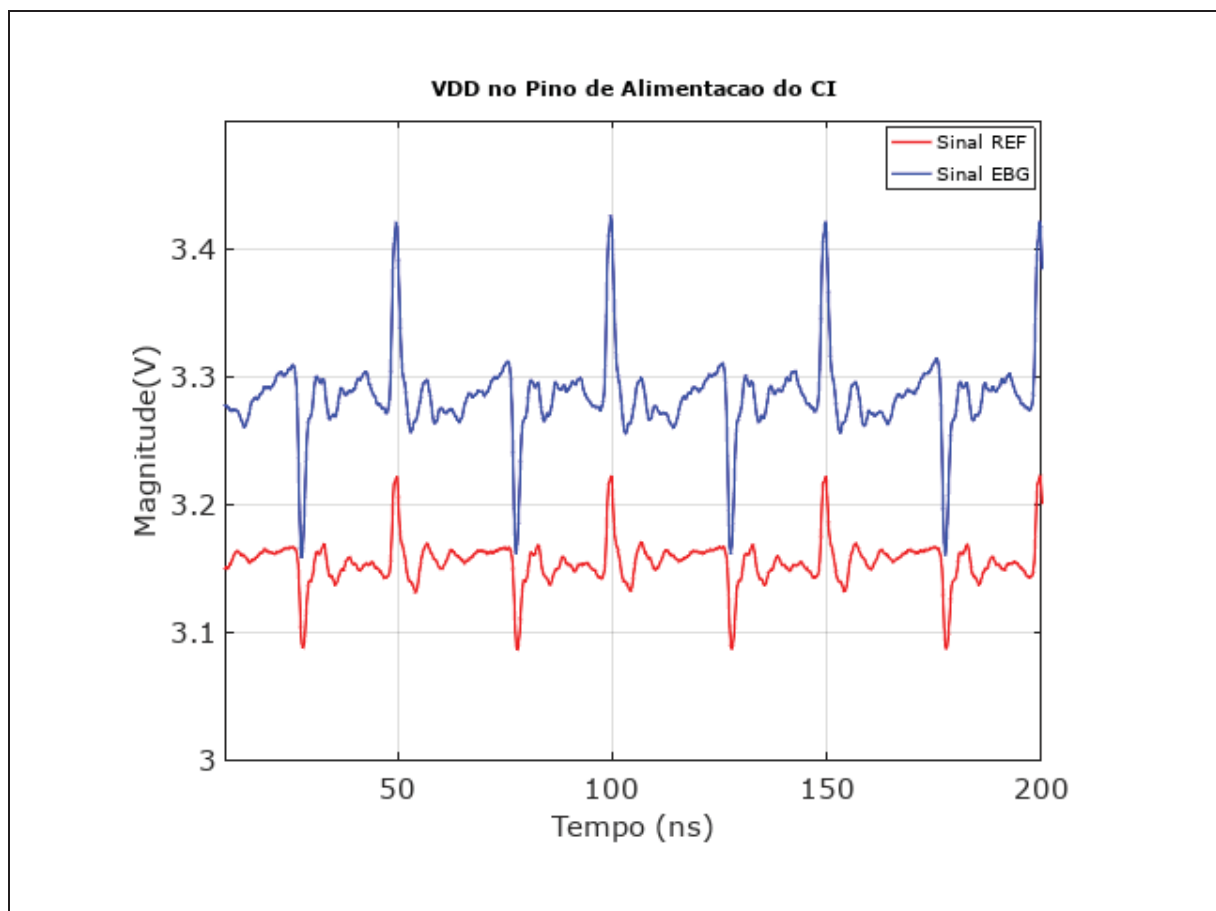
14 (VDD) e 13 (entrada de Sinal) do *footprint* do CI, de forma que o conector J2 fique ligado à camada VDD e conseqüentemente ao conector J5. A trilha de sinal que está conectada entre os conectores J3 e J4 não sofre nenhuma alteração. A placa referência tem as mesmas ligações e essas mesmas modificações foram realizadas de forma computacional. Com as modificações realizadas foi possível realizar as medições com o VNA para a comparação com os dados simulados.

4 ANÁLISE DOS RESULTADOS E DISCUSSÃO

4.1 RESULTADOS EXPERIMENTAIS

De acordo com a metodologia e o material explicado no item 3.2 foi verificado as características de propagação das ondas eletromagnéticas que se espalham nas cavidades de energia de uma PCB multicamadas. Conforme citado no capítulo 2 subtópico 2.4, quando um CI começa a realizar comutações internas gera flutuações de energia na rede de alimentação. Na FIGURA 20 é demonstrado a oscilação no pino de alimentação do CI, sendo essa informação adquirida pelo osciloscópio *LeCroy Waverunner* LT584 com a ponteira P6243 da Tektronix, que possui uma banda até 1 GHz ativa e alta impedância de entrada. Os ensaios foram realizados no laboratório de compatibilidade eletromagnética da UFPR (LCE-UFPR).

FIGURA 20 - RESPOSTA EXPERIMENTAL DA OSCILAÇÃO NO PINO DE ALIMENTAÇÃO DO CI

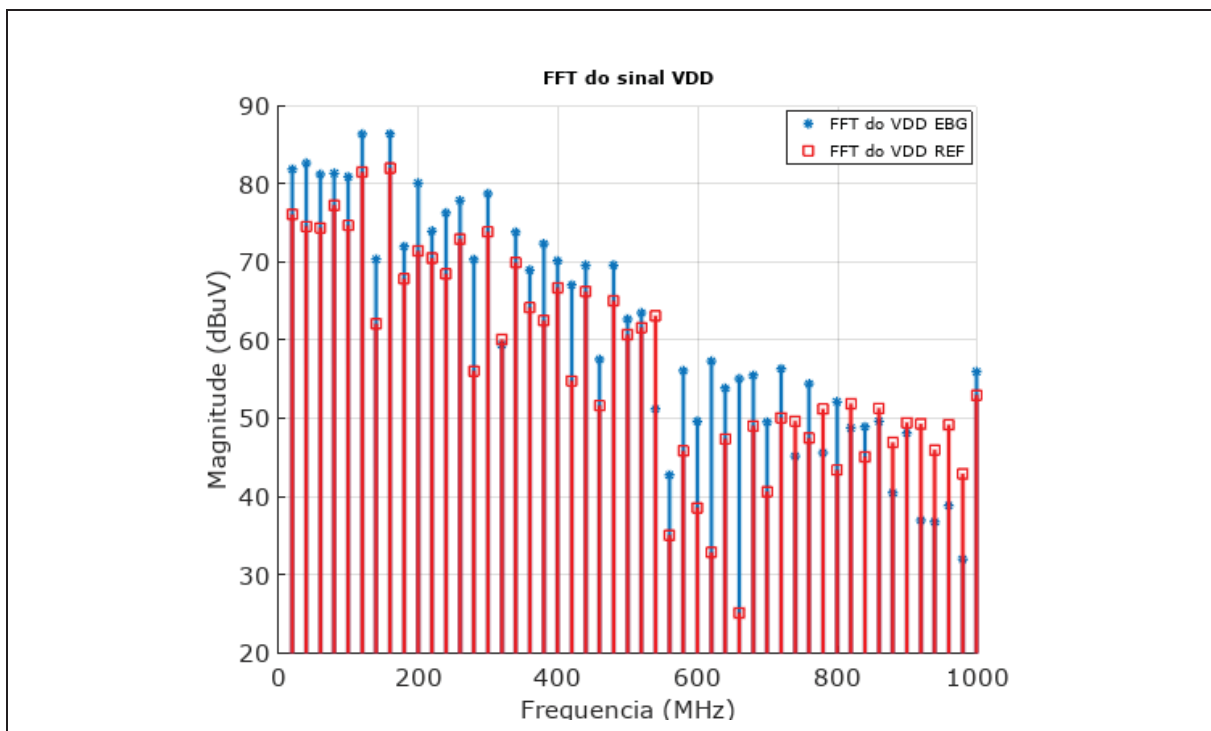


FONTE: Autor (2020)

Na FIGURA 20 foi exposto a tensão de alimentação no pino 14 do CI. A linha em azul representa a tensão na estrutura EBG e a linha em vermelha da placa referência. Idealmente, o sinal deveria ser um valor DC em 3,3 V, as oscilações apresentadas nessa figura são denominadas como o ruído SSN (PARK et al., 2006). Conforme foi visto, a placa referência tem uma atenuação maior das oscilações, devido que a PCB tem as camadas de energia lisas e isso acarreta uma capacitância de placas paralelas maior. Dessa forma, as amplitudes do ruído SSN na placa referência chega a ser 6% menor que da estrutura EBG onde os picos de tensão chegam a passar dos 3,4V.

Isso também é elucidado na FIGURA 21, através da FFT do sinal VDD do CI com o software Octave que demonstra que a placa EBG fica com uma magnitude média de 4 dBuV maior em comparação com a referência. Com essa análise, seria esperado que as vias de sinal 1 e 2 da placa EBG fossem mais impactadas em relação a placa de referência, pois a radiação que provém do pino 14 do CI é maior na primeira PCB.

FIGURA 21 - FFT DO SINAL PARA PCB EBG E REFERÊNCIA EXPERIMENTAL

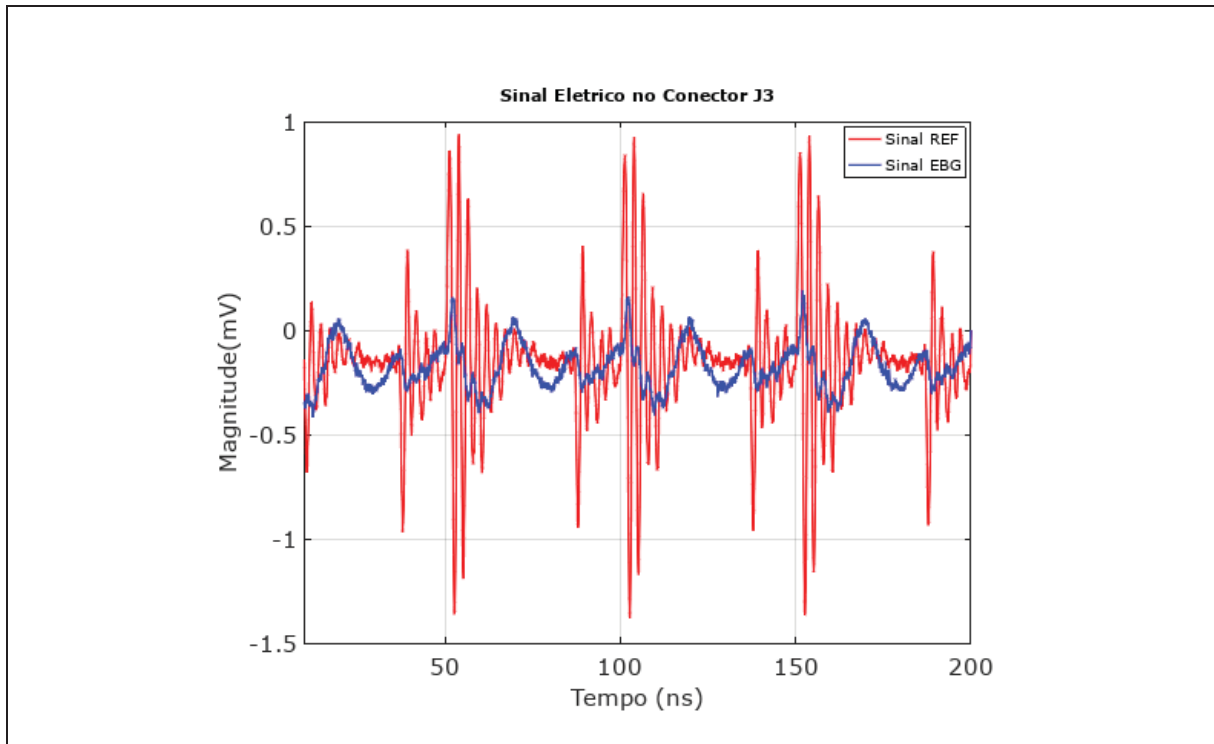


FONTE: Autor (2020)

No entanto, conforme demonstrado na FIGURA 22 a medição realizada no conector J3, o sinal que é acoplado nas vias de sinal da placa referência (em vermelho)

chega ter uma amplitude de tensão elétrica de 4 vezes maior em relação a estrutura EBG (em azul).

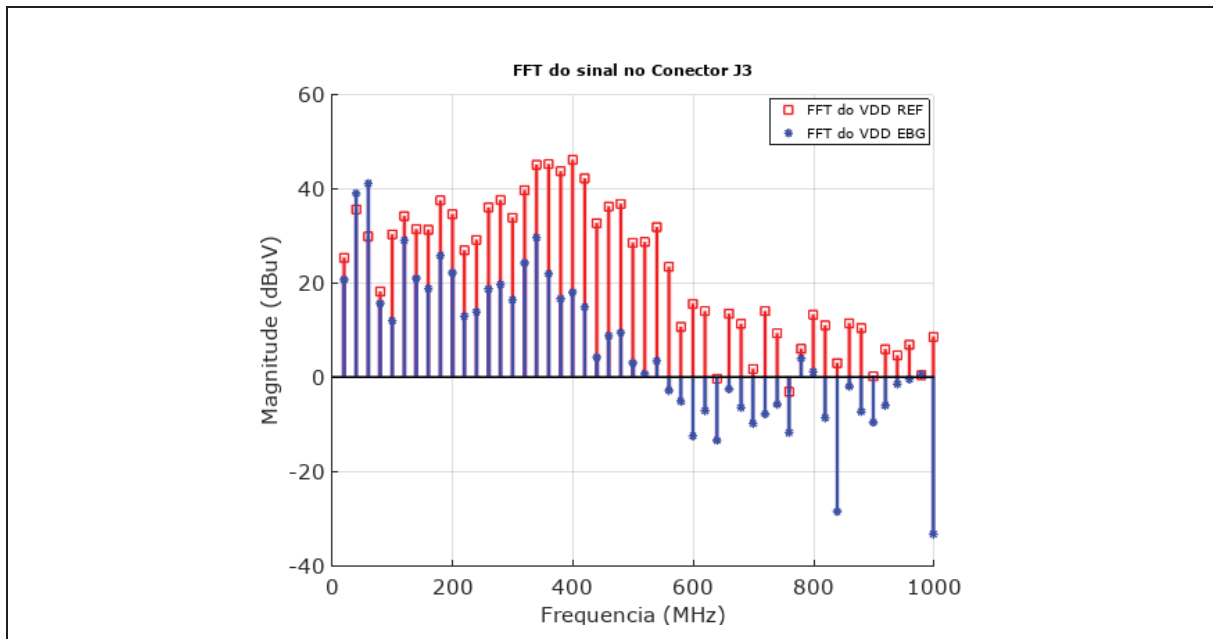
FIGURA 22 - MEDIÇÃO DO SINAL NO CONECTOR J3 DA PCB EBG (AZUL) E REFERÊNCIA (VERMELHO) EXPERIMENTAL



FONTE: Autor (2020)

Na FIGURA 23 é exibido a FFT do sinal no conector J3 da PCB da referência (vermelho) e da estrutura EBG (azul). A partir da análise do espectro em frequência é visto que as amplitudes dos componentes espectrais que se propagam na trilha de comunicação (J4-J3) da estrutura EBG e possuem um valor médio de 9 dBuV menor que da referência. Chegando em determinadas frequências como na faixa de 250 MHz à 500 MHz uma diferença de aproximadamente 18 dBuV entre as duas placas. Além disso, a partir da frequência de 500 MHz a amplitude do sinal da PCB EBG fica com valores menores que 1 uV, sendo isso demonstrado pelos valores negativos de magnitude dBuV.

FIGURA 23 -FFT DO CONECTOR J3 DA PCB EBG (AZUL) E REFERÊNCIA (VERMELHO)
EXPERIMENTAL



FONTE: Autor (2020)

Com isso foi demonstrado a eficiência da utilização da estrutura EBG para atenuação da radiação que se propaga pelas camadas de energia e que alcança as Vias de Sinal 1 e 2 (PARK et al., 2006) (KWON et al., 2010). Com a utilização da estrutura EBG a radiação que alcança essas vias fica 4 vezes menor, mesmo que a amplitude das oscilações no caso da PCB com EBG seja 6% superior, no ponto de origem da radiação. Além disso, a utilização da estrutura de forma experimental foi realizada com sinais com componentes espectrais que tem amplitudes que são consideráveis até 1 GHz, onde não é a principal região de eficiência da EBG utilizado, sendo necessário agora o uso do software ADS para verificação da qualidade da proposta de estudo para valores de frequências maiores.

4.2 VALIDAÇÃO DA SIMULAÇÃO ELETROMAGNÉTICA

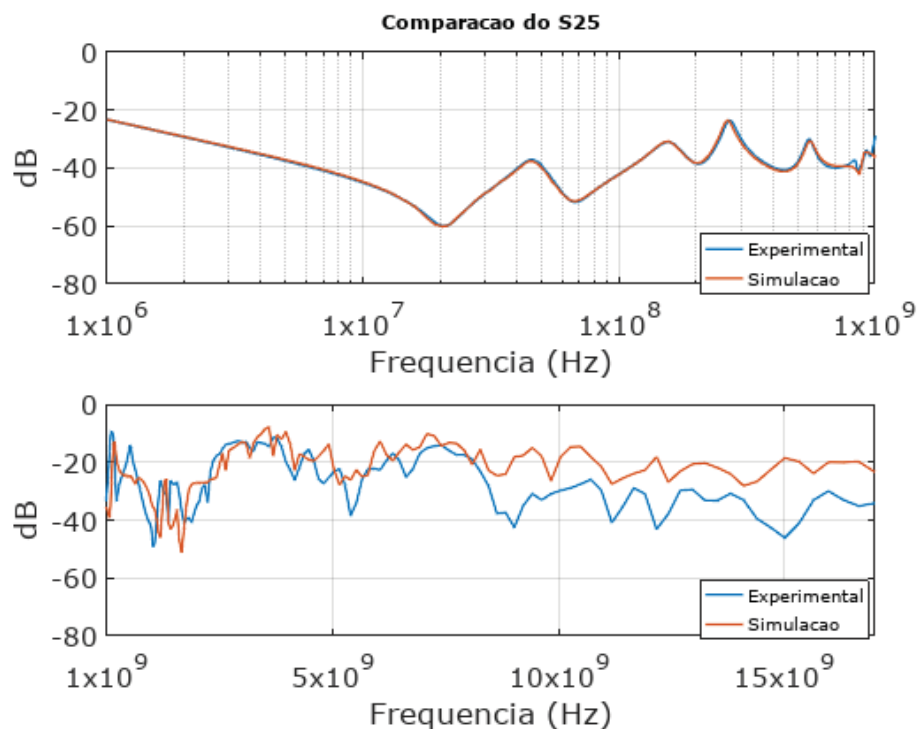
Certas análises, como a do campo próximo que se propaga pela estrutura de uma PCB multicamadas e a da integridade de sinal para dados que transitam com valores maiores que 2 Gb/s não são possíveis de serem realizadas de maneira experimental, sendo necessário a utilização de recursos computacionais como software ADS para análise da eficácia da estrutura EBG.

Todavia, antes de realizar as análises dos resultados computacionais foi necessário validar as configurações dos parâmetros utilizados no software, conforme procedimento já apresentada no subtópico 3.3.1. Assim, foram utilizados 501 pontos de dados com espaçamento linear na faixa de frequência de 1 MHz a 18 GHz da perda de inserção que são gerados pelos 4 conectores (J2, J3, J4 e J5) de forma experimental com o *Vector Network Analyzer (VNA)* E5063A e de maneira simulada com o ADS.

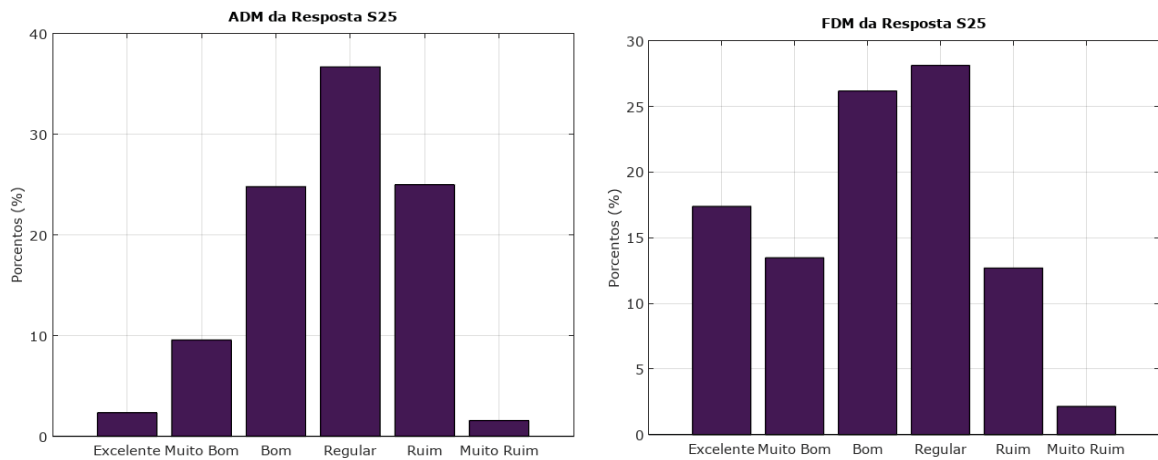
Na GRÁFICO 3 e no GRÁFICO 4 foram apresentados os resultados do FSV dos dados experimentais com o simulado para as portas J5 e J2, respectivamente da placa referência e da estrutura EBG. De forma a obter uma melhor visualização da comparação da perda de inserção os gráficos foram representados em duas regiões: de 1 MHz a 1 GHz de forma logarítmica; 1 GHz a 18 GHz de forma linear. Sendo assim, possível realizar uma análise de forma mais efetiva nessas duas regiões. Em baixa frequência o efeito das ressonâncias dos capacitores de filtro e da alta frequência os efeitos da estrutura EBG.

GRÁFICO 3 - RESULTADO DA COMPARAÇÃO DA PCB REFERENCIAL EXPERIMENTAL (AZUL) E SIMULADO (LARANJA) DA (a) PERDA DE INSERÇÃO PARA AS PORTAS J5 E J2 E (b) O RESPECTIVO RESULTADO DE FSV

a)



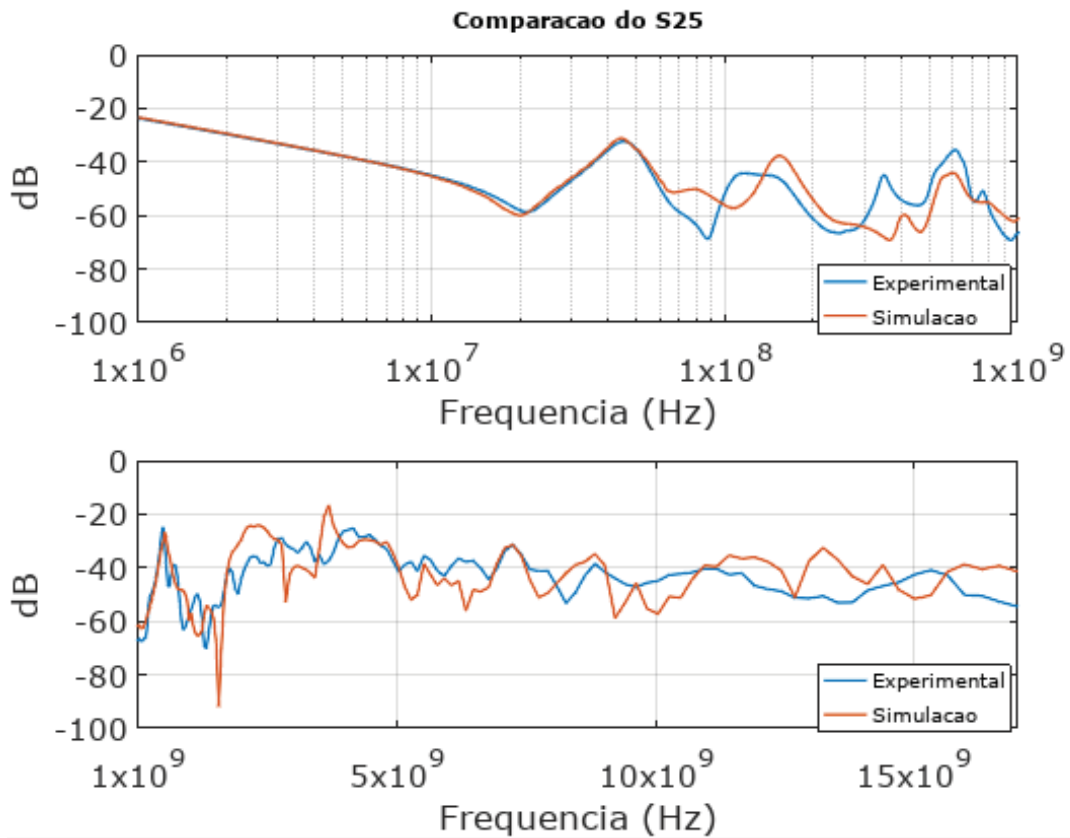
b)



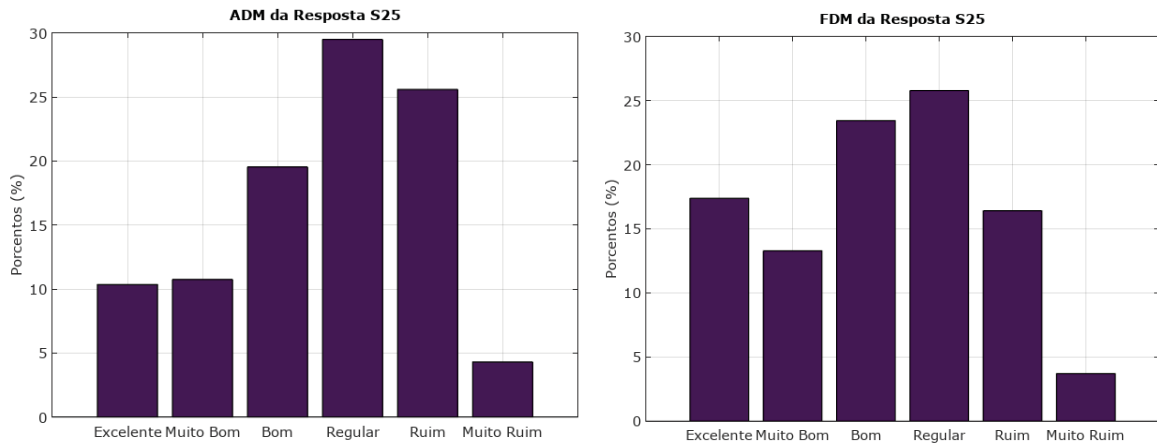
FONTE: Autor (2020)

GRÁFICO 4 - RESULTADO DA COMPARAÇÃO DA PCB EBG EXPERIMENTAL (AZUL) E SIMULADO (LARANJA) DA (a) PERDA DE INSERÇÃO PARA AS PORTAS J5 E J2 PARA FAIXA DE FREQUENCIAS DE 0 A 1 GHz E (b) O RESPECTIVO RESULTADO DE FSV

a)



b)



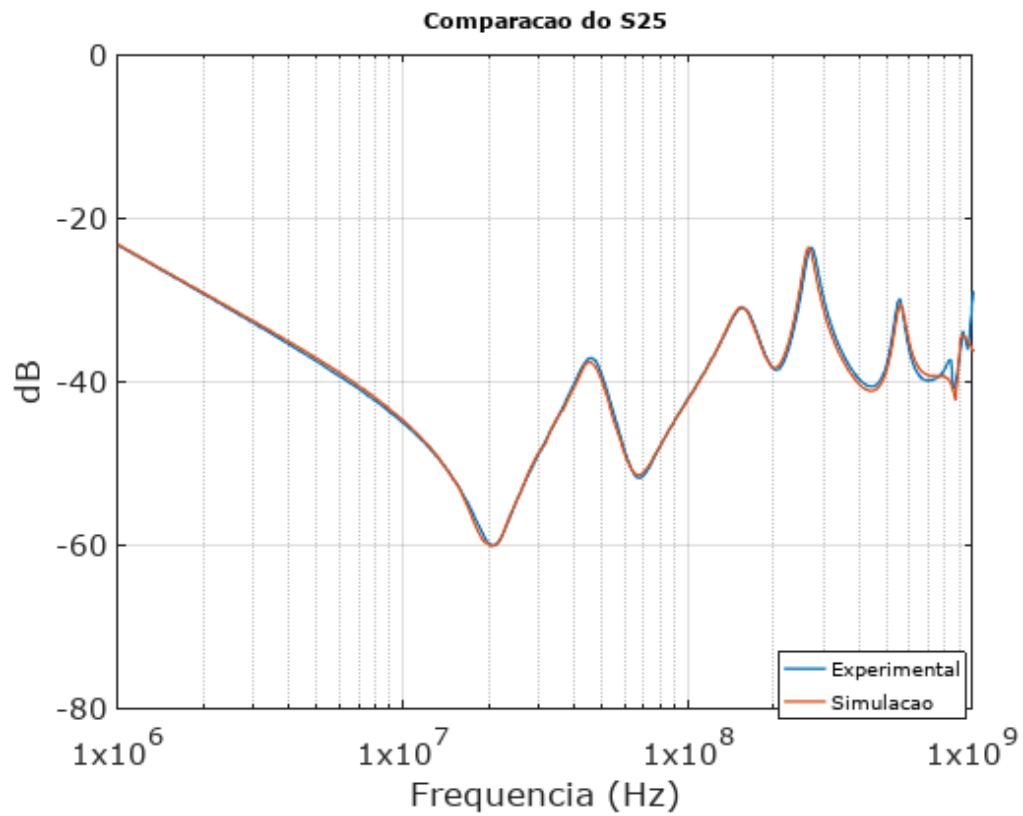
FONTE: Autor (2020)

Conforme foi apresentado nos gráficos, dos 501 pontos em análise, 70% deles são considerados com um nível de amplitude (ADM) acima ou igual a regular tanto da placa referência como da EBG. No caso na análise de tendência (FDM) as duas PCB's ficaram com 80% dos dados nessa condição. Os demais gráficos de perda de inserção e histogramas de ADM e FDM estão no APÊNDICE 1 e 2 e mantiveram em média do mesmo resultado já apresentado.

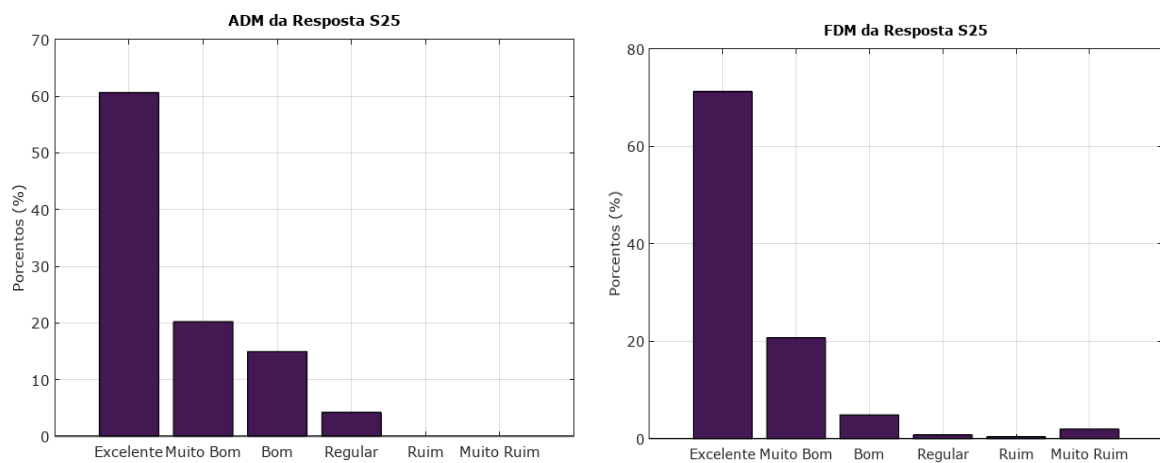
No GRÁFICO 5 e GRÁFICO 6 é apresentado os dados para a faixa de 1 MHz a 1 GHz, região da frequência que é possível verificar os efeitos dos capacitores SMD's utilizados na PCB. Conforme é obtido dos histogramas de ADM e FDM da PCB referência (a) é verificado que 95% dos dados da comparação de perda de inserção do sinal experimental e simulado são considerados com uma qualidade entre bom e excelente para as duas análises. Para o caso dos histogramas da estrutura EBG (b) o resultado é de aproximadamente 70% dos dados são considerados com uma qualidade entre bom e excelente.

GRÁFICO 5 - RESULTADO DA COMPARAÇÃO DA PCB REFERENCIAL EXPERIMENTAL (AZUL) E SIMULADO (LARANJA) DA (a) PERDA DE INSERÇÃO PARA AS PORTAS J5 E J2 PARA FAIXA DE FREQUENCIAS DE 0 A 1 GHz E (b) O RESPECTIVO RESULTADO DE FSV

a)



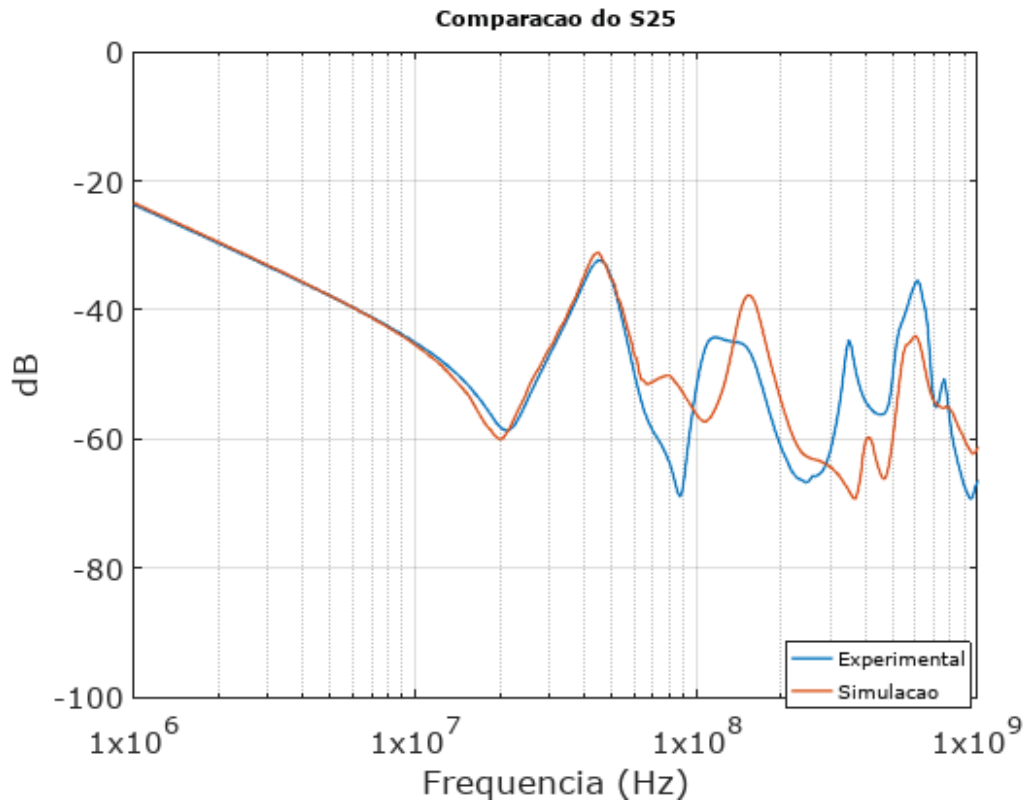
a)



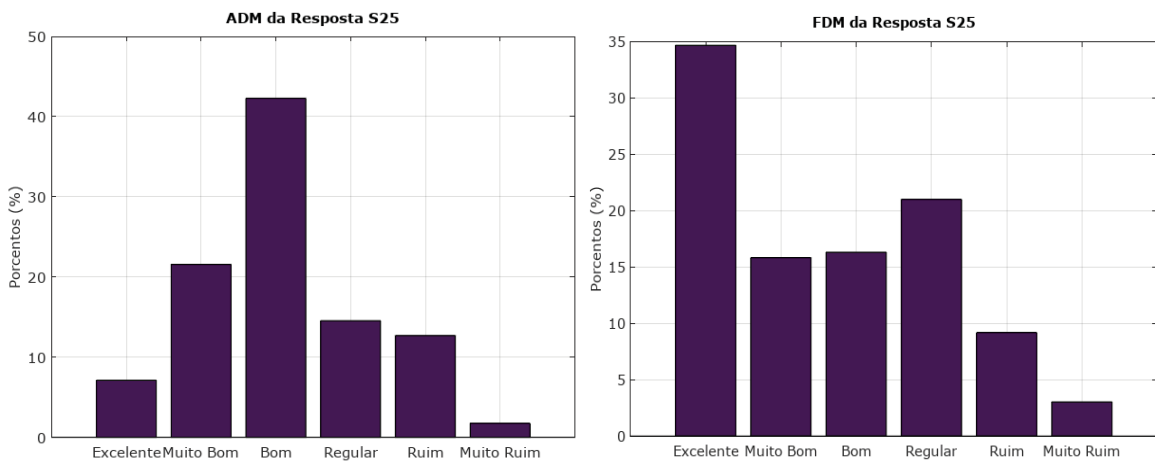
FONTE: Autor (2020)

GRÁFICO 6 - RESULTADO DA COMPARAÇÃO DA PCB EBG EXPERIMENTAL (AZUL) E SIMULADO (LARANJA) DA (a) PERDA DE INSERÇÃO PARA AS PORTAS J5 E J2 PARA FAIXA DE FREQUENCIAS DE 0 A 1 GHz E (b) O RESPECTIVO RESULTADO DE FSV

a)



b)



FONTE: Autor (2020)

Para conseguir uma melhora nos resultados do FSV seria necessário realizar algumas modificações na configuração da simulação, conforme já foram citadas no

tópico 3.3.1. No entanto, não são possíveis de serem realizadas por falta de recursos computacionais, pois em média uma simulação eletromagnética completa da PCB em estudo ocupa 13 GB de RAM e leva cerca de 18 horas para ser concluída.

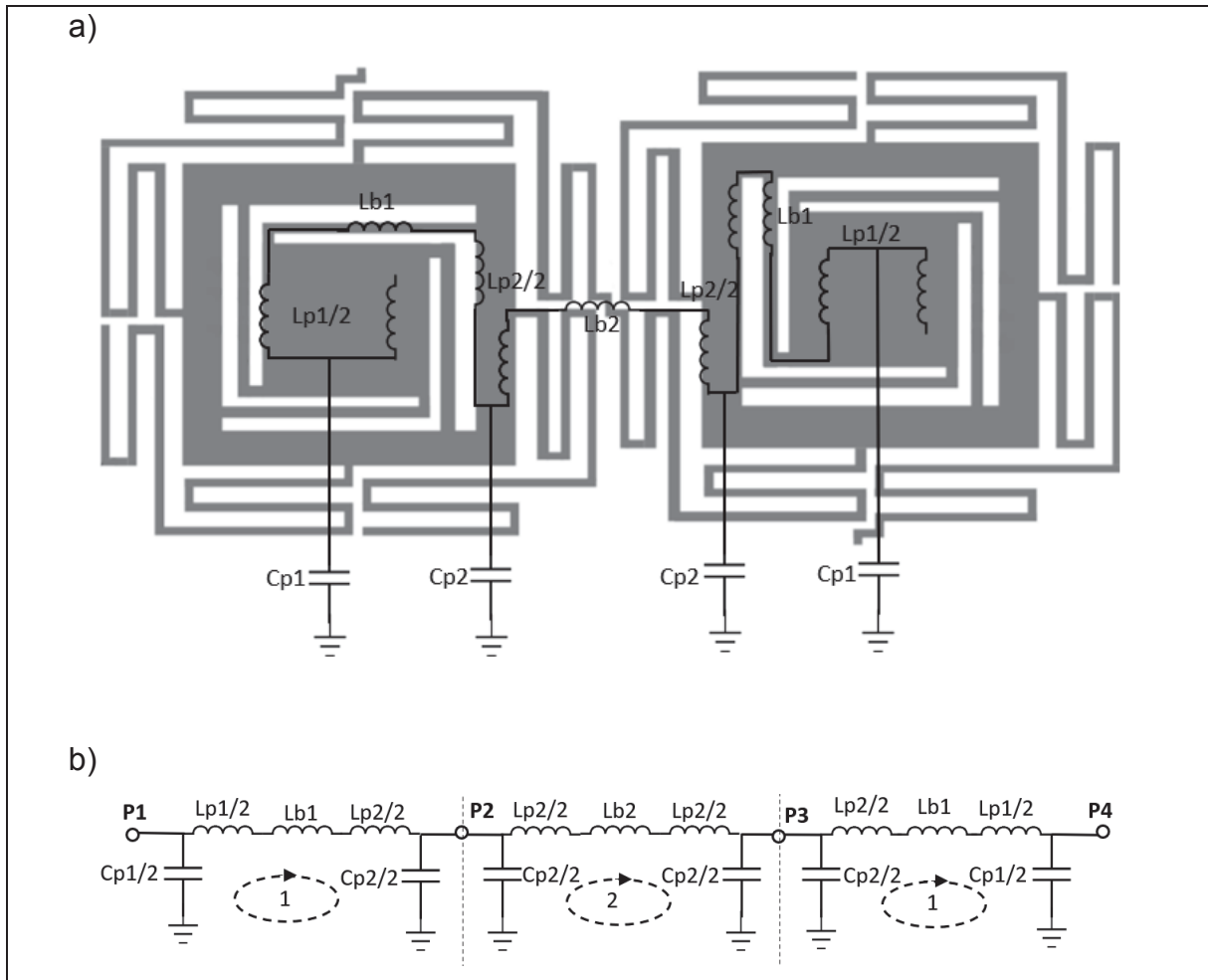
De todo modo, mesmo não utilizando as configurações elencadas para realizar as simulações eletromagnéticas, foram obtidos resultados que passam de 70% de equivalência sendo uma qualidade similar aos estudos de (SHI et al., 2018), (NING et al., 2018) e (ZUO et al., 2019) que utilizaram PCB's com dimensões quase equivalentes ao desse trabalho. A diferença é que esses trabalhos supracitados realizaram simulações com PCB's com apenas duas camadas, sendo consideradas simulações mais simples. Diante do exposto, foi considerado validada a configuração do ADS para realizar as simulações eletromagnéticas desenvolvidas nesse trabalho.

4.3 ATENUAÇÃO DO FILTRO EBG

A EBG atua na PCB como um filtro rejeita faixa na camada de potência da placa. Sendo um dos seus objetivos é reduzir as propagações das oscilações de energia que possam existir no PDN. Dessa forma, para obter a capacidade de atenuar e a banda de atuação do filtro é utilizado em um primeiro momento o método de elementos concentrados apresentado no subtópico 2.5.

De acordo com ZUO (2019) duas células de uma EBG têm um circuito equivalente, conforme exposto na FIGURA 24, onde utilizando as equações (1), (2), (3) e as dimensões apresentadas na FIGURA 9 é determinado os valores dos componentes demonstrados no circuito, como: $L_{p1} = 559 \text{ pH}$, $C_{p1} = 32.34 \text{ pF}$, $L_{b1} = 12.99 \text{ nH}$, $L_{p2} = 84 \text{ pH}$, $C_{p2} = 38.24 \text{ pF}$, e $L_{b2} = 112.64 \text{ nH}$.

FIGURA 24 – REPRESENTAÇÃO DE (a) DUAS CÉLULAS EBG E (b) CIRCUITO EQUIVALENTE DA ESTRUTURA



FONTE: Autor (2020) adaptada de ZUO (2019)

Ademais, de acordo com (SHI et al., 2016), esse modelo de estrutura EBG terá dois picos de ressonância, dados pelos dois subcircuitos P1-P2 e P2-P3, que foram representados na FIGURA 24-b. Sendo possível determinar os valores de ressonância usando a equação (5) e (6).

$$f_{c1} = \frac{\sqrt{C_{p1} + C_{p2}}}{\pi \sqrt{(L_{p1} + L_{p2} + 2 \cdot L_{b1}) \cdot C_{p1} \cdot C_{p2}}} = 467 \text{ MHz} \quad (5)$$

$$f_{c2} = \frac{1}{\pi \sqrt{(L_{p2} + L_{b2}) \cdot C_{p2}}} = 153 \text{ MHz} \quad (6)$$

As frequências de ressonância na faixa acima de 1 GHz da PCB em estudo, podem ser determinados pela equação (4). Na TABELA 5 são apresentados os valores para 8 modos de propagação para a célula principal de 18.8 mm de aresta:

TABELA 5 - FREQUÊNCIA DE RESSONÂNCIAS DOS MODOS DE PROPAGAÇÃO

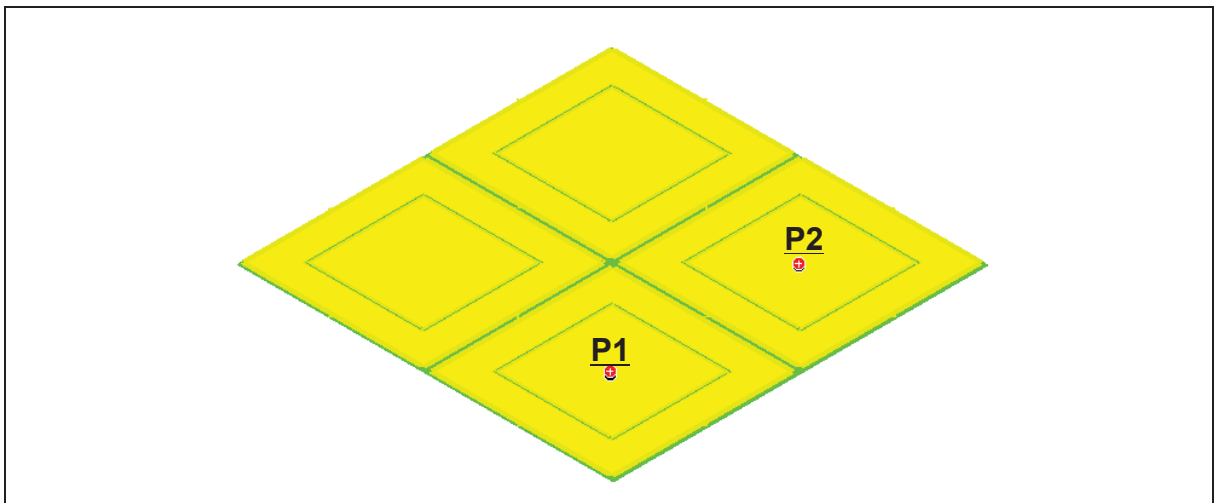
Modo	Frequência de Ressonância (GHz)	Modo	Frequência de Ressonância (GHz)
10	3,72	22	10,52
11	5,26	30	11,16
20	7,44	40	14,88
21	8,31	41	15,33

FONTE: Autor (2020)

No entanto, como a estrutura EBG é complexa para obter as características com exatidão em todos os pontos em análise, foi realizado uma simulação eletromagnética com o ADS para determinar a resposta em frequência da banda de atuação da estrutura para faixa de 0 a 18 GHz.

Para isso foi utilizado a PCB demonstrada na FIGURA 25, com as mesmas quantidades de camadas e espessuras das placas em análise. No mais são inseridas duas Portas (P1 e P2) no centro de cada uma das células EBG. Essas portas são conectadas a camada de energia (VDD) e a referência de cada porta na camada *Ground*. As mesmas conexões são realizadas na placa referência.

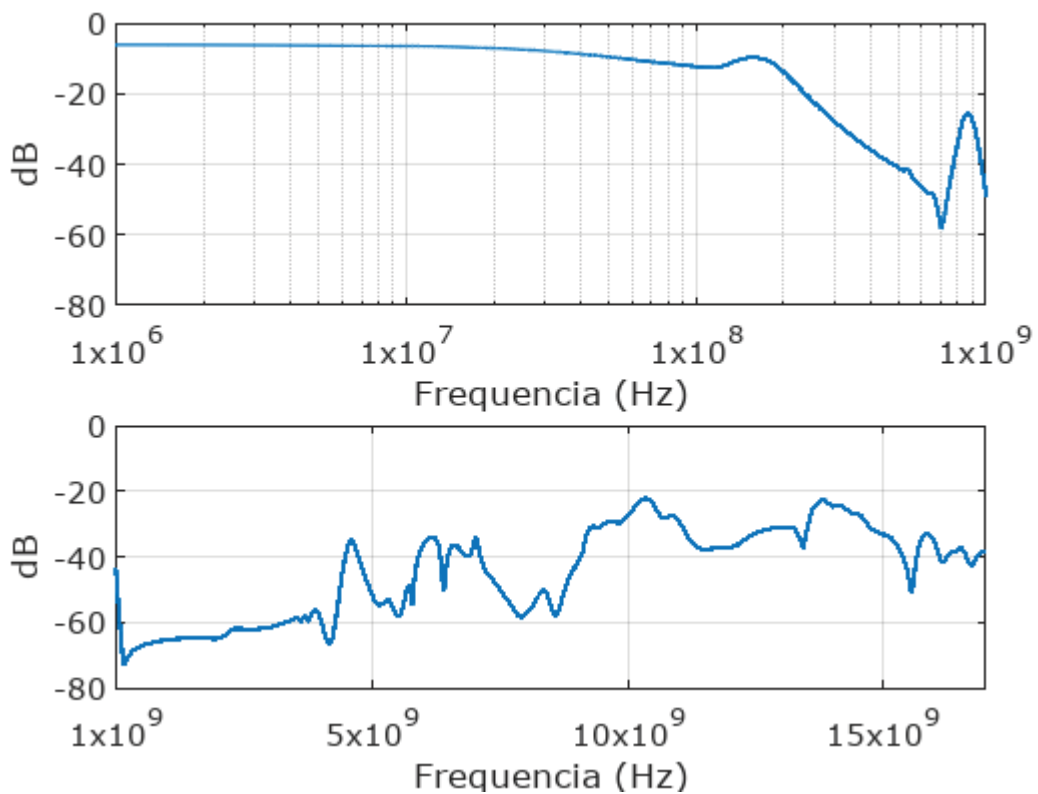
FIGURA 25 - POSIÇÃO DAS PORTAS PARA DETERMINAÇÃO DA RESPOSTA EM FREQUÊNCIA DO FILTRO EBG



FONTE: Autor (2020)

Realizando essa análise foi possível verificar qual é a capacidade de propagação de sinais elétricos através das duas camadas internas de energia (VDD e GND). O resultado da simulação do parâmetro S de perda de Inserção para a estrutura EBG é demonstrando no GRÁFICO 7.

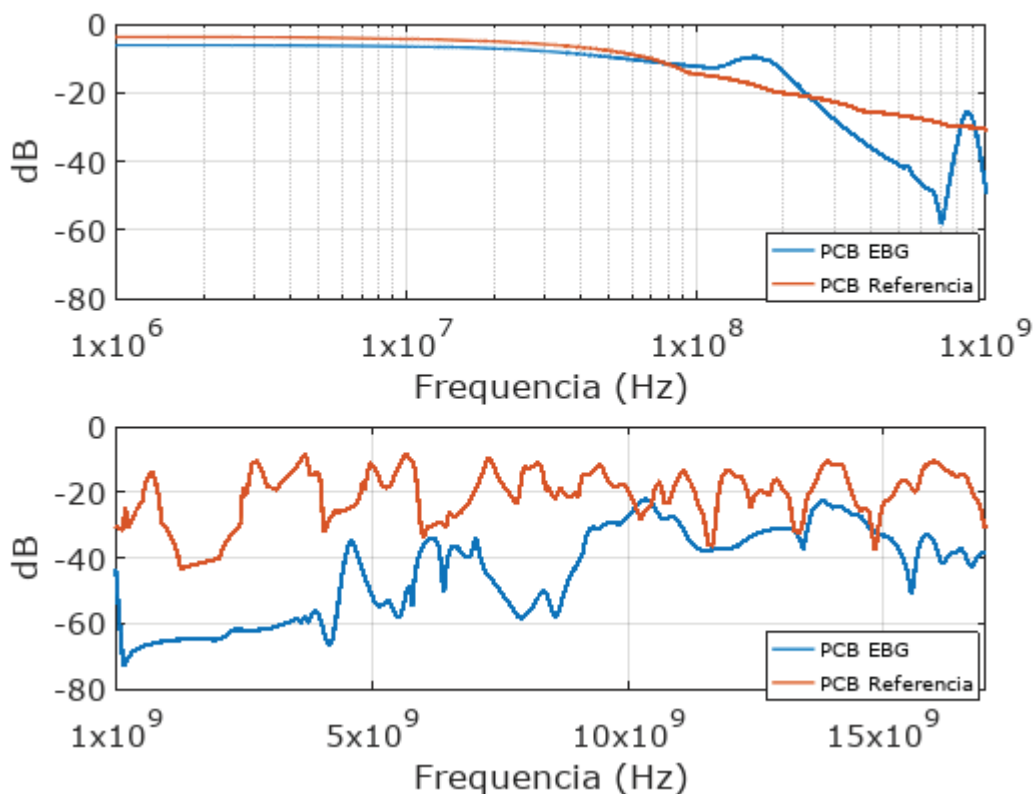
GRÁFICO 7 - RESPOSTA SIMULADA DE PERDA DE INSERÇÃO S21 DO FILTRO EBG



FONTE: Autor (2020)

Analisando os valores de frequência de ressonância no GRÁFICO 7, não se observa uma “boa aproximação” em relação a simulação eletromagnética em relação aos valores determinados pelo método de elementos concentrados. Sendo demonstrado a necessidade da utilização de um software para uma análise confiável. Por fim, no GRÁFICO 8 é apresentando a comparação entre a resposta de perda de inserção da estrutura referência com a EBG.

GRÁFICO 8 - COMPARAÇÃO DA RESPOSTA SIMULADA DE PERDA DE INSERÇÃO S21 DO FILTRO EBG COM REFERÊNCIA



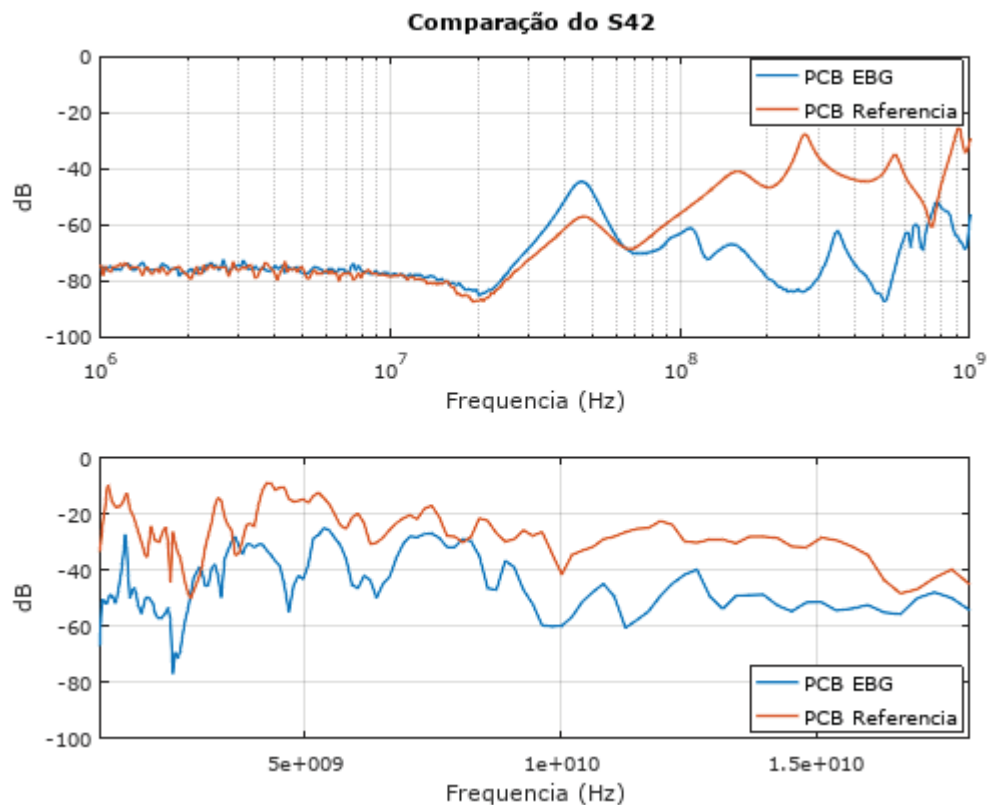
FONTE: Autor (2020)

Observa-se no gráfico supracitado, que a estrutura EBG (linha em azul) começou atenuar os sinais que se propagam pela PCB nas frequências a partir de 165 MHz tendo uma taxa de decaimento de 0,1 dB/MHz chegando a valores de -60 dB na frequência de 600 MHz. Enquanto a PCB referência (linha em laranja) teve uma taxa de decaimento de 0,02 dB/MHz e não obteve valores inferiores de -30 dB na faixa até 1 GHz.

Na faixa acima de 1 GHz é a região de melhor eficiência da estrutura EBG chegando a valores inferiores a -60 dB. Se mantendo com valores inferiores em relação a referência em quase toda a faixa até os 18 GHz. Algo desejado neste trabalho, onde se busca uma opção com larga faixa de frequência e com capacidade de atenuação de sinais em alta frequência.

Já no GRÁFICO 9 é apresentado a resposta de perda de inserção obtida de maneira experimental utilizando a placa apresentada no subtópico 3.3.3 entre os conectores J4 e J2. Com essa análise, é possível verificar a energia que é inserida pelo conector J2 e é transferida para a trilha de comunicação J3-J4. Sendo que essa energia utiliza as camadas de potência (VDD e GND) como meio de propagação e esse acoplamento se dá principalmente pelas vias de interconexão PCB (PARK et al., 2006).

GRÁFICO 9 – PERDA DE INSERÇÃO EXPERIMENTAL ENTRE OS CONECTORES J2 E J4 DA PCB EBG (AZUL) E DA REFERÊNCIA (LARANJA)



FONTE: Autor (2020)

Conforme foi apresentado no GRÁFICO 9, o acoplamento realizado entre a camada VDD e as trilhas que conectam J3-J4 é a mesma até os 20 MHz para a PCB

referência (sinal em laranja) e a estrutura EBG (sinal em azul), sendo um valor de aproximadamente -80 dB. A partir desse ponto se iniciou transferência de energia entre a camada de potência e as vias de passagem. Ademais foi possível verificar na faixa de frequência até 1 GHz o efeito de ressonância dos capacitores de filtro do CI. Sendo que esse efeito é mais fácil de ser visualizado na PCB referência, pois a estrutura EBG interfere na atenuação para as frequências que são acima de 100 MHz.

De todo modo, nessa faixa inicial de 100 MHz até 1 GHz a PCB com estrutura EBG se mantém com um acoplamento que fica inferior a -60 dB, enquanto a PCB referência está com um valor de -40 dB. Na segunda faixa de análise de 1 GHz até 18 GHz, onde os efeitos dos capacitores de desacoplamento são quase nulos. Os valores da PCB referência ficaram em média de -25 dB e com valores mínimos de -45 dB. Em contrapartida a placa EBG obteve o valor -45 dB como a média de atenuação em toda a faixa e chegando a valores de -75 dB.

Conseqüentemente, essa análise demonstra que os sinais eletromagnéticos em alta frequência indesejados que se propagam pela camada VDD e que são transferidos para as trilhas de comunicação, como é o caso da trilha J3-J4, ocorre de uma forma mais intensa na PCB referência que na PCB com a estrutura EBG. Dessarte, se conclui que a utilização da estrutura EBG em PCB's multicamadas atenua a radiação eletromagnética que se propaga pela placa e que poderia realizar um acoplamento nas vias de sinal de forma a prejudicar a SI.

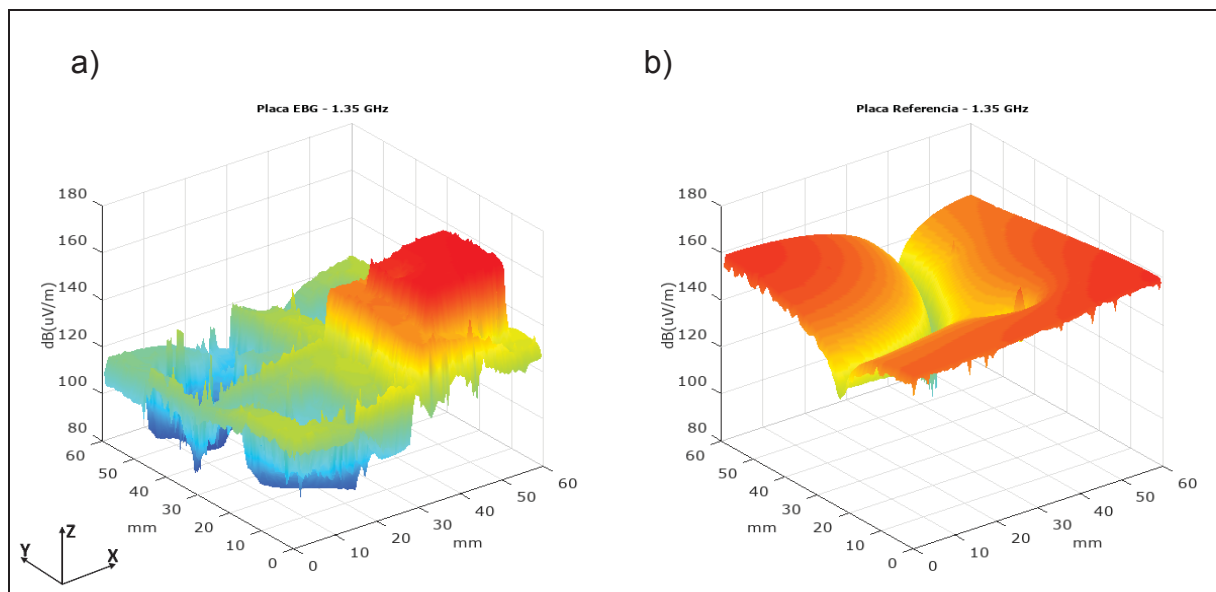
4.4 CAMPO PRÓXIMO

Para obter informações com um maior detalhamento da capacidade de atenuação da radiação elétrica e magnética ao longo da extensão da PCB foram realizadas as simulações de campo próximo com o módulo RFpro do software ADS e utilizando as PCB's apresentadas no subtópico 3.3.1. Para isso foi injetado na Porta 2 (VDD_CI) senoides com 1 V de pico na faixa de frequência de 0,45 a 18 GHz com espaçamento linear de 0,45 GHz entre elas, sendo que para cada frequência o simulador calcula o campo elétrico e magnético por toda a dimensão da PCB.

Para análise desse trabalho foram utilizados os dados adquiridos por toda a extensão (x,y) de uma região central da placa (em $z = 0,45$ mm). Com esses valores foi possível desenvolver o mapa dos campos próximos resultantes da simulação para frequência de 1,35 GHz. Esses mapas podem ser vistos na FIGURA 26 para campo

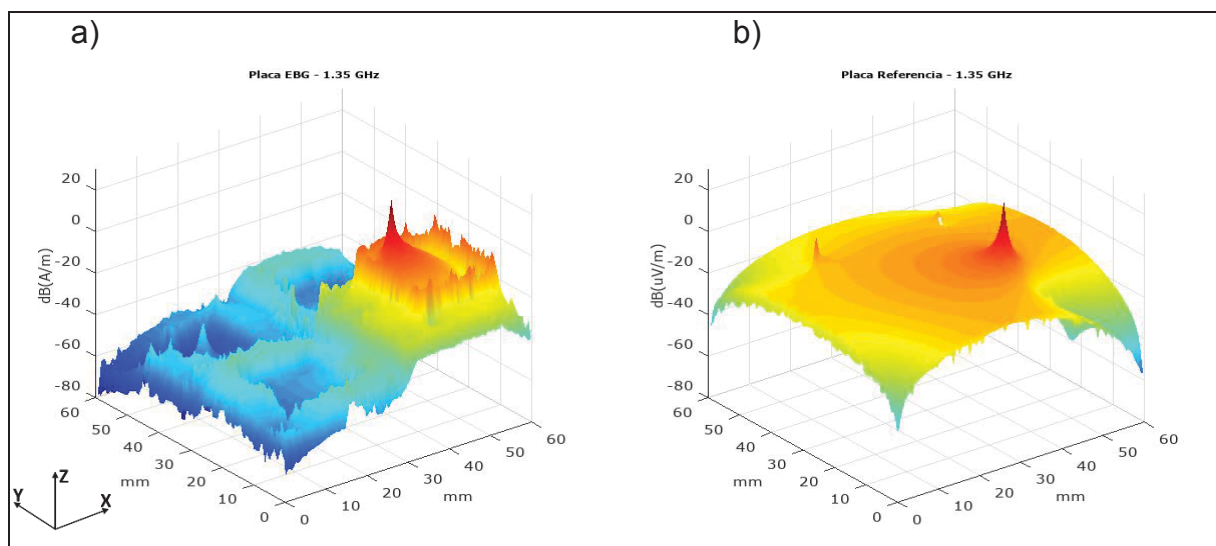
elétrico e FIGURA 27 magnético. Para o caso da primeira, é demonstrado a intensidade de campo elétrico em dB($\mu\text{V}/\text{m}$) pela extensão em milímetros e para o caso da segunda figura a intensidade do campo magnético é dado em dB(A/m). Para as demais frequências os mapas são apresentados no APENDICES 3 e 4. As senoides foram injetadas na posição de $x = 40 \text{ mm}$ e $y = 25 \text{ mm}$.

FIGURA 26 - MAPA DO CAMPO ELÉTRICO PARA 1,35 GHZ DA PCB (A) EBG E (B) REFERÊNCIA SIMULADO



FONTE: Autor (2020)

FIGURA 27 - MAPA DO CAMPO MAGNÉTICO PARA 1,35 GHZ DA PCB (A) EBG E (B) REFERÊNCIA SIMULADO



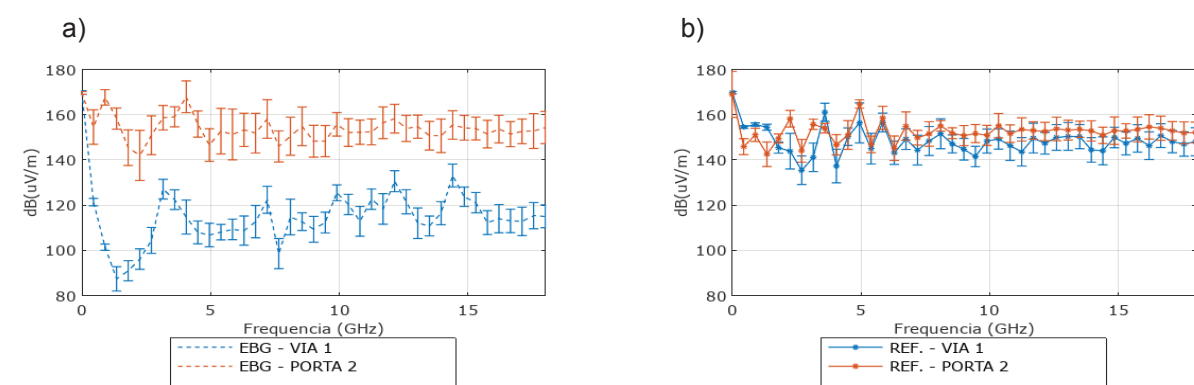
FONTE: Autor (2020)

Ademais foi observado nos resultados dos mapas de campo próximo na FIGURA 26 e da FIGURA 27 da estrutura EBG (a) que célula na posição $x = 45 \text{ mm} \pm 15 \text{ mm}$ e $y = 15 \text{ mm} \pm 15 \text{ mm}$, aparenta que a radiação é ‘confinada’, se mantendo com valores em média de $160 \text{ dB}(\mu\text{V}/\text{m})$ e $-5 \text{ dB}(\text{A}/\text{m})$ para campo elétrico e magnético respectivamente. Logo nas células seguintes, $x = 15 \text{ mm}$ e $y = 45 \text{ mm}$, há uma queda dos valores dos campos elétricos de aproximadamente 25% e em quase 8 vezes no magnético. Isso demonstra o caráter de filtro da estrutura EBG, que conforme a onda se propaga pela extensão da PCB a intensidade vai se atenuando, algo que não é visto na PCB de referência (b). Por fim, verifica-se que com o incremento da quantidade de células há um respectivo aumento da capacidade de atenuação (KWON et al., 2010).

Todavia, realizar essa análise para toda a faixa de frequência é algo que seria dispendioso. À vista disso, foi realizado uma análise com maior detalhamento em uma área fixa da PCB para a toda a faixa de frequência. Como as vias de sinal são as estruturas mais sensíveis ao SSN (PARK et al., 2006), são computados os dados eletromagnéticos de campos próximos em um perímetro de 1 cm^2 em torno dessas vias. Ademais, é computado o mesmo tamanho de área na origem do sinal (Porta 2) de forma a verificar o quanto o sinal atenua conforme se propaga pela PCB. Por fim, foram calculadas a média e o desvio padrão desses conjuntos de dados.

No GRÁFICO 10 são apresentados os resultados da estrutura EBG (a) e da PCB referência (b) obtidos da simulação dos campos elétricos em $\text{dB}(\mu\text{V}/\text{m})$ na região entorno da via de sinal (em azul) e da Porta 2 (em laranja) para as frequências de 0,45 a 18 GHz.

GRÁFICO 10 - CAMPO PRÓXIMO ELÉTRICO DE 0,45 GHZ A 18 GHZ DA ESTRUTURA EBG (a) E DA REFERÊNCIA (b) ENTORNO DO PERÍMETRO DA VIA DE SINAL E DA PORTA 2 SIMULADO

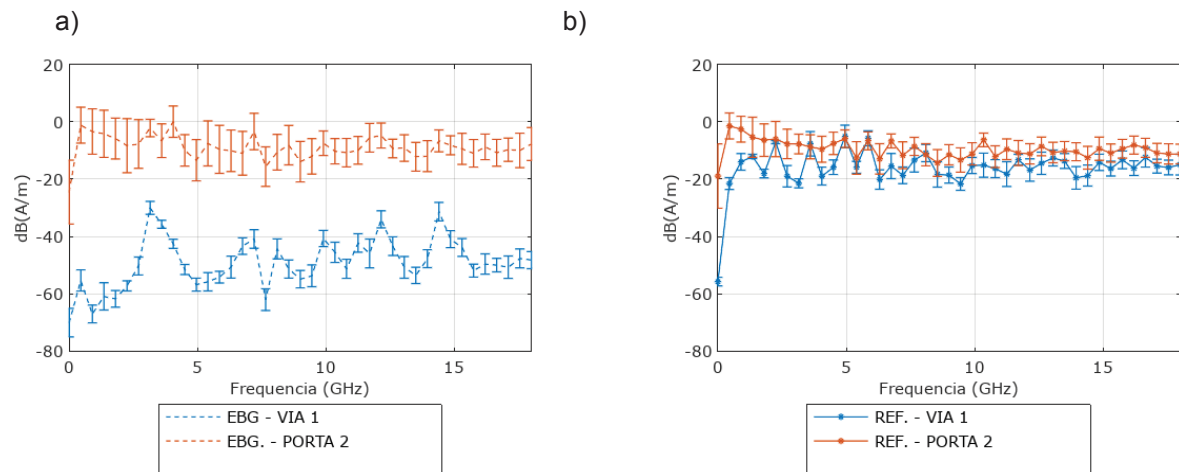


FONTE: Autor (2020)

Observa-se que para os dois modelos de PCB's o campo elétrico na origem do sinal (linha tracejada e linha contínua em laranja) apresentou um mesmo valor de campo elétrico médio que varia de 145 a 165 dB(μ V/m). Entretanto conforme a onda se propaga pela PCB com estrutura EBG (linha azul tracejada) o sinal é atenuado passando para valores médios que variam de 90 até 138 dB(uV/m) na região entorno da via de passagem de sinal. Enquanto na PCB referência não são observadas grandes mudanças de intensidade, reforçando o resultado já apresentado anteriormente pelo mapa de campo elétrico da frequência de 1,35 GHz.

Na GRAFICO 11 são apresentados os resultados das simulações para o campo magnético da via de passagem (em azul) e da região em torno da Porta 2 (em laranja) em dB(A/m) na faixa de 0,45 a 18 GHz.

GRÁFICO 11 - CAMPO PRÓXIMO MAGNÉTICO DE 0,45 GHZ A 18 GHZ DA ESTRUTURA EBG (a) E DA REFERÊNCIA (b) ENTORNO DO PERÍMETRO DA VIA DE SINAL E DA PORTA 2 SIMULADO



FONTE: Autor (2020)

O padrão da resposta do gráfico é o mesmo do anterior, algo já esperado pois o ADS utiliza os valores do campo elétrico para determinar o magnético (ADS, 2020). Na origem o sinal para a placa com estrutura EBG e de referência tem a mesma amplitude de campo magnético com valores médios -10 dB (A/m). Na região entorno da via a PCB de referência não realiza quase nenhuma atenuação, enquanto a PCB com a EBG consegue reduzir em média 4 vezes o valor da intensidade.

Os resultados apresentados das simulações para as frequências 0,45 a 18 GHz dos campos próximos elétrico e magnético corroboram com a eficácia da estrutura EBG para atenuar a radiação que provém da fonte de SSN em uma larga

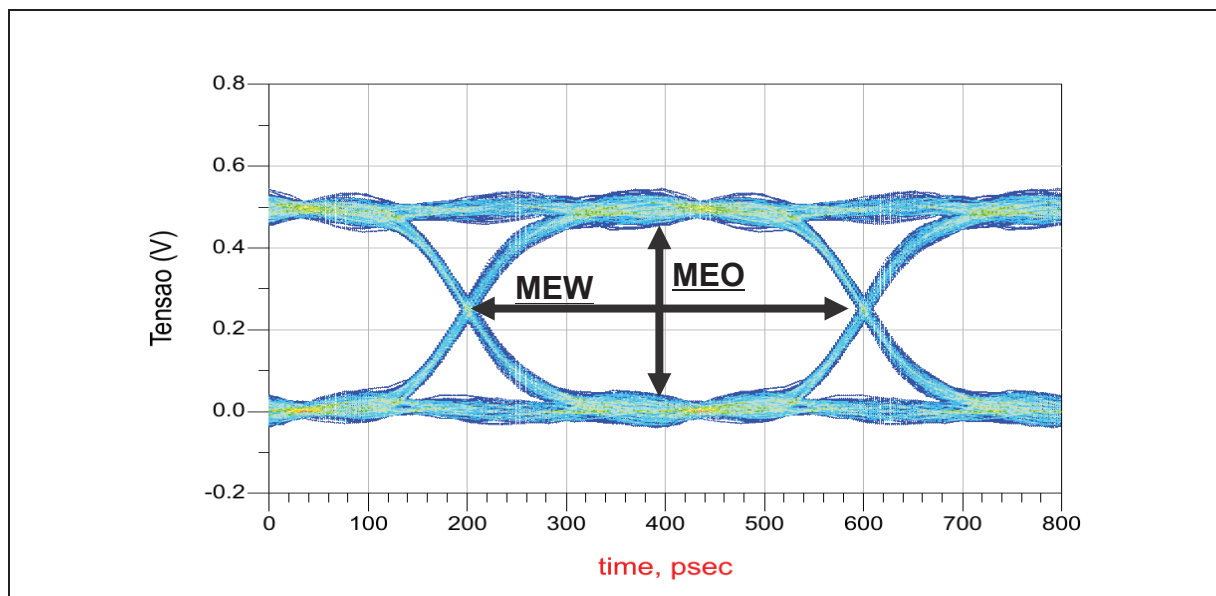
faixa de frequência. Com a redução da radiação nesses perímetros é possível obter uma menor transferência de sinais indesejados em alta frequência para as trilhas de comunicação, o que resulta em uma melhoria na comunicação entre os CI's.

4.5 INTEGRIDADE DE SINAL

Uma preocupação no desenvolvimento de projetos de alta frequência é a SI, que analisa a qualidade da transferência da informação entre os circuitos eletrônicos. Os barramentos de comunicação entre os microprocessadores ou módulos de memória com taxas de dados que ultrapassam centenas de megabits (Mb/s) são desenvolvidos de forma a preservar a qualidade do sinal digital, possuindo comprimento e impedâncias controlados, de forma a evitar a reflexão do sinal (HALL; HECK, 2008).

Uma das análises mais utilizadas para avaliar a qualidade da integridade de sinais é o diagrama de olho, que possui parâmetros quantitativos, como o *Maximum Eye Open* (MEO), *Maximum Eye Width* (MEW) e a relação de sinal-ruído (SNR), conforme é demonstrado na FIGURA 28.

FIGURA 28 - PARÂMETROS ASSOCIADOS AO DIAGRAMA DE OLHO: MEO E MEW



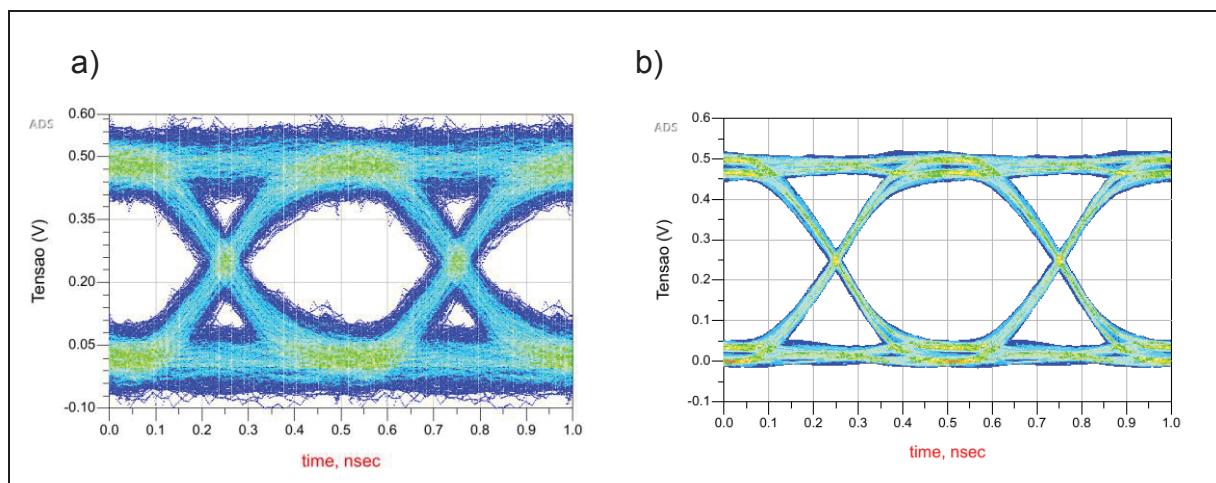
FONTE: Autor (2020)

A análise do diagrama de olho para integridade de sinal, fornece resultados no domínio tempo, diferentes dos resultados anteriores que eram no domínio

frequência, possibilitando uma visualização de como os diversos sinais em alta frequências interferem na resposta desejada.

O software ADS possui este tipo de análise, que é efetuada a partir do modelo elétrico equivalente extraído das geometrias da placa (trilhas, vias, conectores) e dos arquivos de parâmetros IBIS dos componentes eletrônicos. Para obtenção dos resultados do diagrama de olho, foram utilizados o circuito e as características apresentadas no subtópico 3.3.2. Na FIGURA 29 é demonstrado o sinal obtido na Porta 3, respectivamente, da (a) referência e da (b) estrutura EBG.

FIGURA 29 - RESULTADOS SIMULADO DO DIAGRAMA DE OLHO PARA A PCB (A) REFERÊNCIA E (B) DA ESTRUTURA EBG



FONTE: Autor (2020)

O resultado de diagrama de olho ideal para esse caso em estudo seria de um sinal de MEO de 500 mV, MEW de 500 ps e um SNR infinito. A TABELA 6 apresenta os resultados quantificados da FIGURA 29 da placa de referência e da estrutura EBG.

TABELA 6 - VALORES DE MEO, MEW E SNR DAS PLACAS EM ANÁLISE

Modelos de Placa	MEO (mV)	MEW (ps)	SNR
Placa Ideal	500	500	Inf.
Referência	252	390	6.62
Estrutura EBG	381	472	12,49

FONTE: Autor (2020)

Ao analisar os dados aludidos na TABELA 6, conclui-se que a referência tem um MEO de 50,4% do valor ideal e a estrutura EBG obteve um resultado de 76,2%. No caso do MEW o sinal da placa EBG e da referência tem uma degradação de 4,2% e 22% respectivamente. Por fim, o SNR da estrutura EBG é 2,1 vezes maior que a da referência.

Diante do exposto, o resultado apresentado nesse subtópico demonstrou com maior clareza a interferência no sinal de comunicação de uma PCB, resultante da radiação do SSN. De todo modo, foi demonstrando também que com a utilização da estrutura EBG foi realizado uma redução dessa interferência e assim proporcionando uma qualidade melhor das trocas de informações entre os dispositivos eletrônicos.

5 CONCLUSÕES E TRABALHOS FUTUROS

Com o desenvolvimento tecnológico há uma necessidade constante das PCB's de circuitos digitais operarem em velocidades cada vez maiores. No entanto, esse incremento acarreta que os CI's com tecnologia CMOS realizem cada vez mais troca de estados lógicos e isso acarreta oscilações na rede de energia da PCB, que é denominada como SSN. Essa oscilação, causa uma radiação eletromagnética que fica confinada na cavidade de energia da PCB multicamadas e se propaga por toda sua extensão, afetando os componentes eletrônicos, principalmente as vias de sinal, que interconectam a camada superior com a inferior.

Assim sendo, nessa dissertação foi demonstrado a eficácia da EBG para atenuar a radiação entre cavidades de forma a reduzir o impacto que ocasiona em uma via de passagem de um condutor elétrico de sinal. Para isso foram desenvolvidas duas PCB's com quatro camadas, sendo uma a referência com as camadas de energias lisas e uma segunda placa com a estrutura EBG na camada *POWER*.

Nessas placas foram desenvolvidos dois circuitos, sendo que o primeiro é um PDN que alimenta um CI *Schmitt-trigger* de 6 portas, com capacitores de filtro em sua alimentação para realizar uma filtragem do ruído SSN e para o fornecimento de energia nas transições das portas lógicas do CI. O segundo circuito é uma trilha que tem como objetivo simular a comunicação entre dois CI's e que serviu para verificar a capacidade de atenuação do filtro pela extensão da PCB.

Isto posto, foi demonstrado através de análises experimentais e simulações eletromagnéticas a eficiência da utilização da estrutura EBG para atenuar o SSN quando comparado a uma placa que não possui essa topologia de filtro. O resultado experimental de parâmetro S de perda de inserção entre os conectores J2 e J4, que foi apresentado no GRÁFICO 9, demonstrou que ocorre uma transferência de energia a partir da frequência de 20 MHz para as duas placas. No entanto, conforme ocorre um incremento da frequência, a trilha de comunicação da PCB com a estrutura EBG recebe uma menor intensidade de energia em relação a de referência.

Com resultados simulados foi possível verificar de forma mais clara, a eficiência e os efeitos da utilização da EBG para uma faixa de frequência mais elevada. Os mapas de campo próximo internos das PCB's, demonstrou que ao utilizar uma estrutura EBG a onda eletromagnética vai se atenuando conforme se propaga pela extensão da PCB. Os resultados demonstram que há uma supressão de

aproximadamente 30% do campo próximo elétrico nos perímetros do entorno das vias e uma redução de quase cinco vezes do campo magnético, em relação a radiação na origem do sinal, principalmente para frequências acima de 1 GHz. Esta característica não foi vista para a placa referência.

Por fim, foi realizada análise computacional no diagrama do tempo através do diagrama de olho para verificar os efeitos que a radiação que transita pelas cavidades da PCB degrada um sinal de dados e os efeitos da utilização da EBG. Os resultados demonstram uma melhoria significativa na SI da placa com EBG, ressaltando-se a SNR que é 2 vezes melhor do que na placa de referência.

Em suma, os resultados tanto experimentais como simulados, demonstram uma concordância entre si e mantêm o padrão de resposta. A utilização da estrutura de EBG atua como um filtro que pode ser aplicada em placas multicamadas de forma a minimizar a interferência eletromagnética entre os circuitos integrados e assim, melhorar a comunicação de todo o sistema. Sendo um elemento com uma larga banda de operação, é possível com a mesma estrutura o desenvolvimento de um projeto eletrônico para uma gama maior de sinais em alta frequência sem a mudança de componentes em relação a propostas de filtros tradicionais.

Para futuros trabalhos seria relevante explorar a eficácia de atenuação da radiação eletromagnética para outras geometrias de estruturas EBG. Além de analisar de forma experimental a radiação de campo distante com o uso de antenas e a câmara anecoica.

REFERÊNCIAS

- ADS. **Advanced RF Board Skills in ADS (2020)**, 2020. Disponível em: <<https://community.keysight.com/servlet/JiveServlet/download/38319-1-14108/Advanced+RF+Board+Skills+in+ADS.pdf>>. Acesso em: 4 out. 2020
- BOGATIN, E. **Signal and power integrity, simplified**. Third edition ed. Boston: Prentice Hall, 2018.
- CHEN, B. Y. et al. Investigating simultaneous switching noise distribution in frequency domains by near field scan. **2019 Joint International Symposium on Electromagnetic Compatibility, Sapporo and Asia-Pacific International Symposium on Electromagnetic Compatibility, EMC Sapporo/APEMC 2019**, p. 254–257, 2019.
- DJORDJEVIC, A. R. et al. Wideband frequency-domain characterization of FR-4 and time-domain causality. **IEEE Transactions on Electromagnetic Compatibility**, v. 43, n. 4, p. 662–667, nov. 2001.
- DUFFY, A. P. et al. Feature Selective Validation (FSV) for Validation of Computational Electromagnetics (CEM). Part I—The FSV Method. **IEEE Transactions on Electromagnetic Compatibility**, v. 48, n. 3, p. 449–459, ago. 2006.
- ENGHETA, N.; ZIOLKOWSKI, R. W. **Metamaterials: Physics and Engineering Explorations**. [s.l: s.n.].
- ENSSLIN, L et al. **Processo de Seleção de Portfólio Bibliográfico**, 2010.
- HALL, S. H.; HECK, H. L. **Advanced Signal Integrity for High-Speed Digital Designs**. [s.l: s.n.]. p. 660
- HALL, S. H.; HECK, H. L. **Advanced signal integrity for high-speed digital designs**. Hoboken, N.J: Wiley : IEEE, 2009.
- KAMGAING, T.; RAMAHI, O. M. A novel power plane with integrated simultaneous switching noise mitigation capability using high impedance surface. **IEEE Microwave and Wireless Components Letters**, v. 13, n. 1, p. 21–23, 2003.
- KIM, M. A Compact EBG Structure with Wideband Power/Ground Noise Suppression Using Meander-Perforated Plane. **IEEE Transactions on Electromagnetic Compatibility**, v. 57, n. 3, p. 595–598, 2015.
- KWON, J. H. et al. Novel electromagnetic bandgap array structure on power distribution network for suppressing simultaneous switching noise and minimizing effects on high-speed signals. **IEEE Transactions on Electromagnetic Compatibility**, v. 52, n. 2, p. 365–372, 2010.
- LEE, J. et al. **Efficiency of differential signaling on cavity noise suppression in applications with reference plane change**. IEEE International Symposium on Electromagnetic Compatibility. **Anais...2004**

MARDIGUIAN, M. **Controlling radiated emissions by design**. Third edition ed. New York: Springer, 2014.

NING, C. et al. A Novel Electromagnetic Bandgap Power Plane Etched with Multiring CSRRs for Suppressing Simultaneous Switching Noise. **IEEE Transactions on Electromagnetic Compatibility**, v. 60, n. 3, p. 733–737, 2018.

ORLANDI, A. et al. Feature Selective Validation (FSV) for Validation of Computational Electromagnetics (CEM). Part II— Assessment of FSV Performance. **IEEE Transactions on Electromagnetic Compatibility**, v. 48, n. 3, p. 460–467, ago. 2006.

ORLANDI, A. et al. **Electromagnetic Bandgap (EBG) Structures: Common Mode Filters for High-Speed Digital Systems**. [s.l.] John Wiley & Sons, Inc, 2017. v. First Edition

OTT, H. W. **Electromagnetic compatibility engineering**. Hoboken, N.J: John Wiley & Sons, 2009.

PARK, J. et al. Modeling and measurement of simultaneous switching noise coupling through signal via transition. **IEEE Transactions on Advanced Packaging**, v. 29, n. 3, p. 548–559, 2006.

PAUL, C. R. **Introduction to Electromagnetic Compatibility**. 2. ed. Hoboken, New Jersey: John Wiley & Sons, 2006.

POZAR, D. **Microwave Engineering Fourth Edition**. [s.l: s.n.]. p. 756

SAMINENI, P.; KHAN, T.; DE, A. Modeling of electromagnetic band gap structures: A review. **International Journal of RF and Microwave Computer-Aided Engineering**, v. 27, n. 2, 2017.

SENTHINATHAN, R.; PRINCE, J. L. **Simultaneous Switching Noise of CMOS Devices and Systems**. [s.l: s.n.].

SHAHPARNIA, S.; RAMAHI, O. M. Electromagnetic interference (EMI) reduction from printed circuit boards (PCB) using electromagnetic bandgap structures. **IEEE Transactions on Electromagnetic Compatibility**, v. 46, n. 4, p. 580–587, 2004.

SHI, L. F. et al. EBG structure with T-shaped slits for suppression of simultaneous switching noise. **International Journal of RF and Microwave Computer-Aided Engineering**, v. 25, n. 5, p. 419–426, 2015.

SHI, L. F. et al. Hybrid-Embedded EBG Structure for Ultrawideband Suppression of SSN. **IEEE Transactions on Electromagnetic Compatibility**, v. 60, n. 3, p. 747–753, 2018.

SHI, L. F.; ZHOU, D. L. Selectively embedded electromagnetic bandgap structure for suppression of simultaneous switching noise. **IEEE Transactions on Electromagnetic Compatibility**, v. 56, n. 6, p. 1370–1376, 2014.

SHI, L.-F. et al. Novel Subregional Embedded Electromagnetic Bandgap Structure for SSN Suppression. **IEEE Transactions on Components, Packaging and Manufacturing Technology**, v. 6, n. 4, p. 613–621, abr. 2016.

SIEVENPIPER, D. et al. High-impedance electromagnetic surfaces with a forbidden frequency band. **IEEE Transactions on Microwave Theory and Techniques**, v. 47, n. 11, 1999.

STANDARDS DEVELOPMENT COMMITTEE. **IEEE Standard for Validation of Computational Electromagnetics Computer Modeling and Simulations**. New York: The Institute of Electrical and Electronics Engineers, 2008.

SVENSSON, C.; DERMER, G. H. Time domain modeling of lossy interconnects. **IEEE Transactions on Advanced Packaging**, v. 24, n. 2, p. 191–196, maio 2001.

TRIPATHI, J. N.; SHARMA, V. K.; SHRIMALI, H. A review on power supply induced jitter. **IEEE Transactions on Components, Packaging and Manufacturing Technology**, v. 9, n. 3, p. 511–524, 2019.

TZONG-LIN WU; BUESINK, F.; CANAVERO, F. Overview of Signal Integrity and EMC Design Technologies on PCB: Fundamentals and Latest Progress. **IEEE Transactions on Electromagnetic Compatibility**, v. 55, n. 4, p. 624–638, ago. 2013.

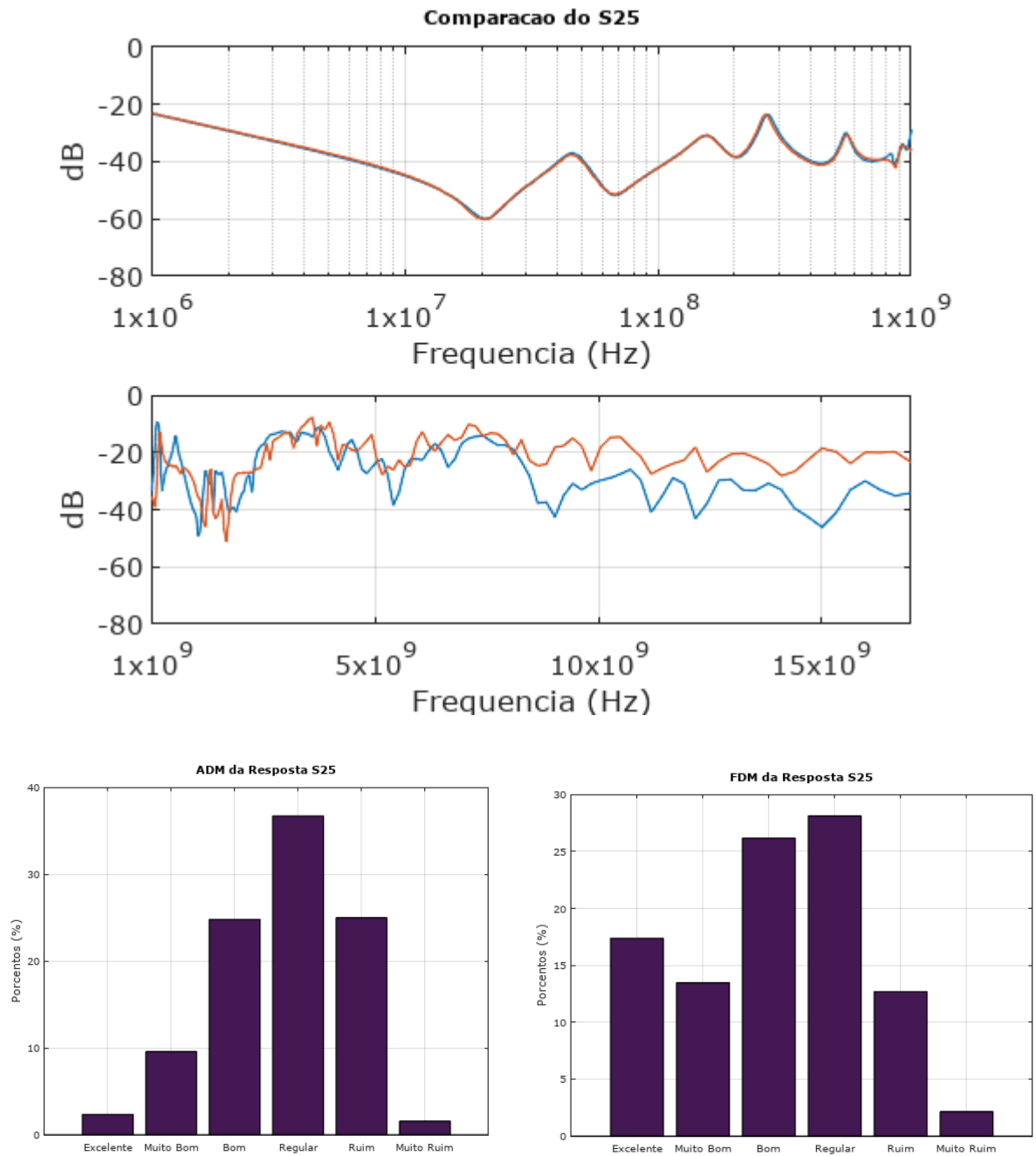
UAQ EMC LABORATORY. **FSV Tool - User Manual**, 2018. Disponível em: <http://orlandi.ing.univaq.it/uaq_laboratory/index.html>

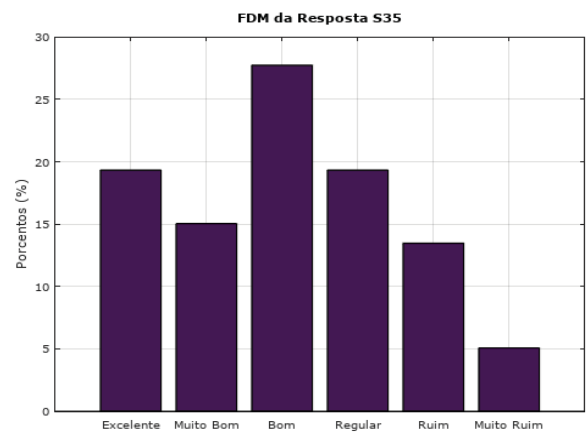
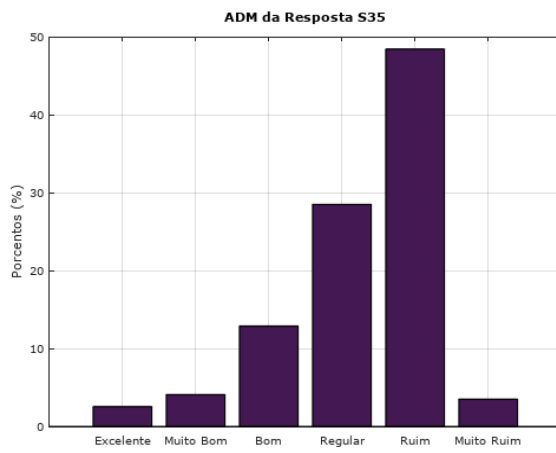
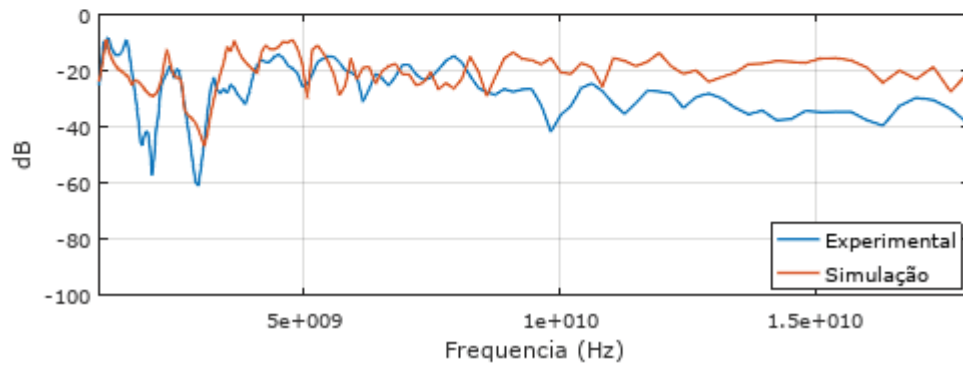
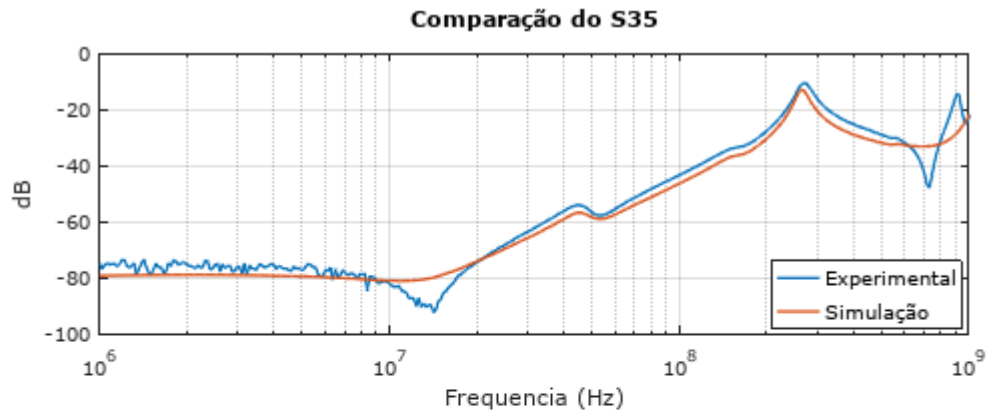
YANG, F.; RAHMAT-SAMII, Y. **Electromagnetic band gap structures in antenna engineering**. [s.l: s.n.]. v. 9780521889p. 266

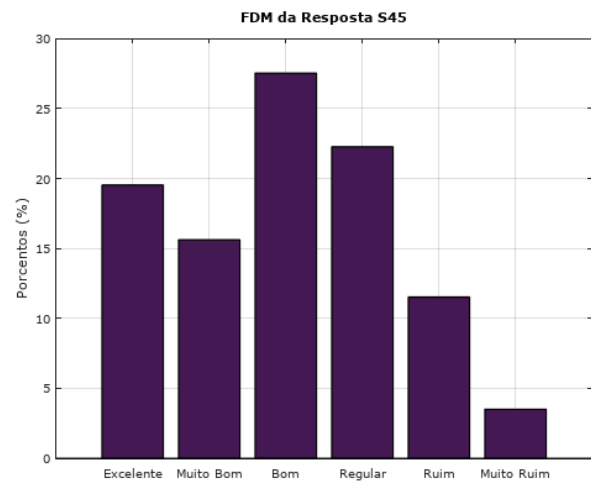
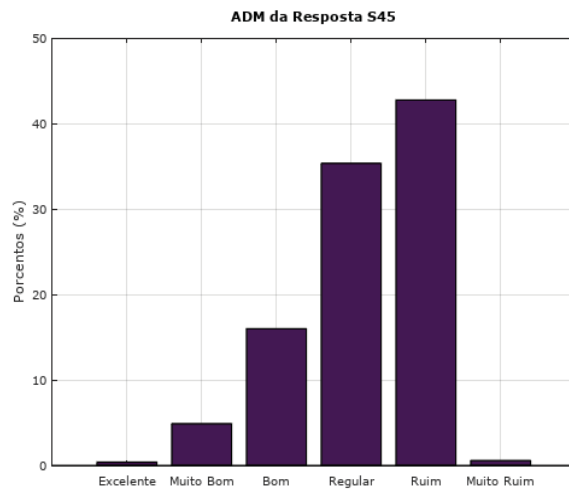
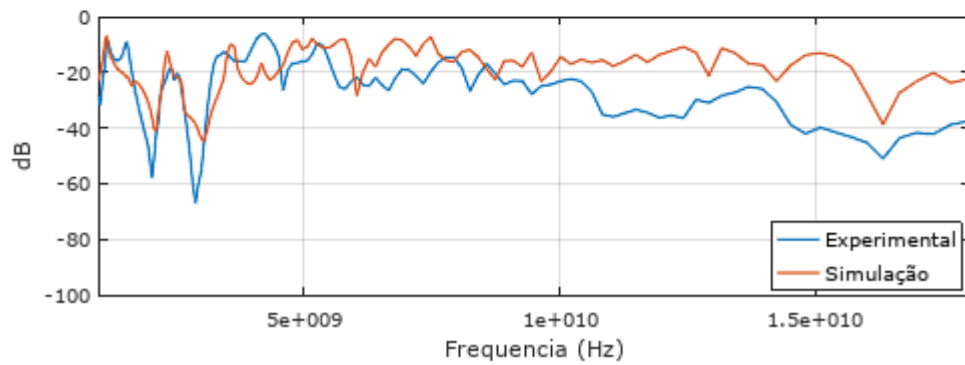
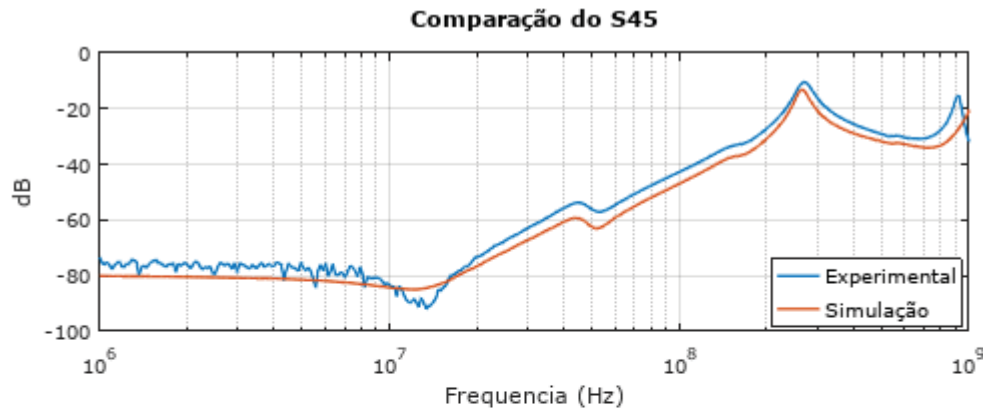
ZUO, P. et al. Near-Field Radiation Estimation and Its Reduction Using a Novel EBG for PCB. **IEEE Transactions on Components, Packaging and Manufacturing Technology**, v. 9, n. 2, p. 329–335, 2019.

ZUO, P. et al. A novel electromagnetic bandgap design applied for suppression of printed circuit board electromagnetic radiation. **International Journal of RF and Microwave Computer-Aided Engineering**, v. 30, n. 1, 2020.

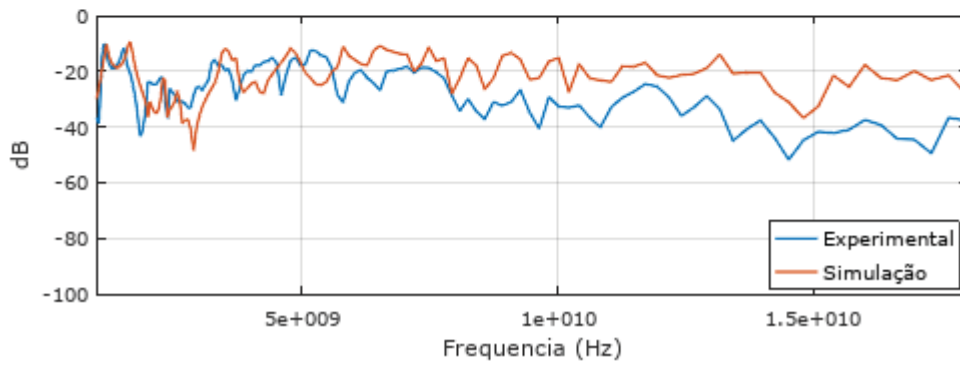
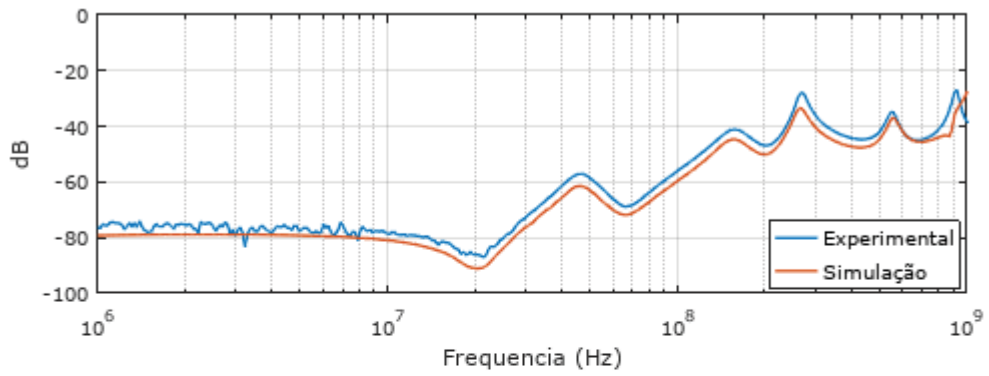
APÊNDICE 1 – FSV DOS DADOS EXPERIMENTAIS E SIMULADOS DA PLACA REFERÊNCIA



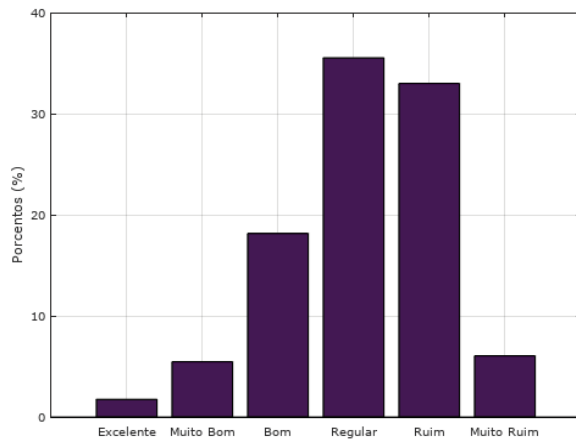




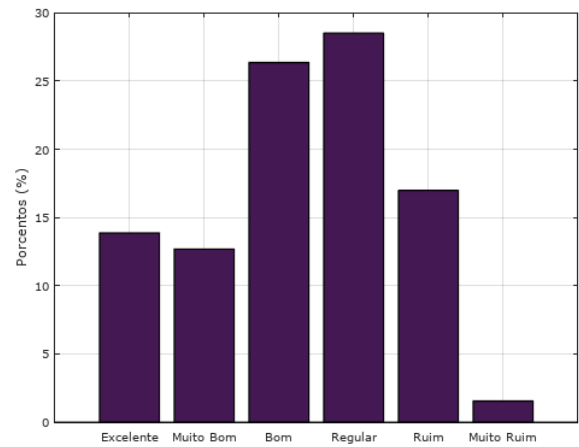
Comparação do S32

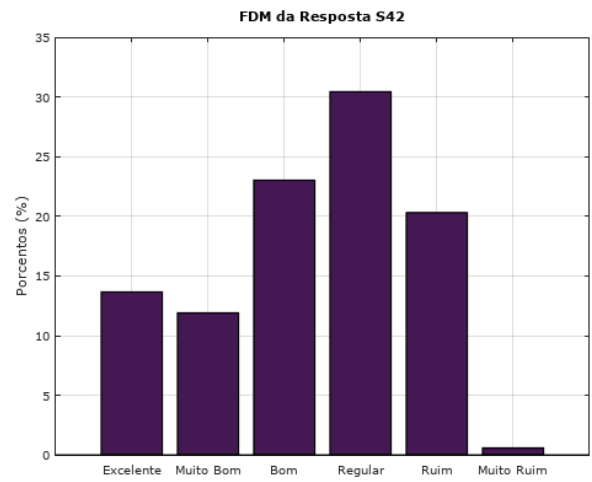
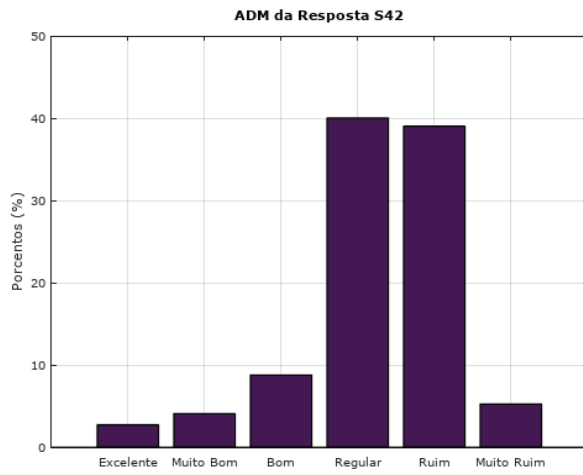
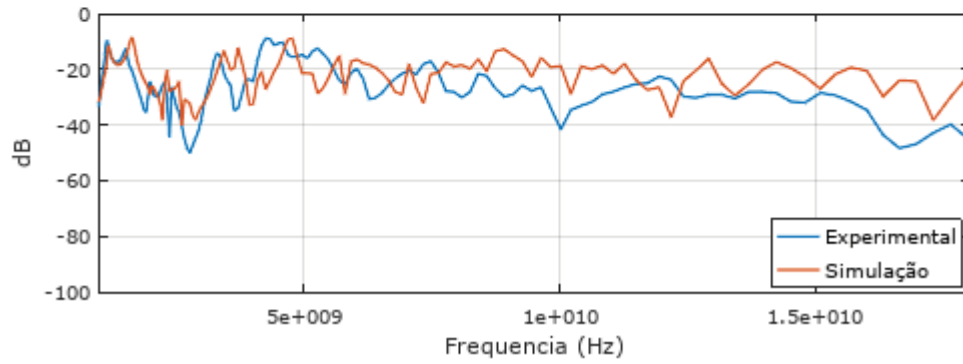
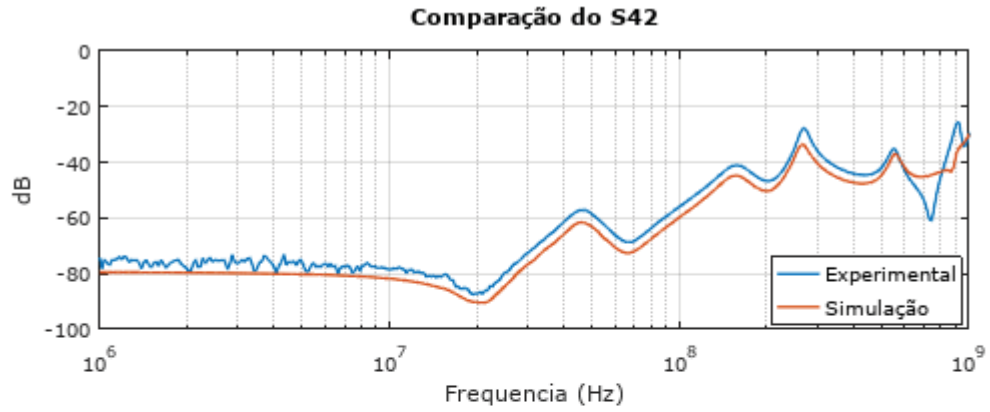


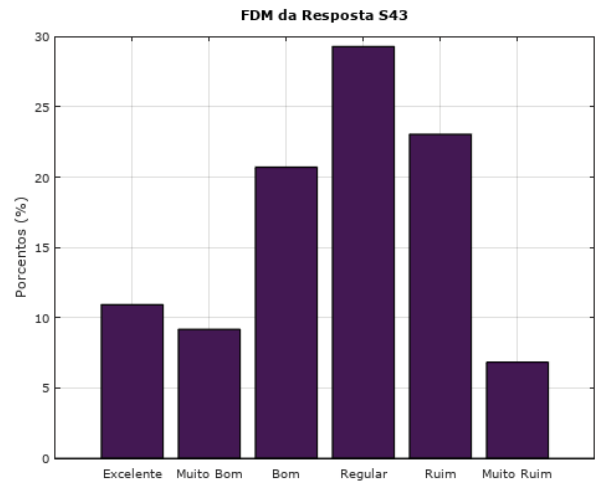
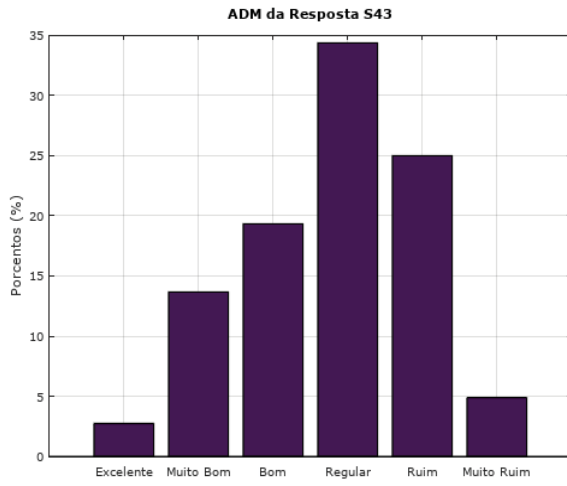
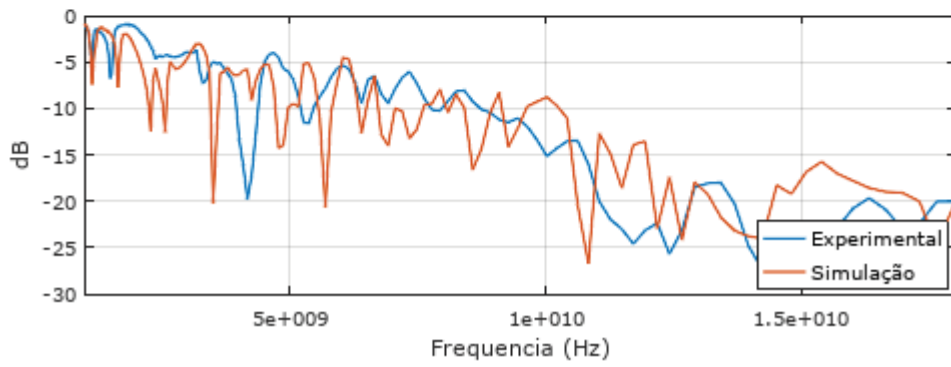
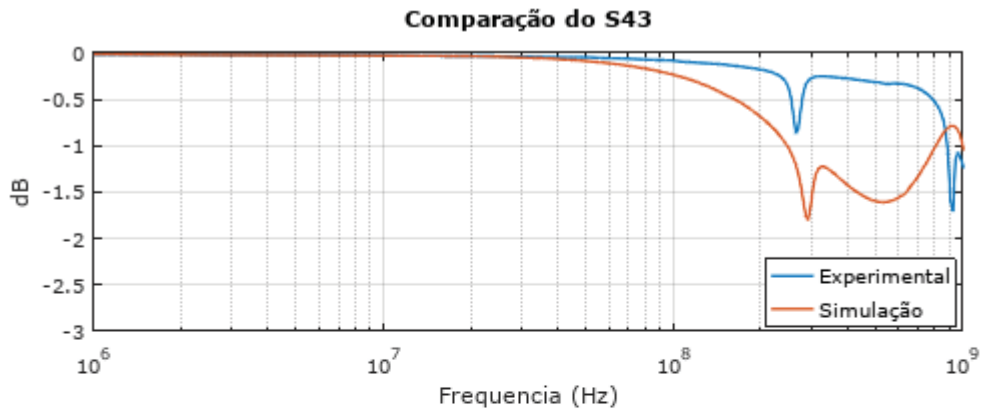
ADM da Resposta S32



FDM da Resposta S32

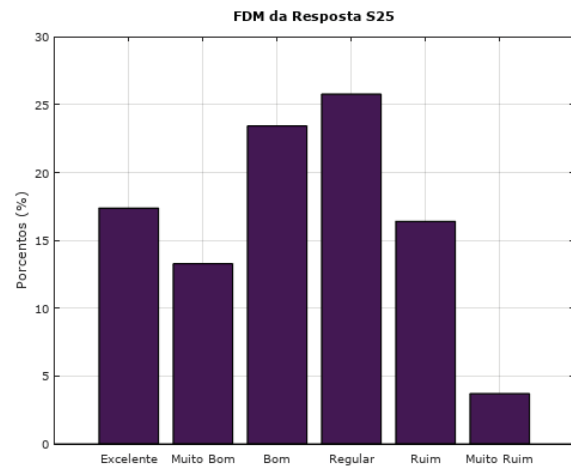
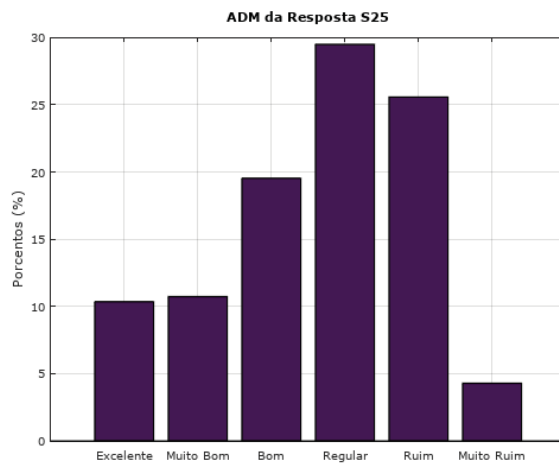
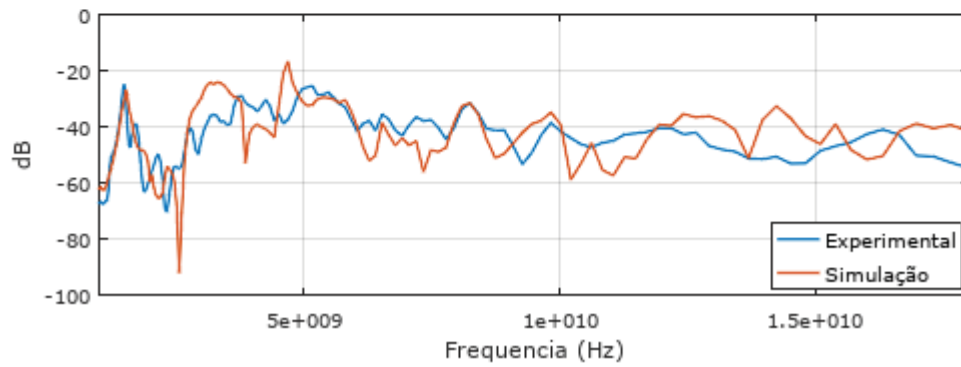
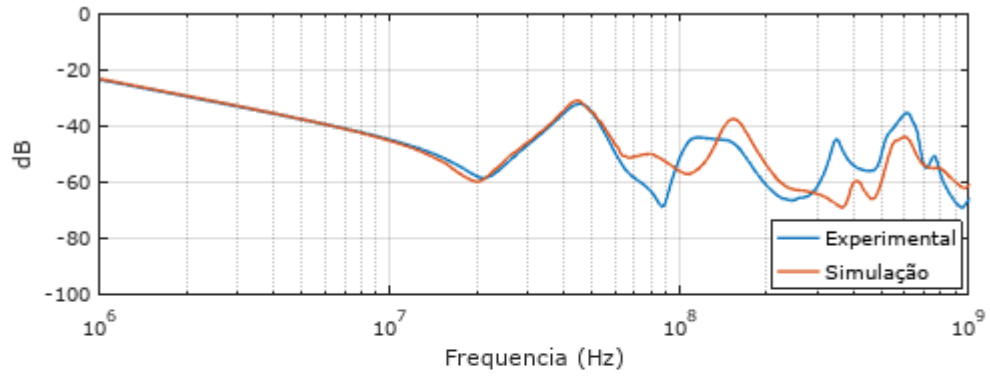




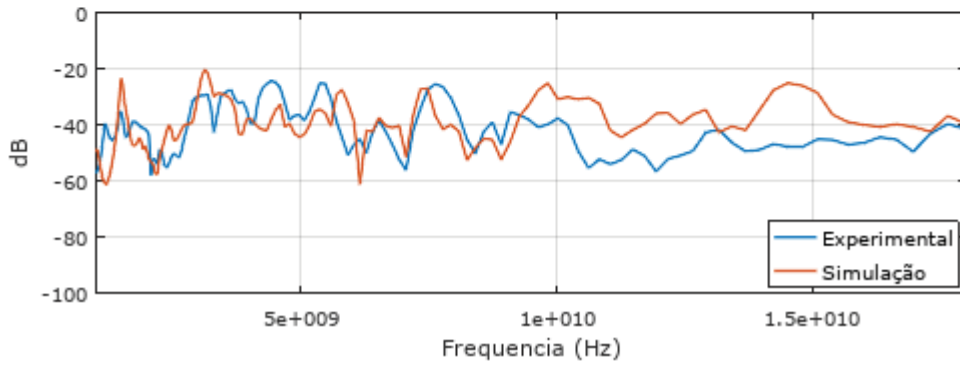
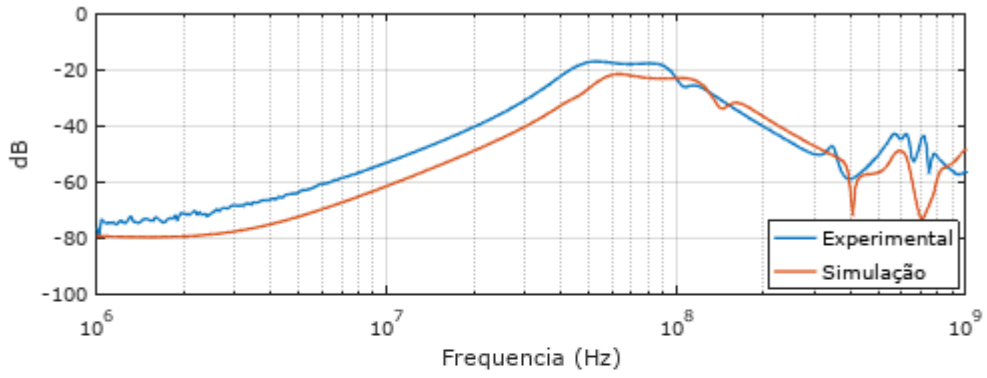


APÊNDICE 2 – FSV DOS DADOS EXPERIMENTAIS E SIMULADOS DA PLACA EBG

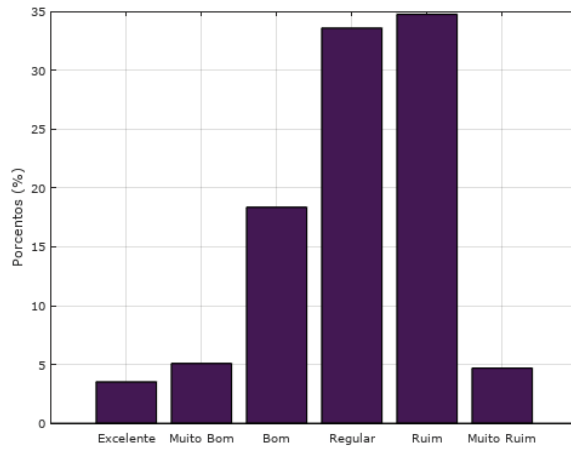
Comparação do S25



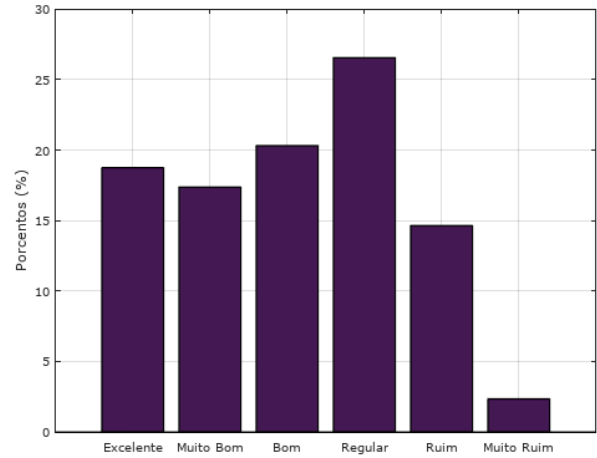
Comparação do S35

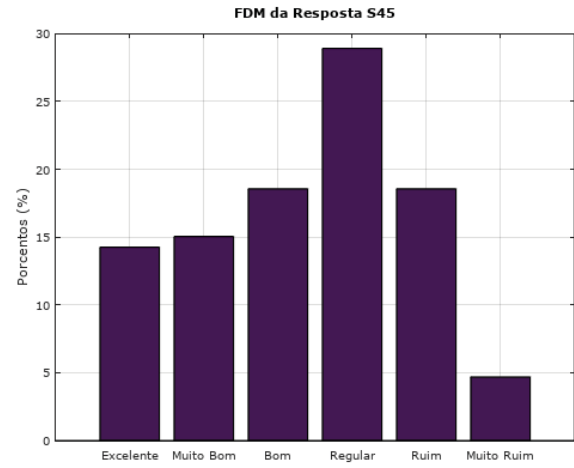
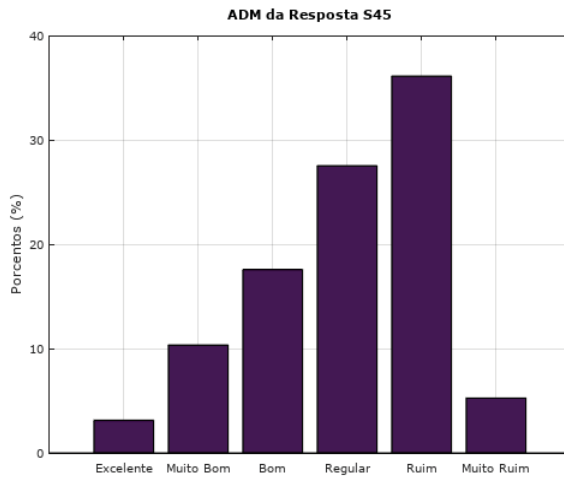
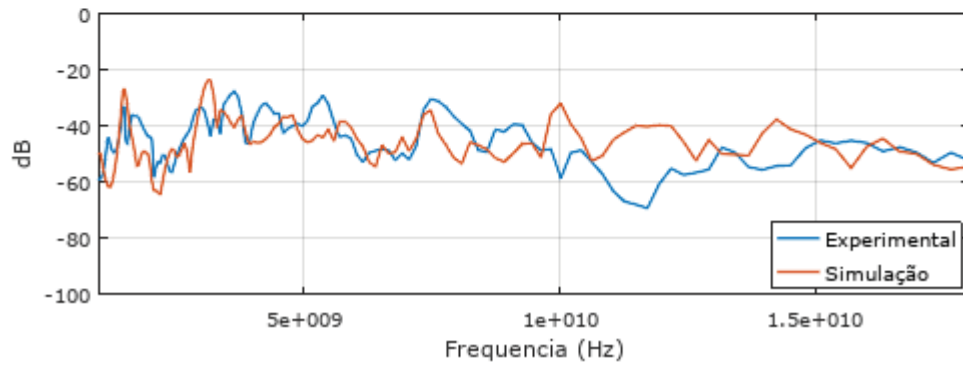
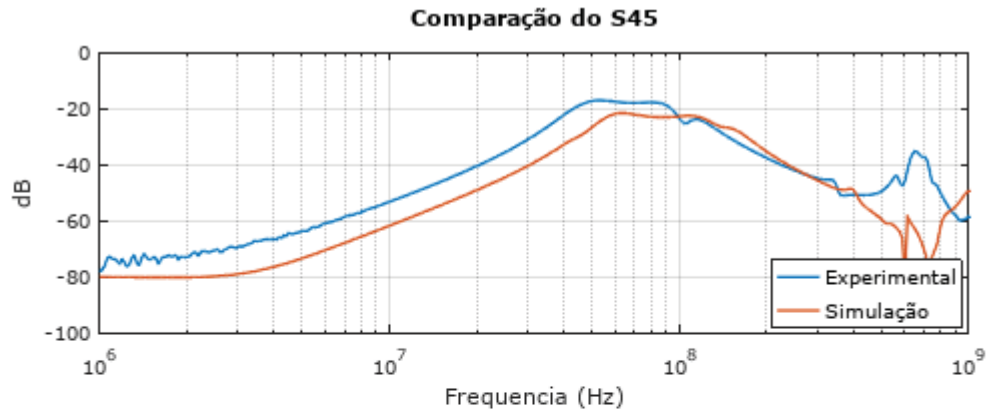


ADM da Resposta S35

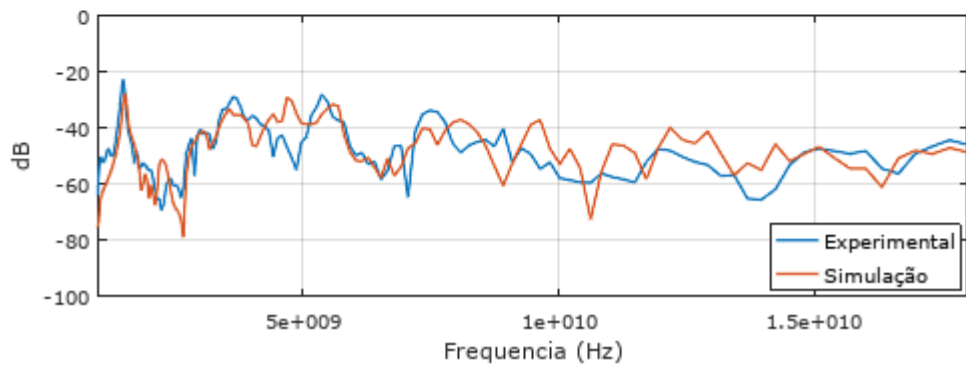
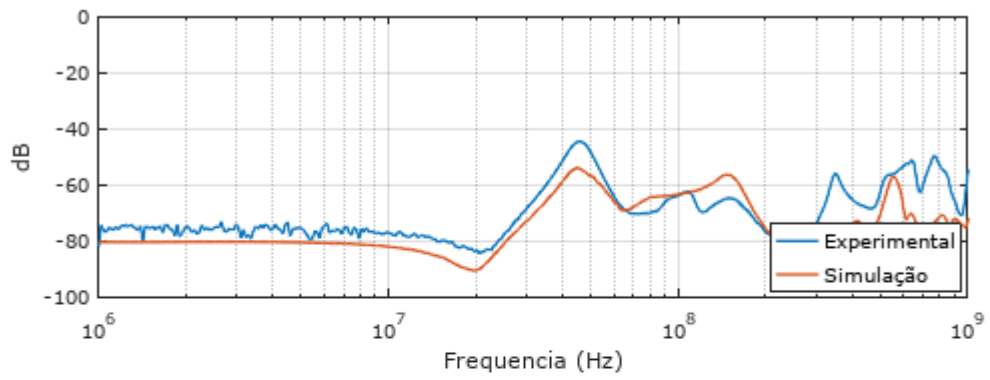


FDM da Resposta S35

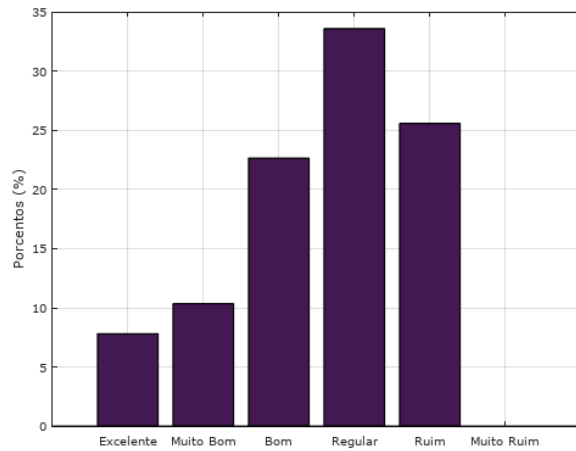




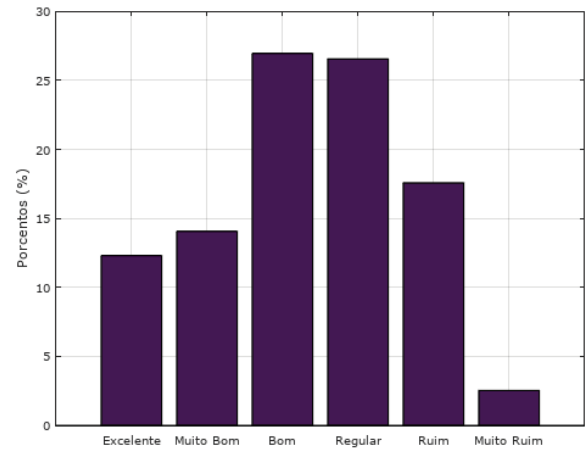
Comparação do S32



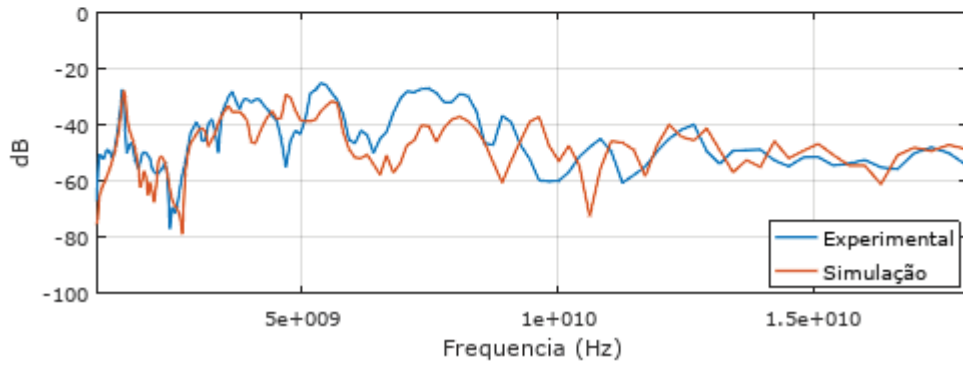
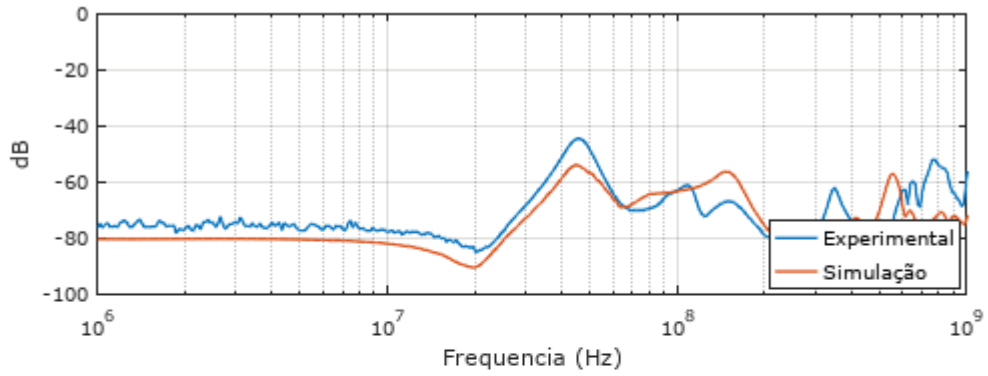
ADM da Resposta S32



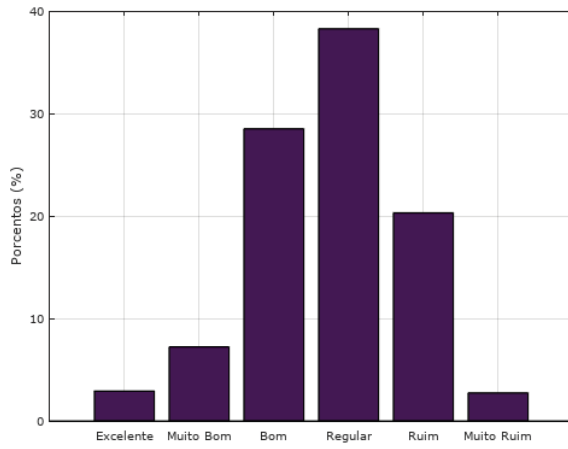
FDM da Resposta S32



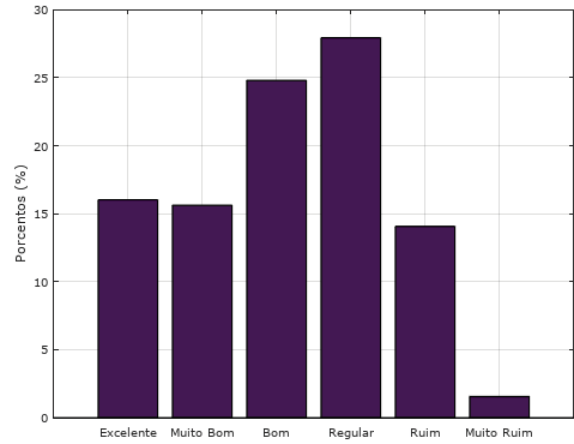
Comparação do S42



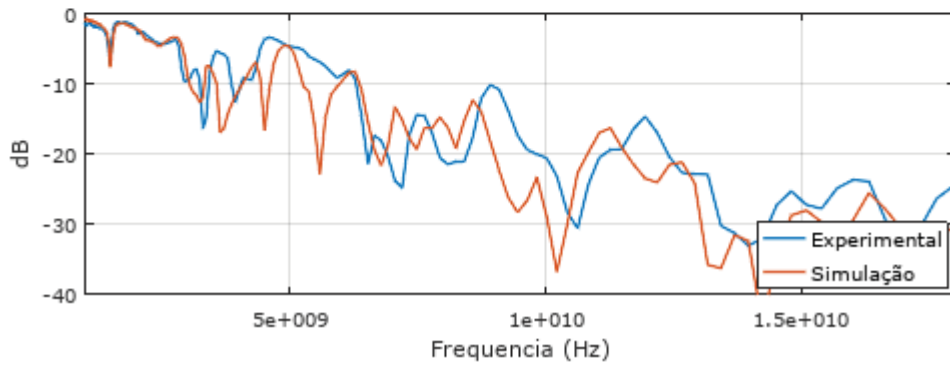
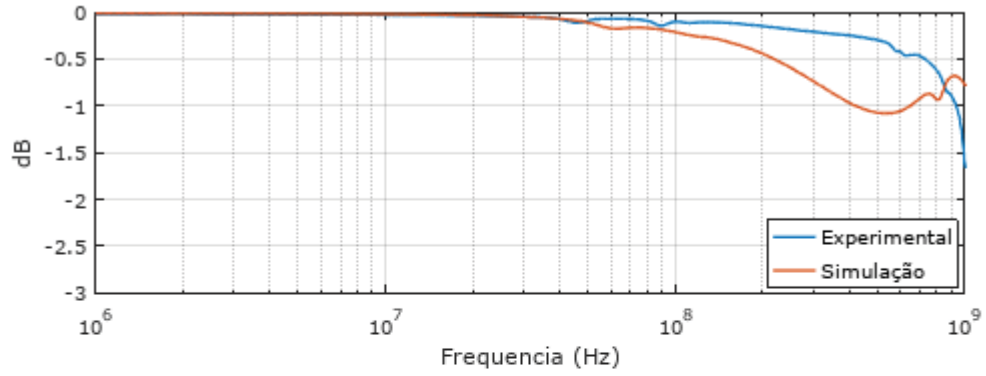
ADM da Resposta S42



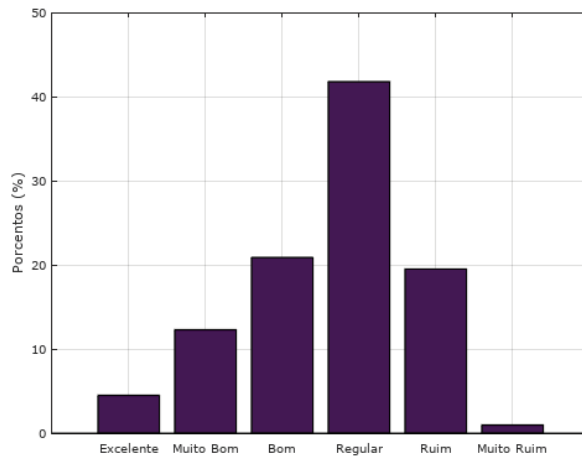
FDM da Resposta S42



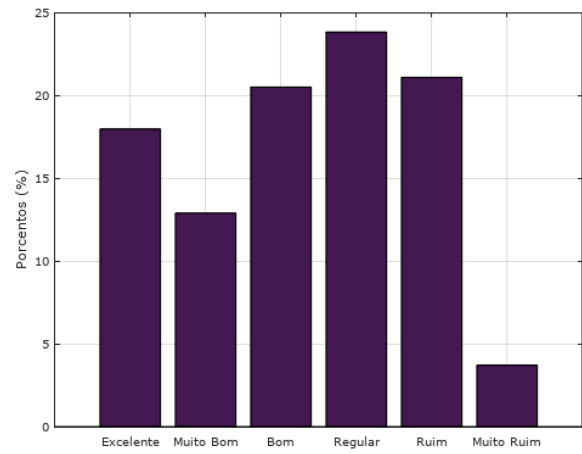
Comparação do S43



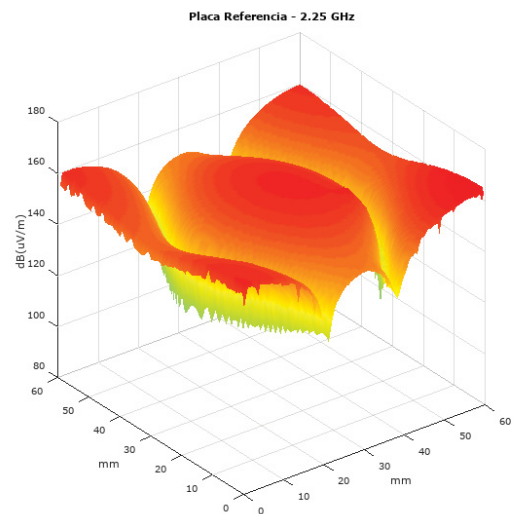
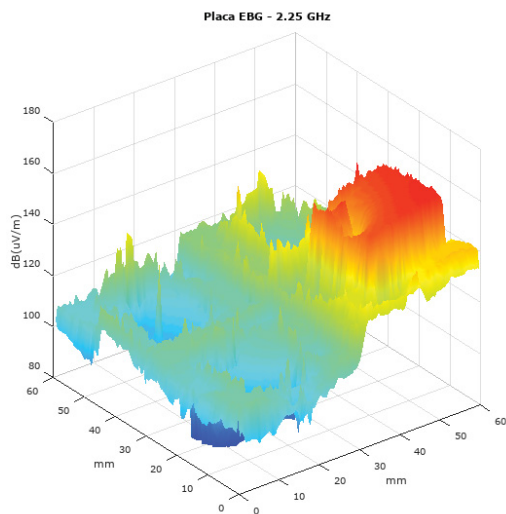
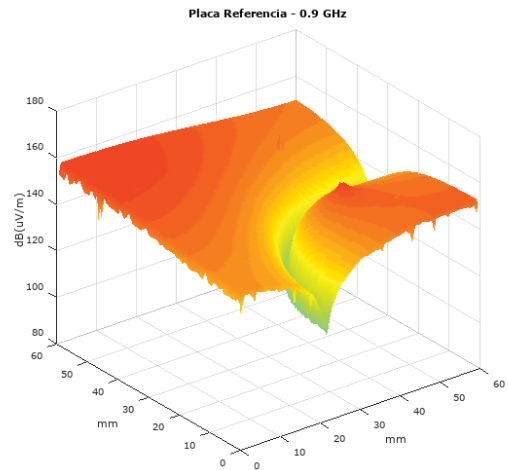
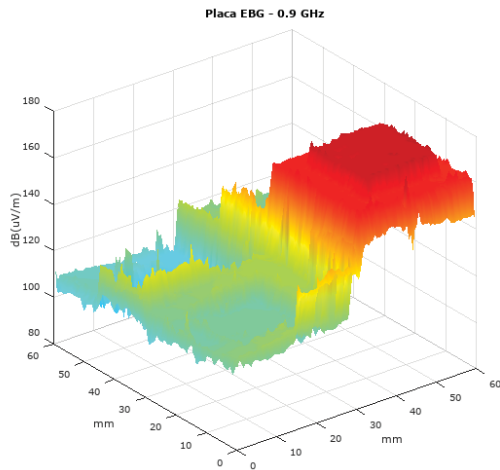
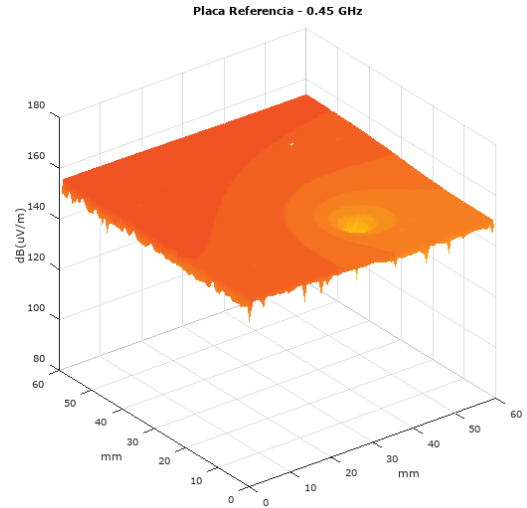
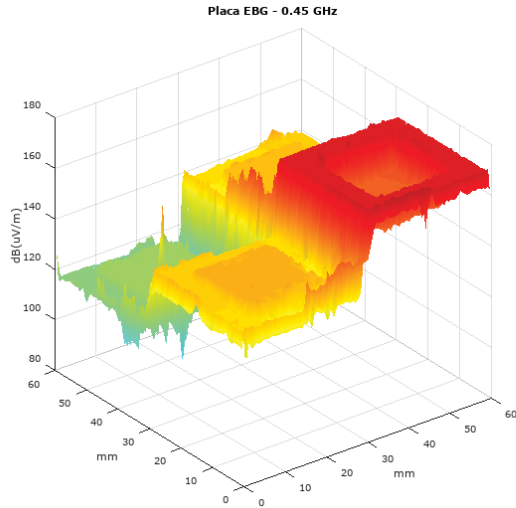
ADM da Resposta S43



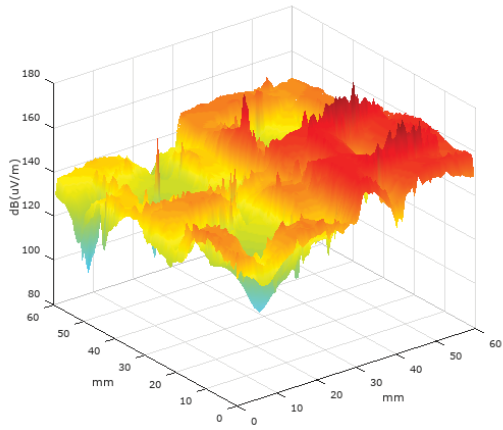
FDM da Resposta S43



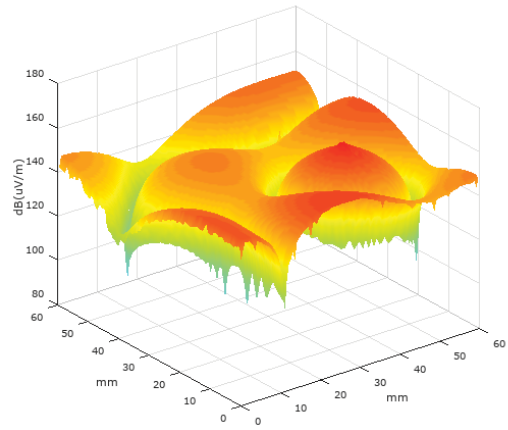
APÊNDICE 3 – DISTRIBUIÇÃO DOS CAMPOS ELETRICOS NAS DUAS PLACAS



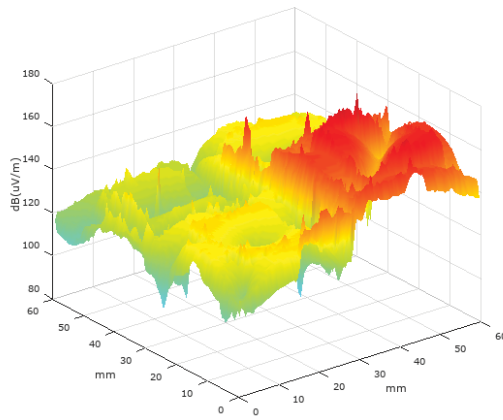
Placa EBG - 3.15 GHz



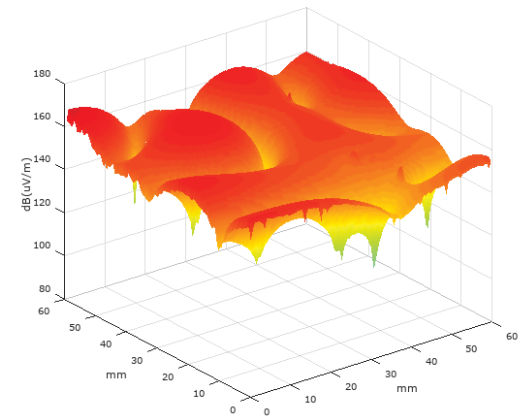
Placa Referencia - 3.15 GHz



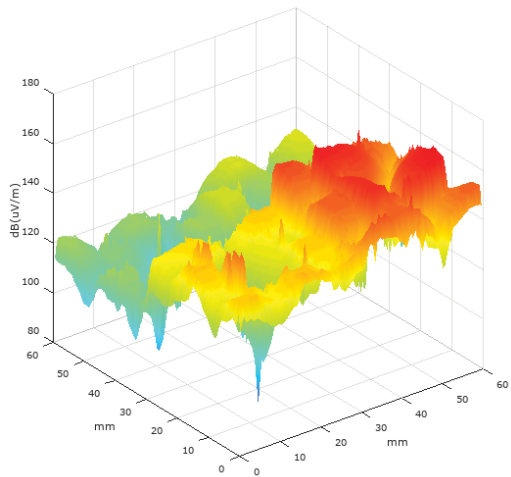
Placa EBG - 4.05 GHz



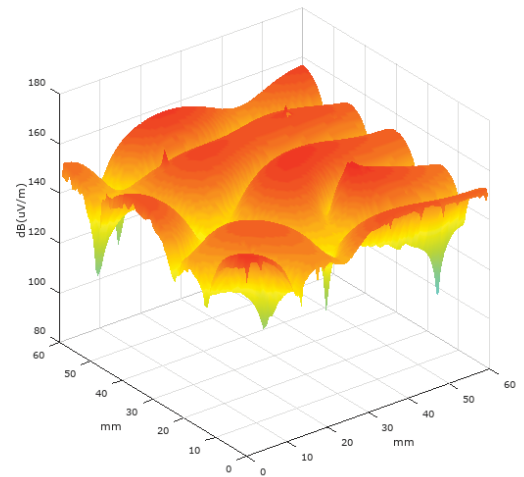
Placa Referencia - 4.05 GHz



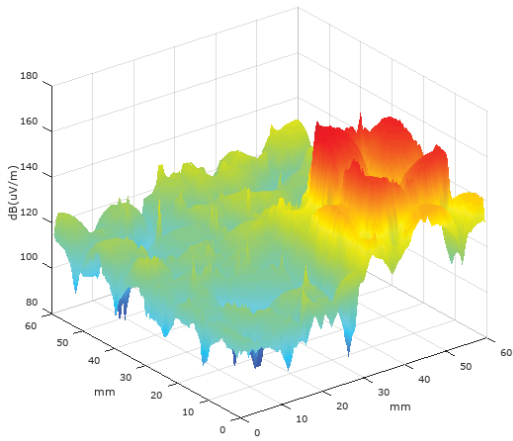
Placa EBG - 4.95 GHz



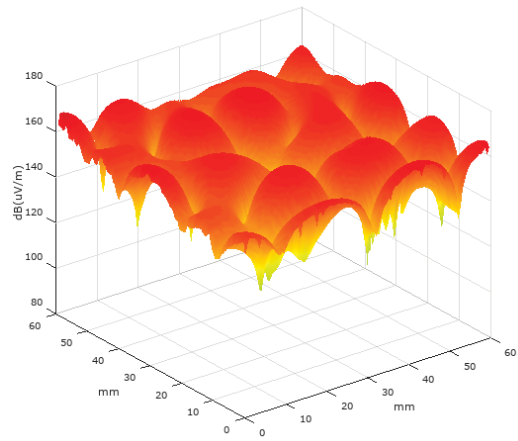
Placa Referencia - 4.95 GHz



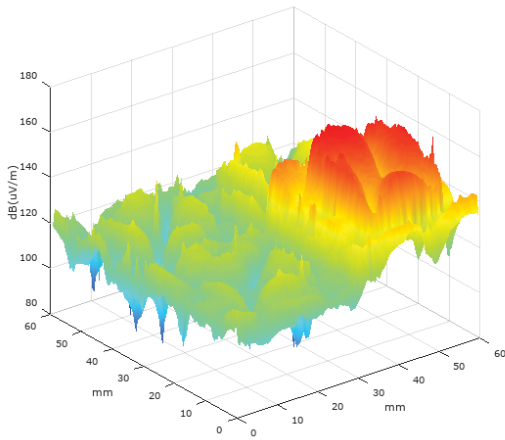
Placa EBG - 6.3 GHz



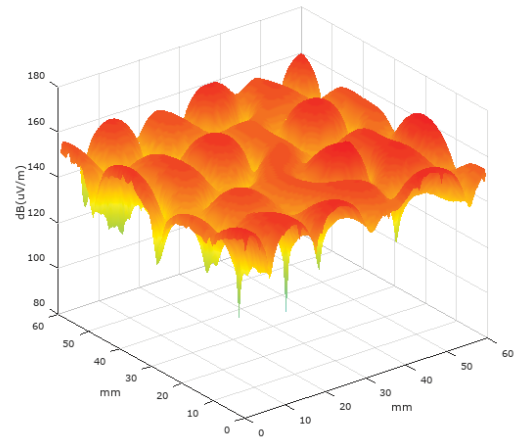
Placa Referencia - 6.3 GHz



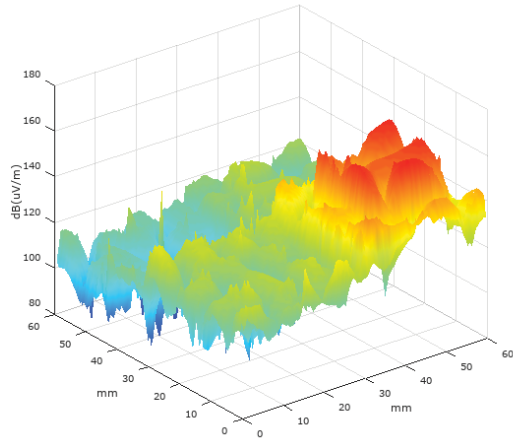
Placa EBG - 7.2 GHz



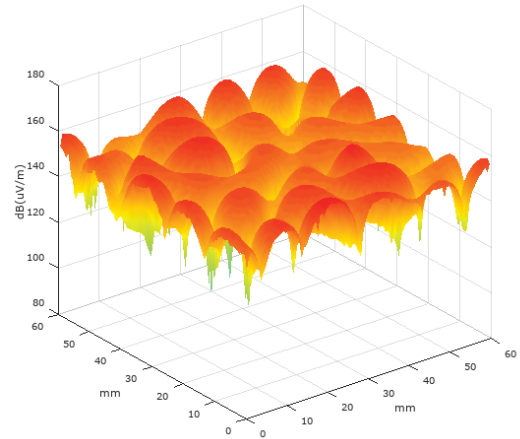
Placa Referencia - 7.2 GHz

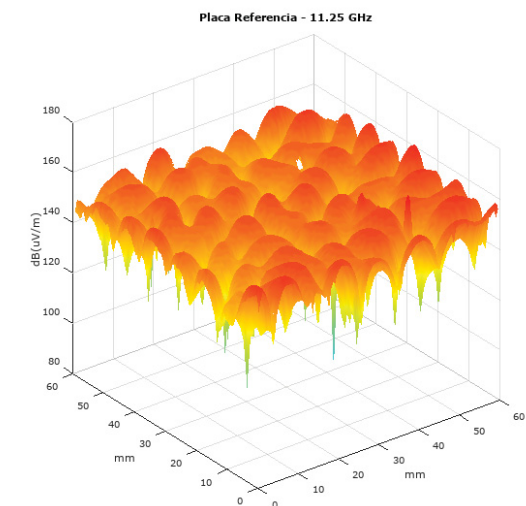
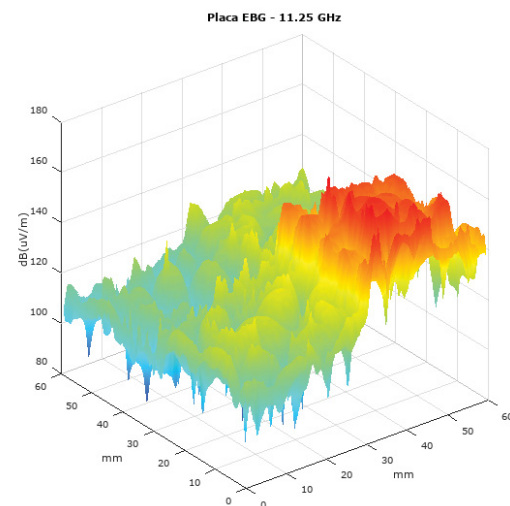
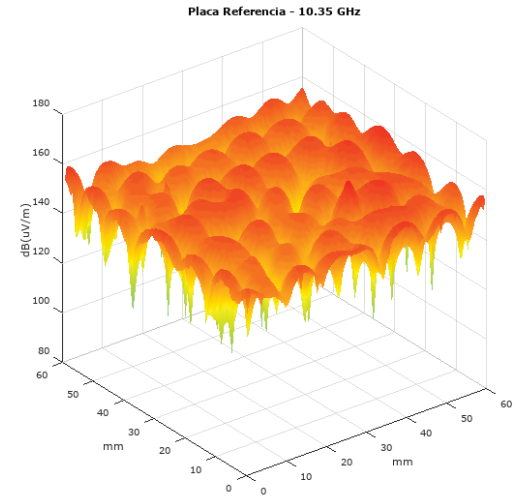
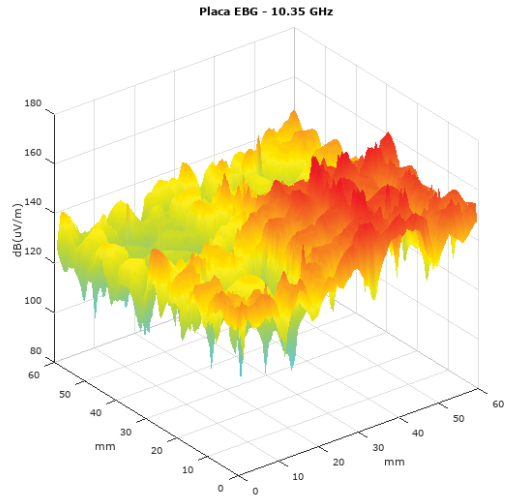
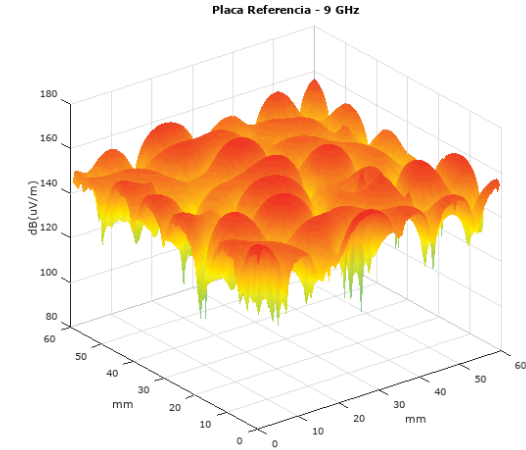
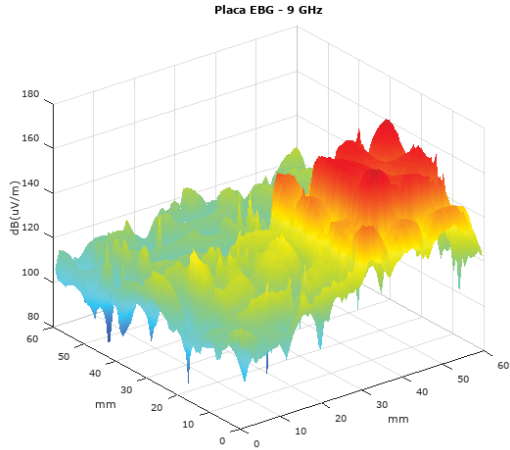


Placa EBG - 8.1 GHz

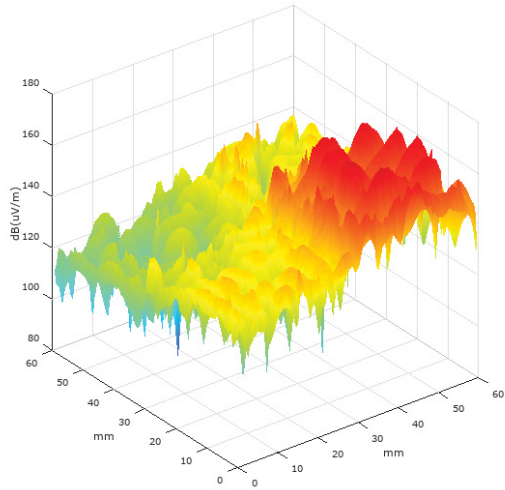


Placa Referencia - 8.1 GHz

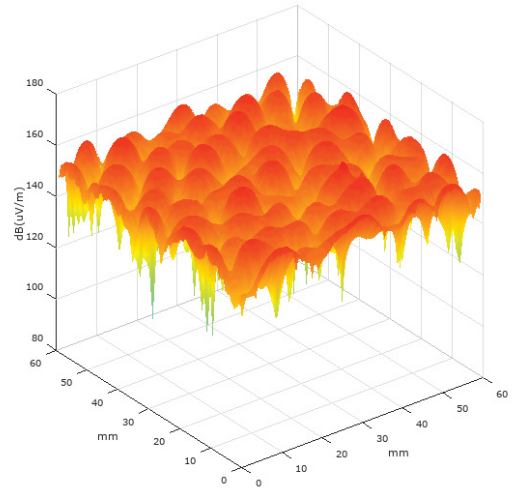




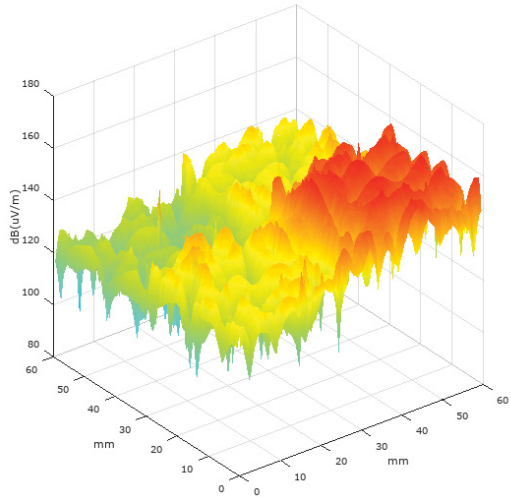
Placa EBG - 12.15 GHz



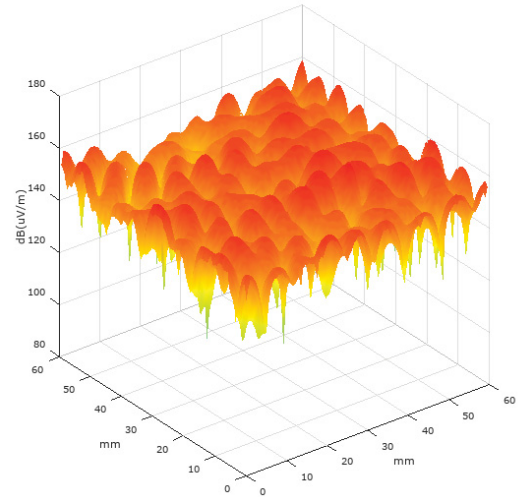
Placa Referencia - 12.15 GHz



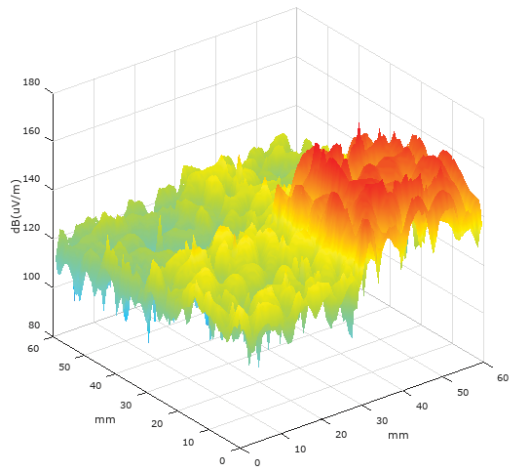
Placa EBG - 13.05 GHz



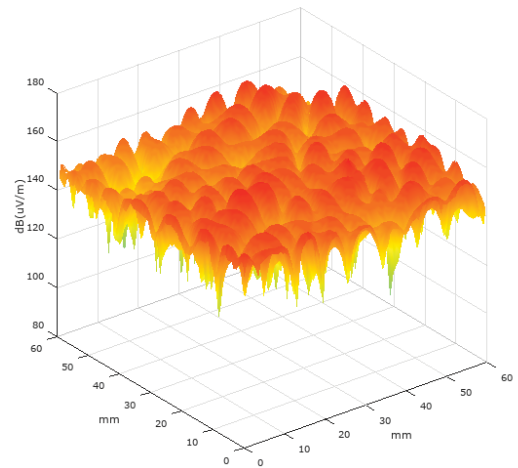
Placa Referencia - 13.05 GHz



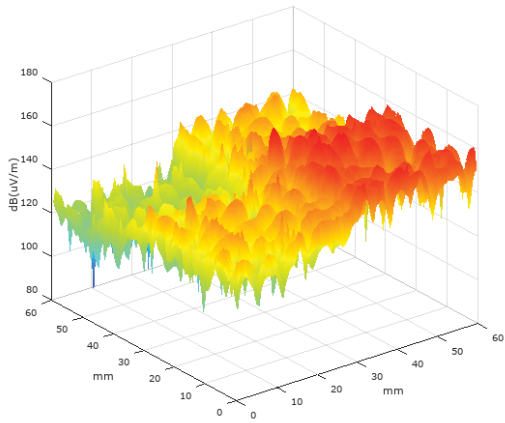
Placa EBG - 14.4 GHz



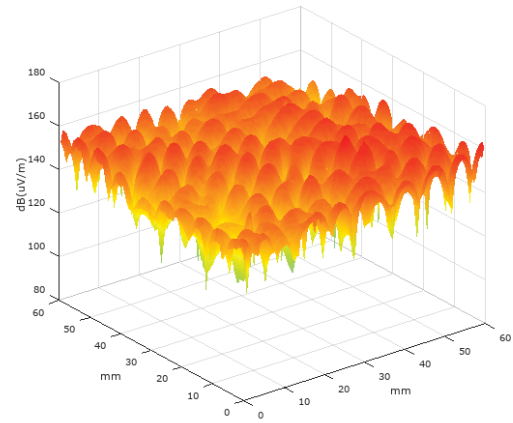
Placa Referencia - 14.4 GHz



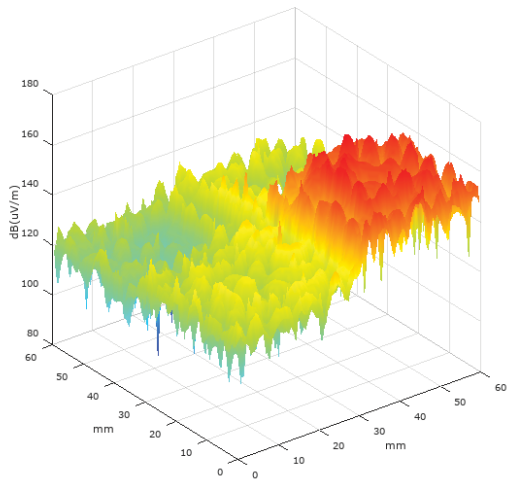
Placa EBG - 15.3 GHz



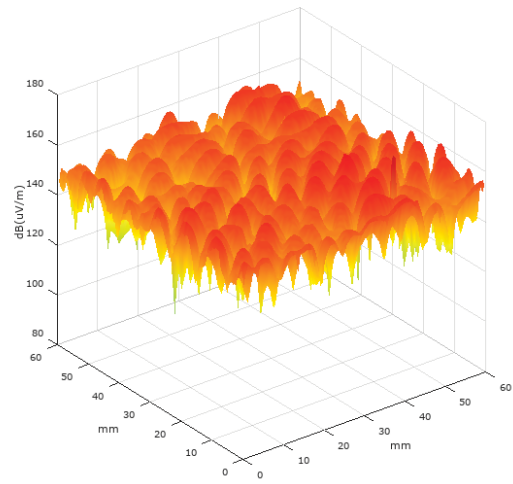
Placa Referencia - 15.3 GHz



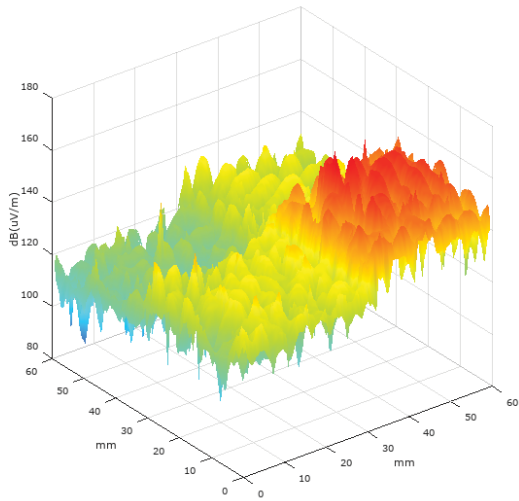
Placa EBG - 16.65 GHz



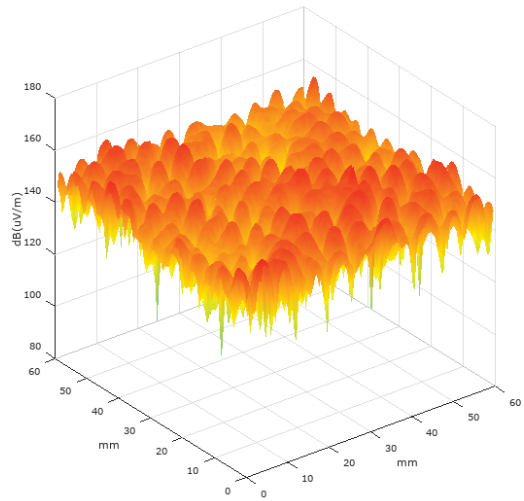
Placa Referencia - 16.65 GHz



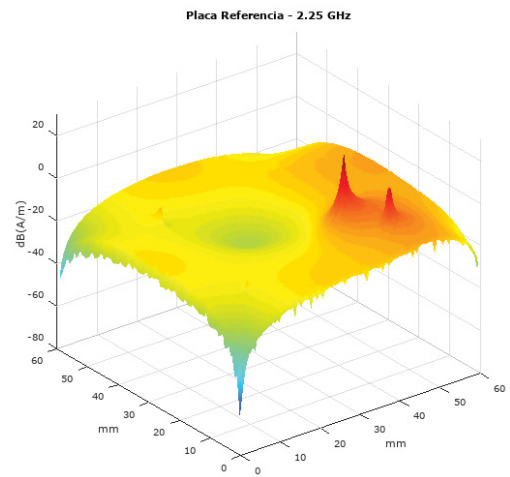
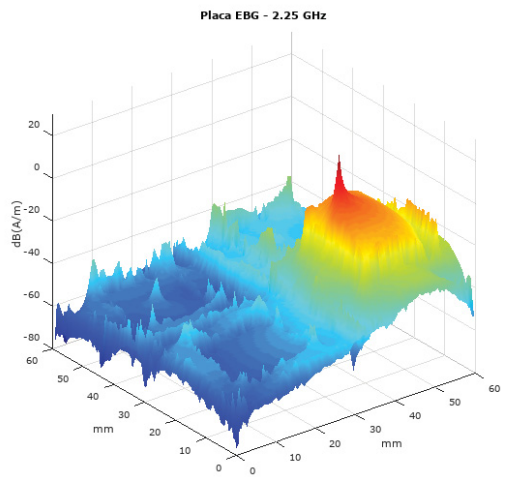
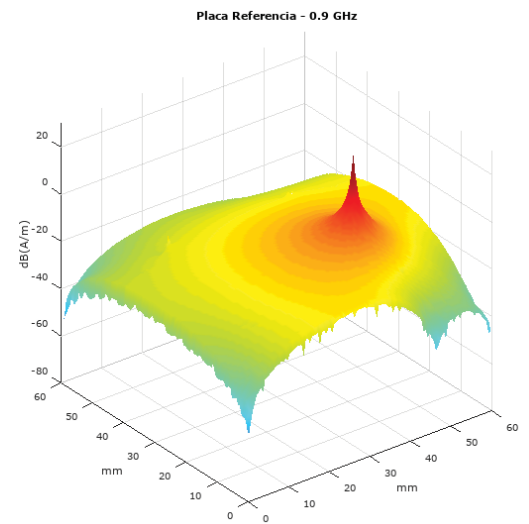
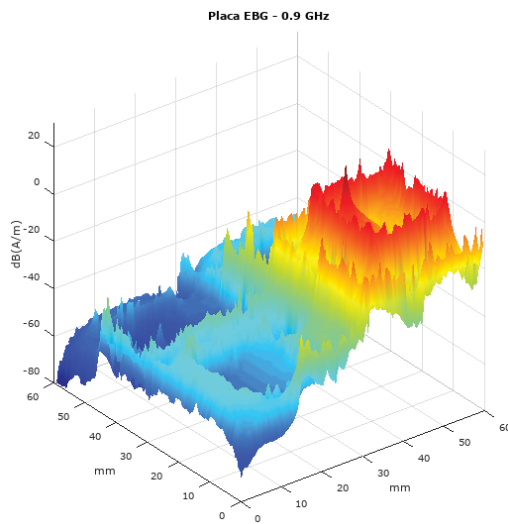
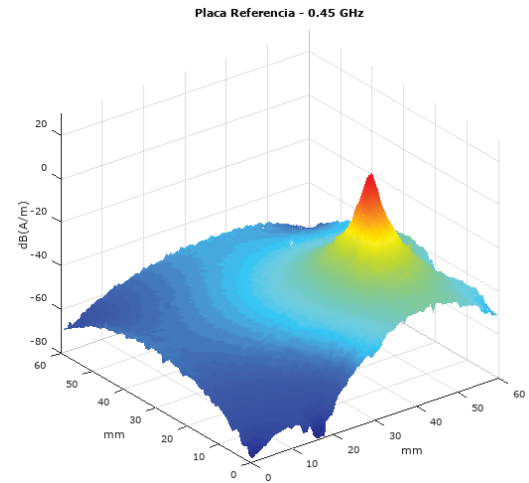
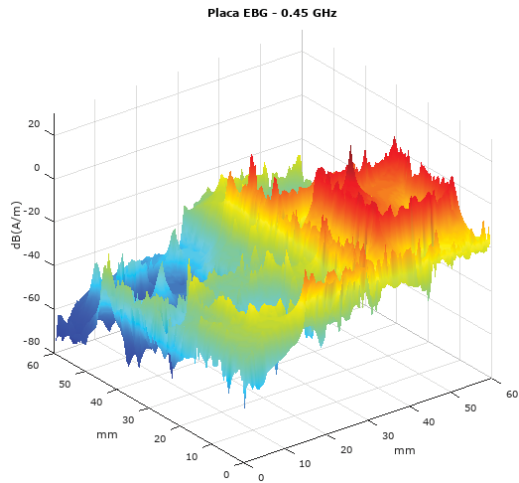
Placa EBG - 18 GHz



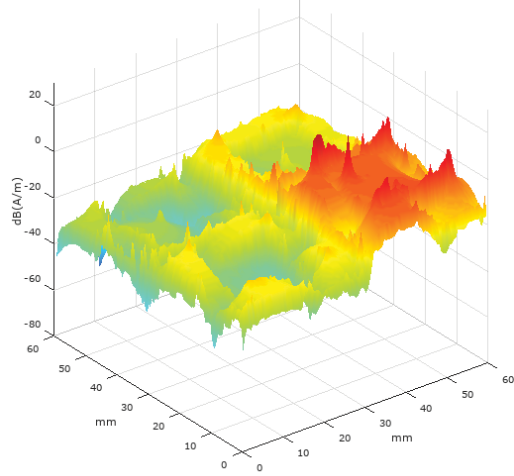
Placa Referencia - 18 GHz



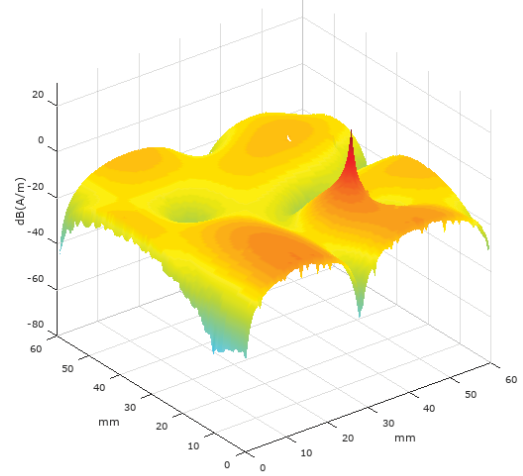
APÊNDICE 4 – DISTRIBUIÇÃO DOS CAMPOS MAGNETICOS NAS DUAS PLACAS



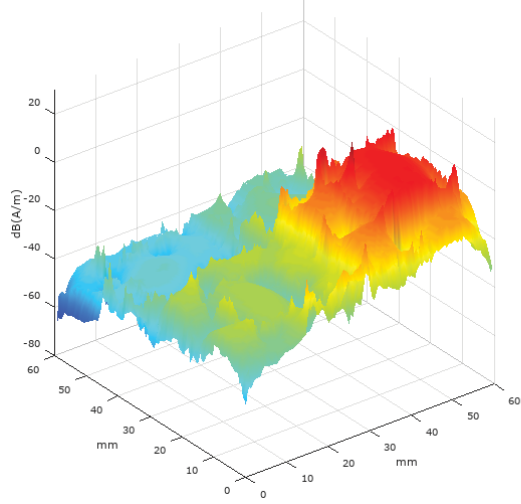
Placa EBG - 3.15 GHz



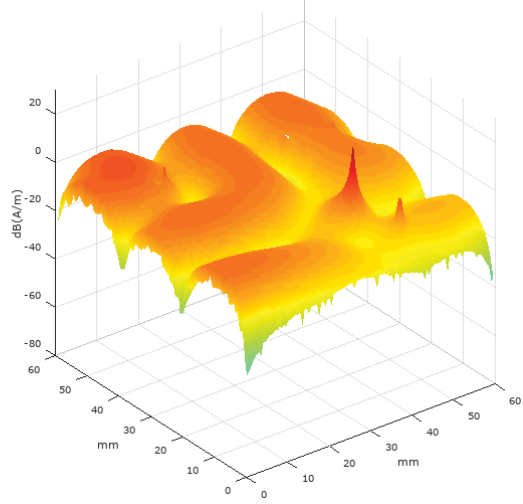
Placa Referencia - 3.15 GHz



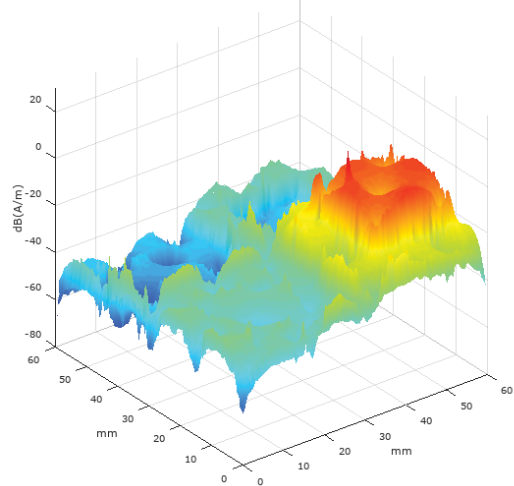
Placa EBG - 4.05 GHz



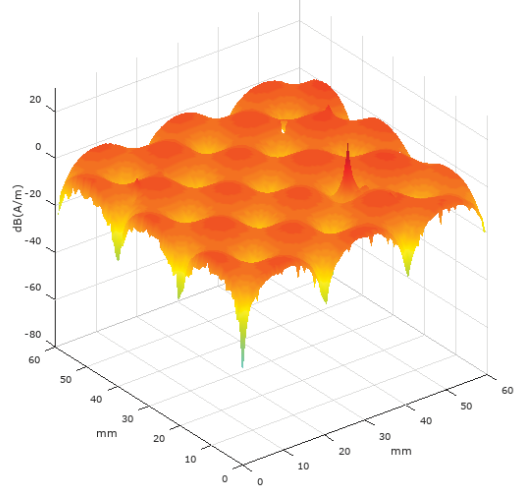
Placa Referencia - 4.05 GHz



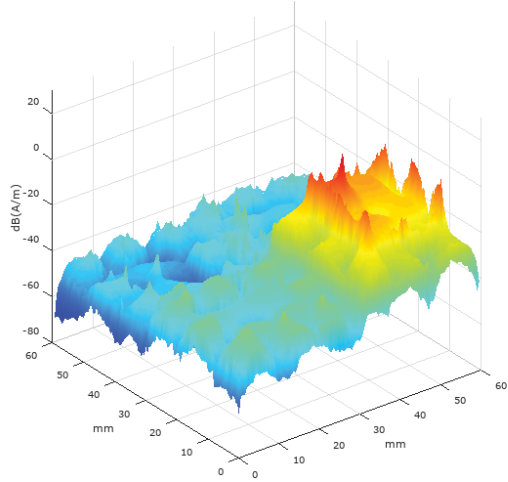
Placa EBG - 5.4 GHz



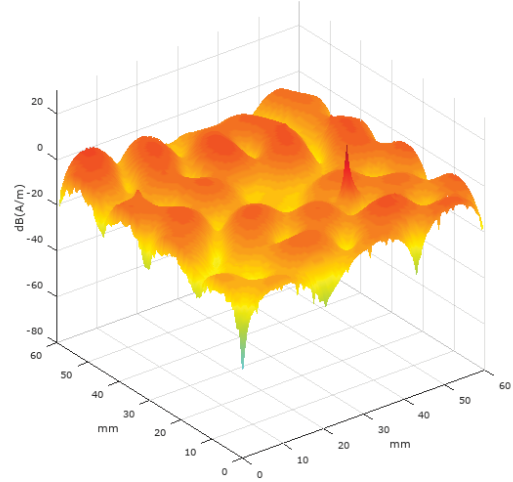
Placa Referencia - 5.4 GHz



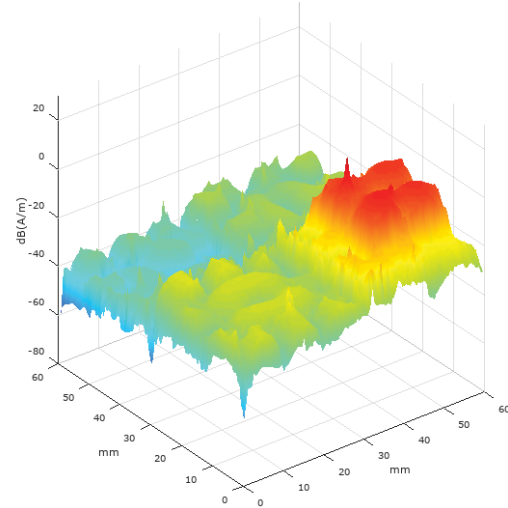
Placa EBG - 6.3 GHz



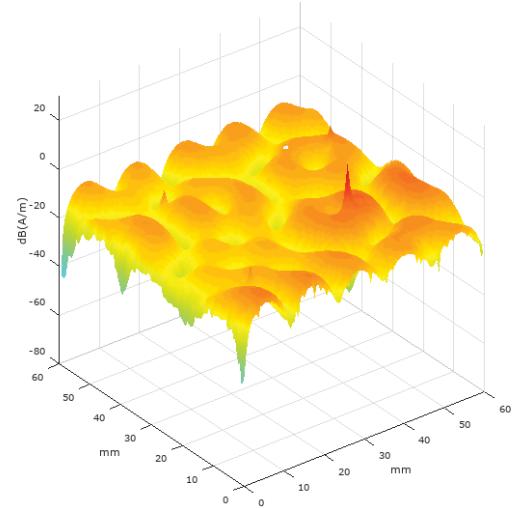
Placa Referencia - 6.3 GHz



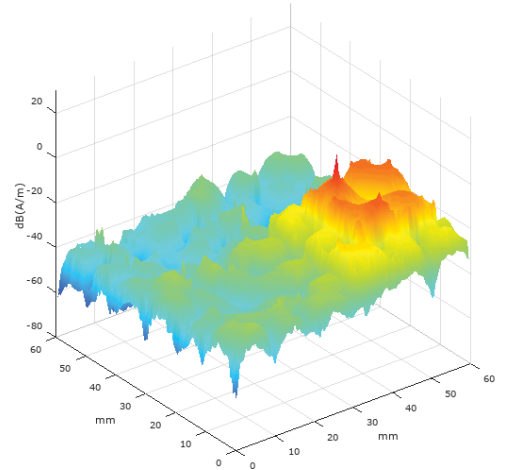
Placa EBG - 7.2 GHz



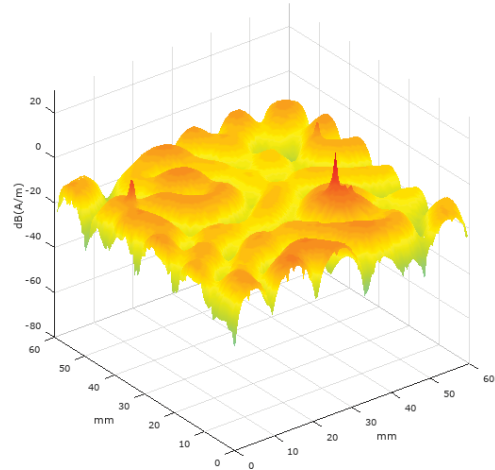
Placa Referencia - 7.2 GHz



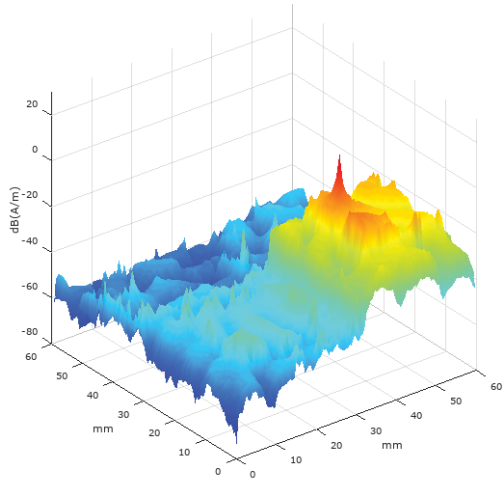
Placa EBG - 8.1 GHz



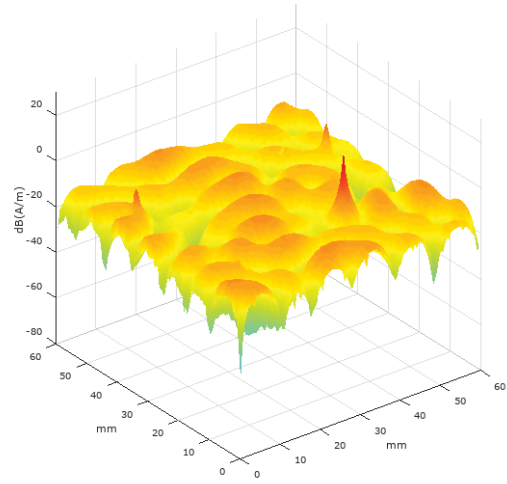
Placa Referencia - 8.1 GHz



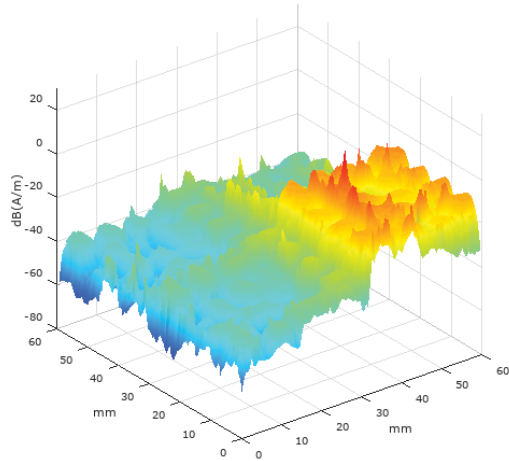
Placa EBG - 9 GHz



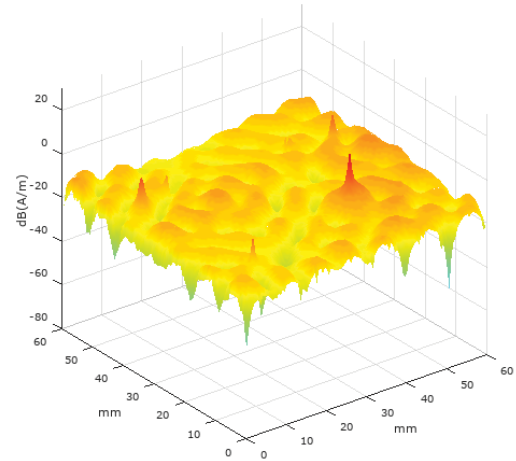
Placa Referencia - 9 GHz



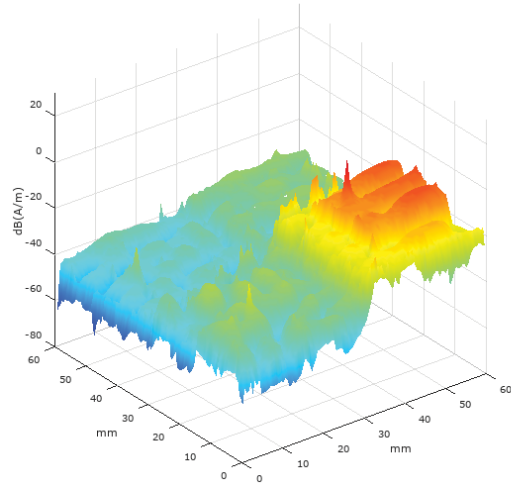
Placa EBG - 10.35 GHz



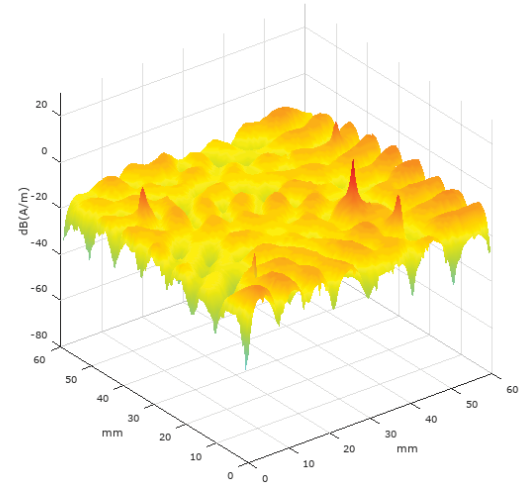
Placa Referencia - 10.35 GHz



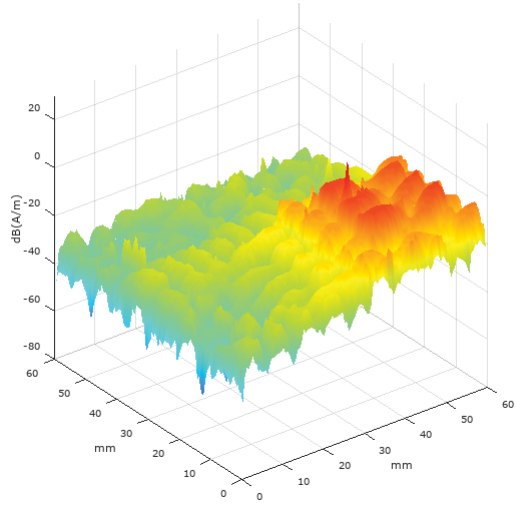
Placa EBG - 11.25 GHz



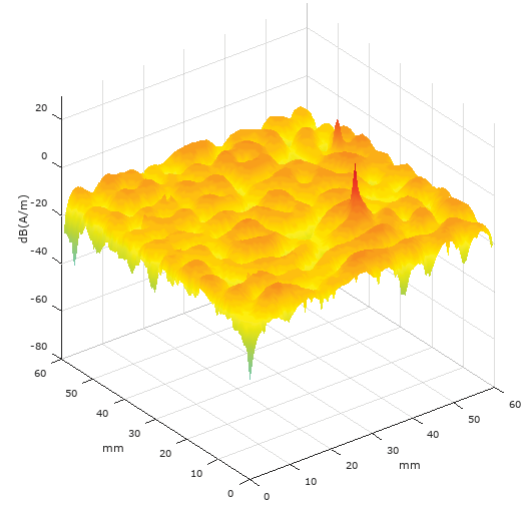
Placa Referencia - 11.25 GHz



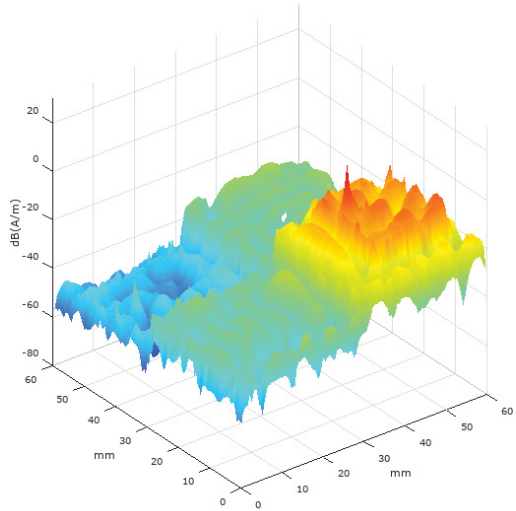
Placa EBG - 12.15 GHz



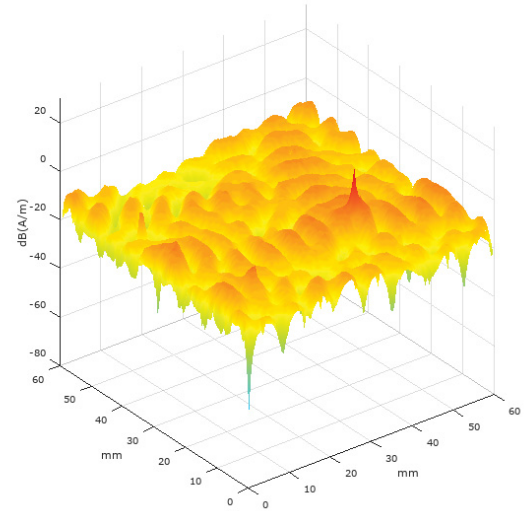
Placa Referencia - 12.15 GHz



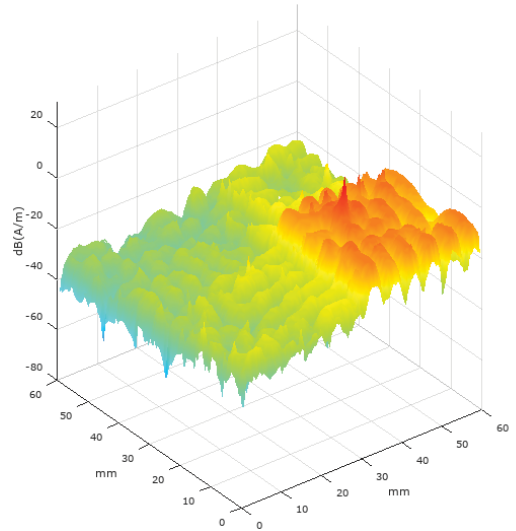
Placa EBG - 13.05 GHz



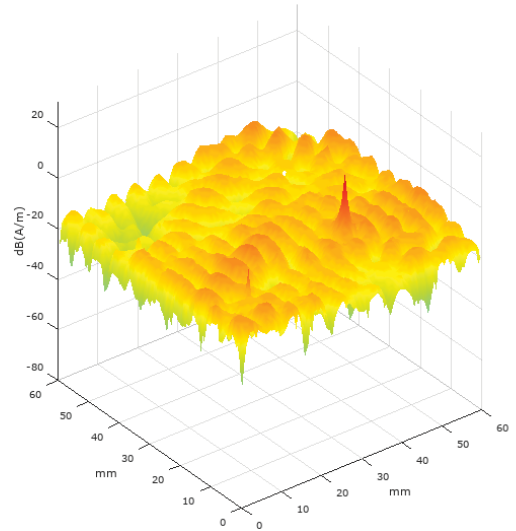
Placa Referencia - 13.05 GHz



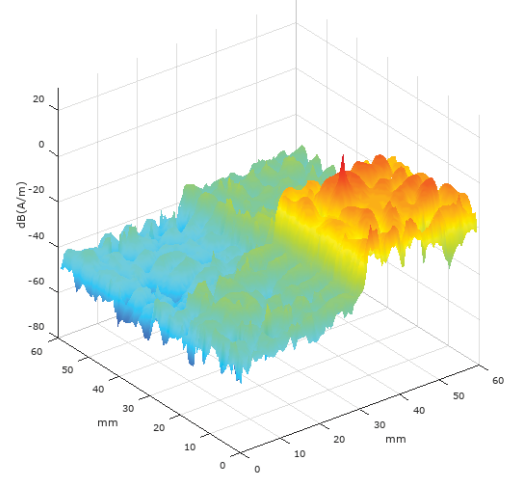
Placa EBG - 14.4 GHz



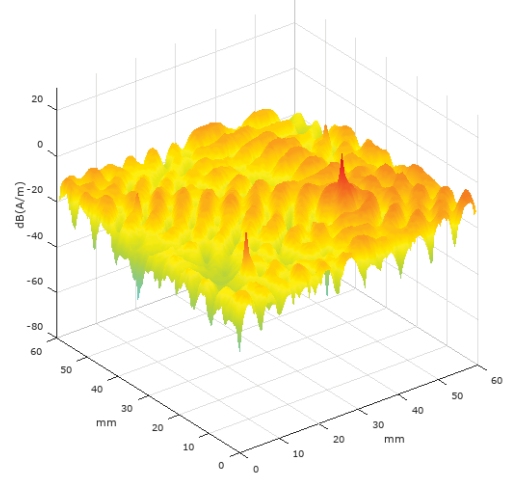
Placa Referencia - 14.4 GHz



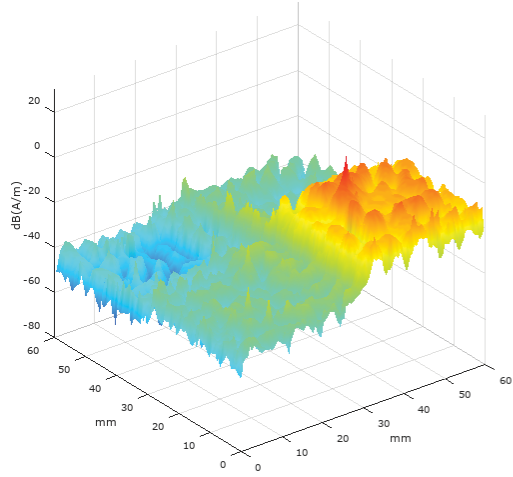
Placa EBG - 15.3 GHz



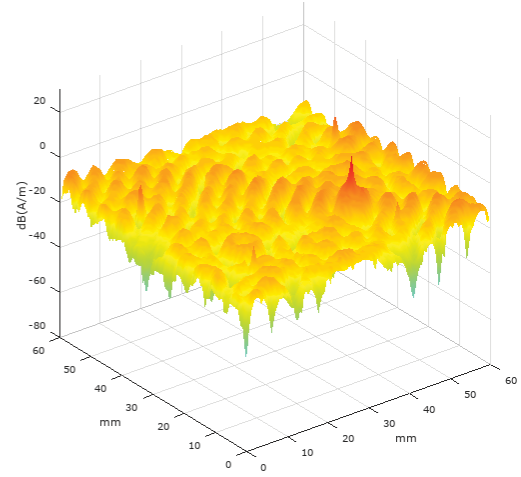
Placa Referencia - 15.3 GHz



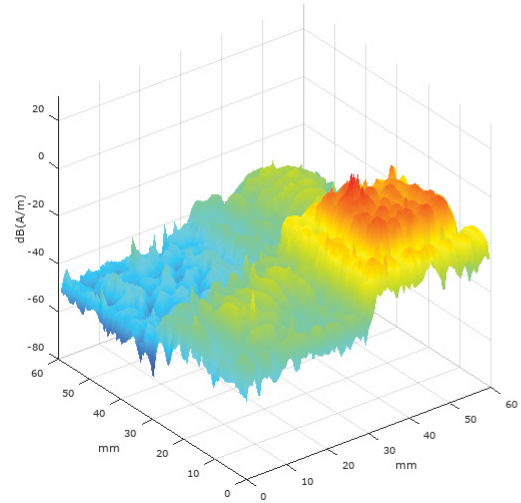
Placa EBG - 16.2 GHz



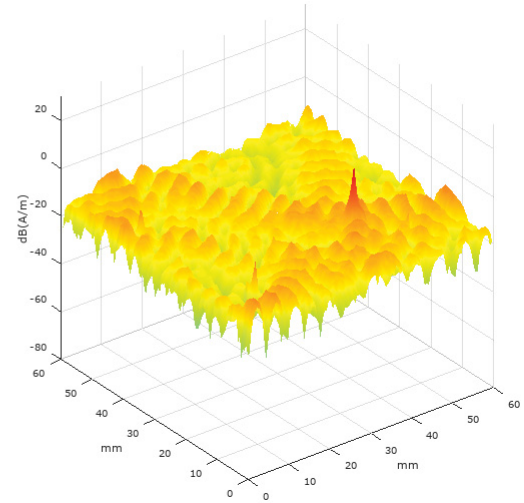
Placa Referencia - 16.2 GHz

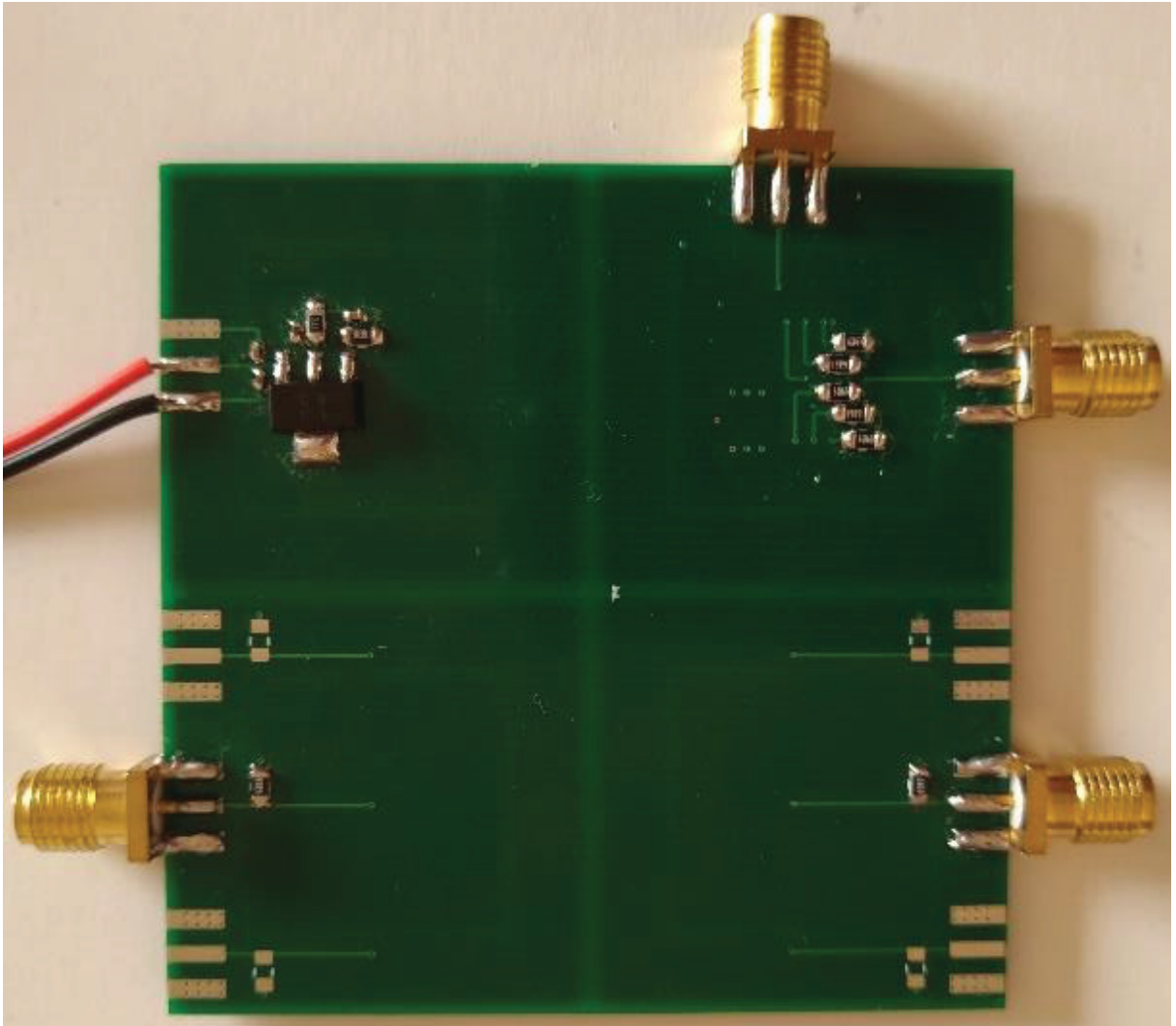


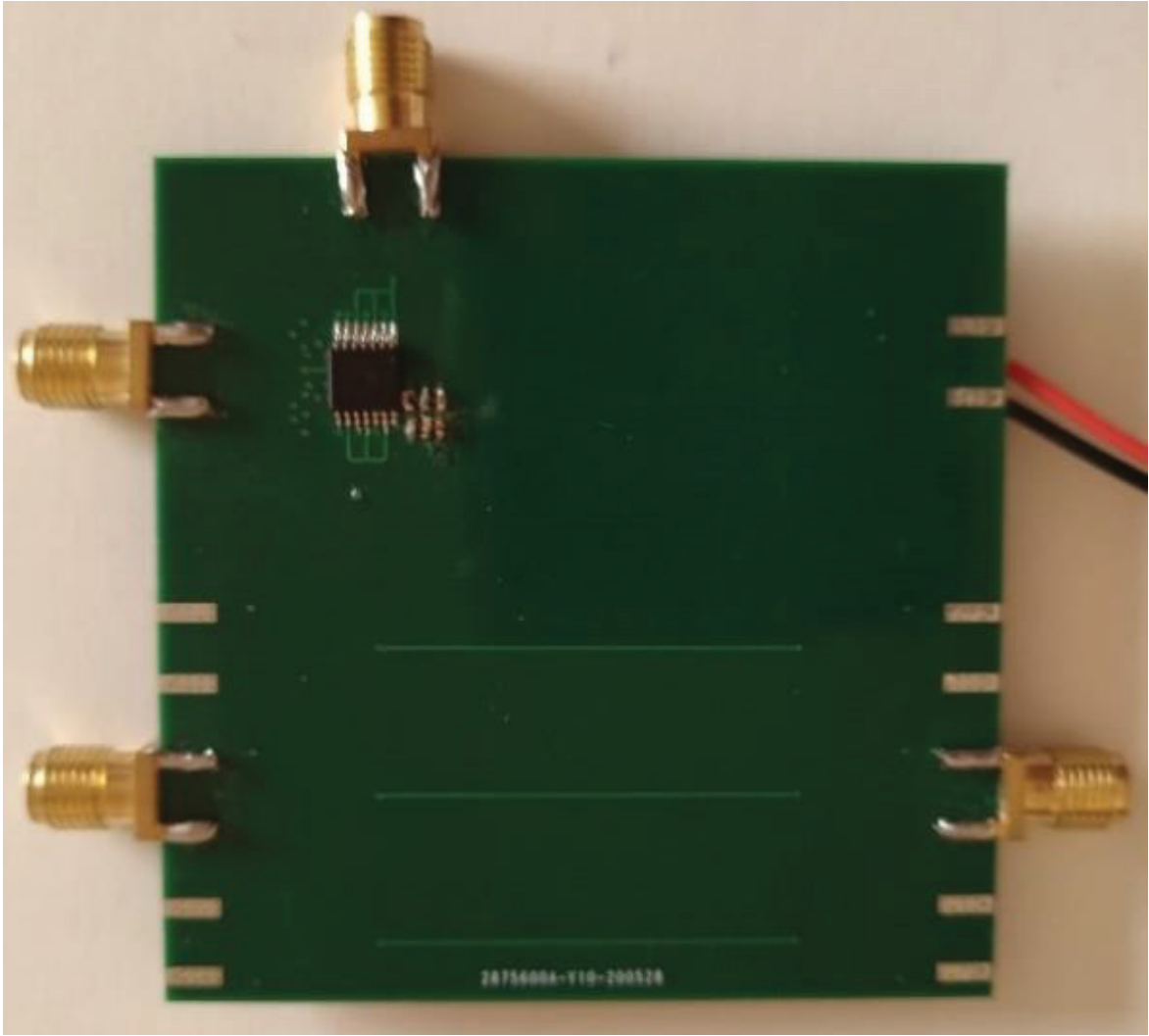
Placa EBG - 18 GHz

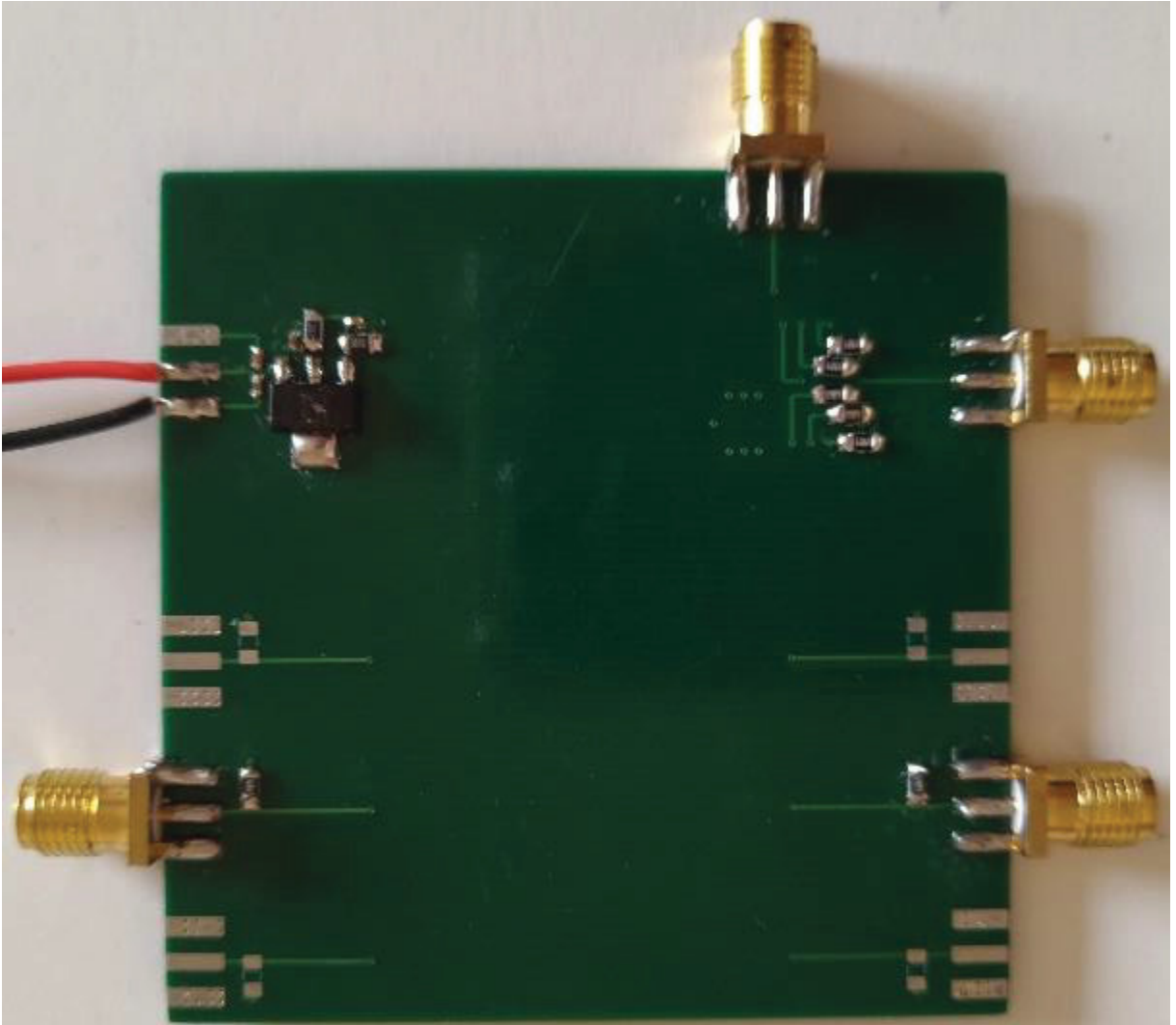


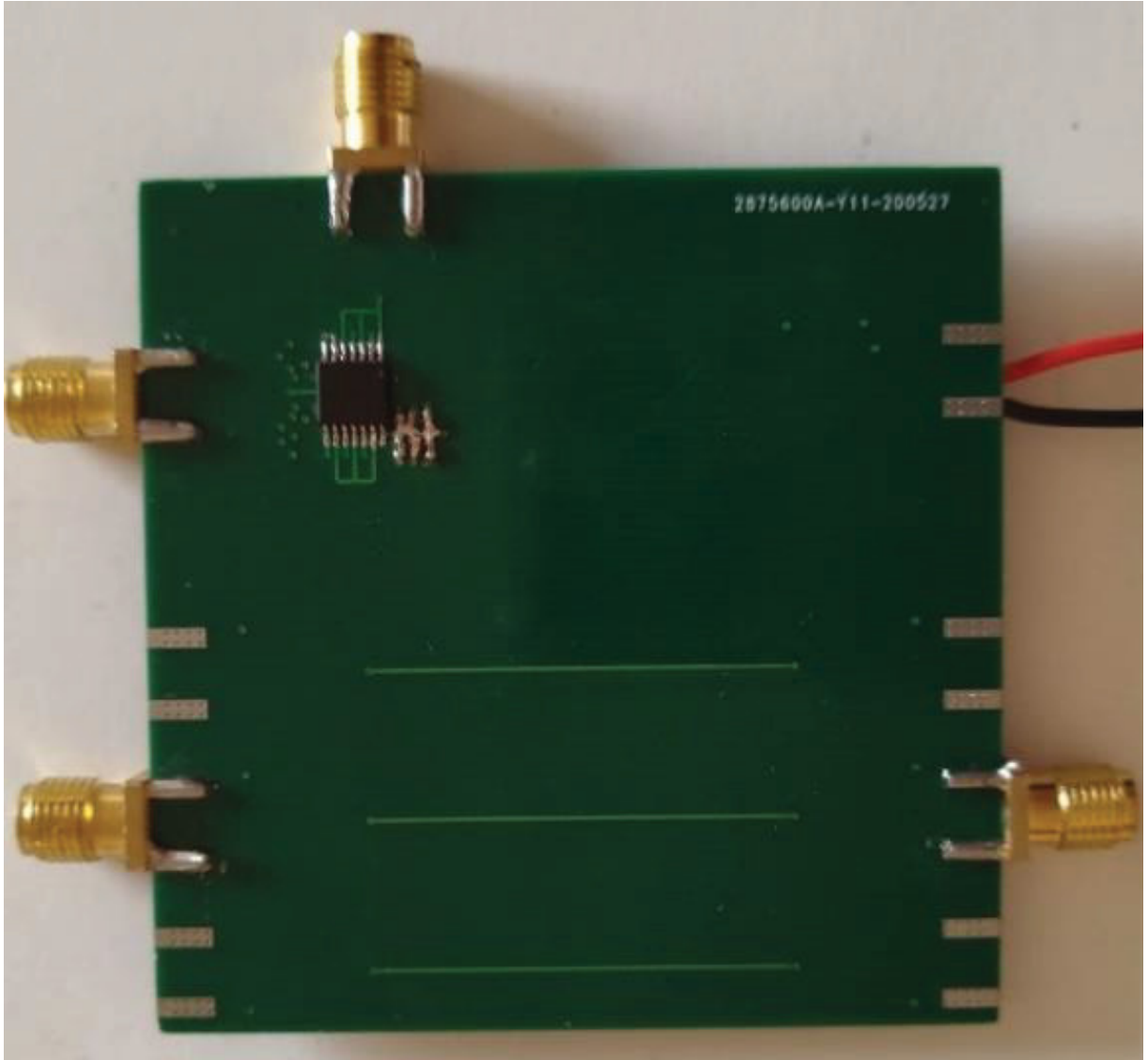
Placa Referencia - 18 GHz



APÊNDICE 5 – IMAGENS DAS PCBs FABRICADAS

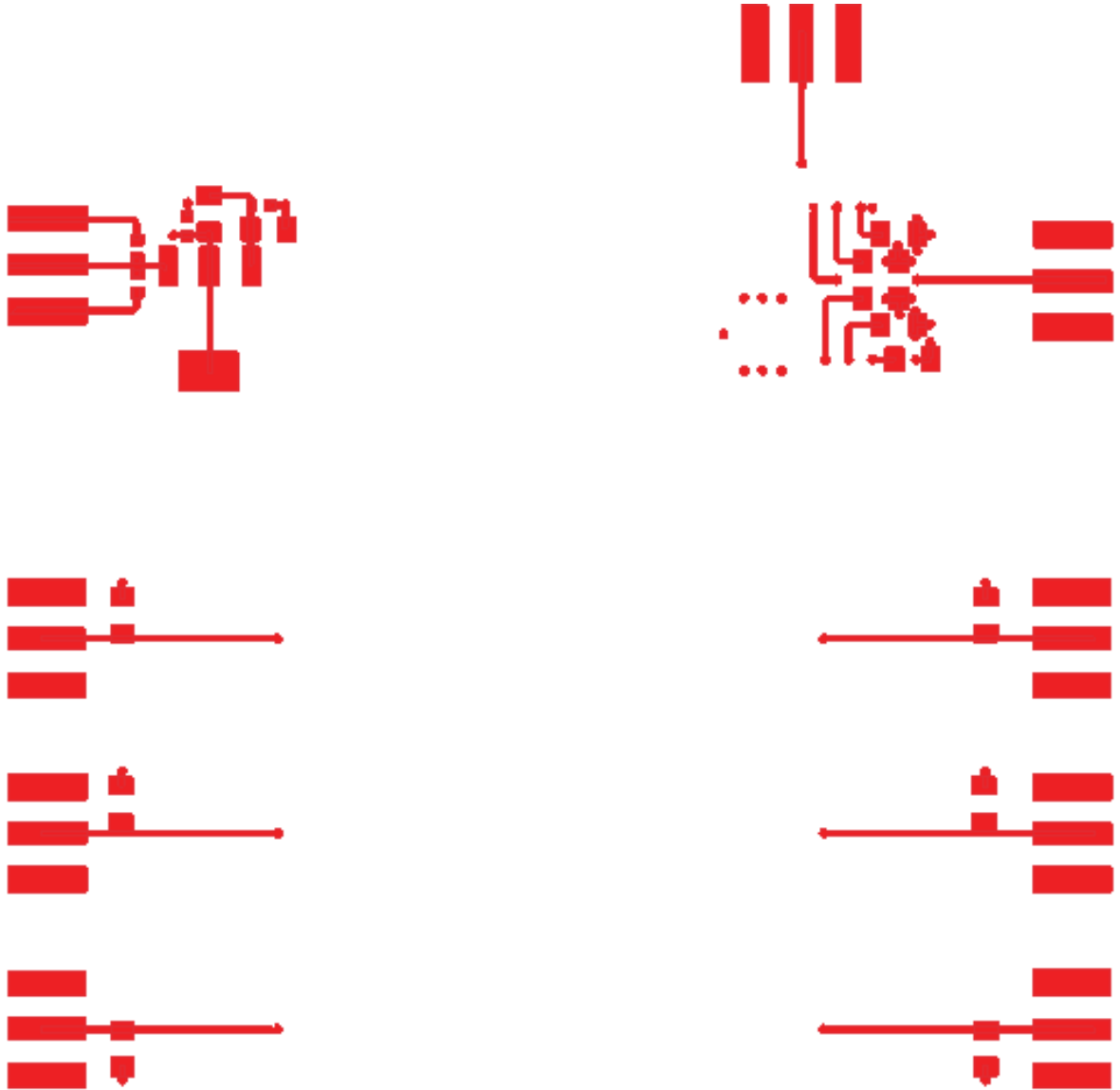




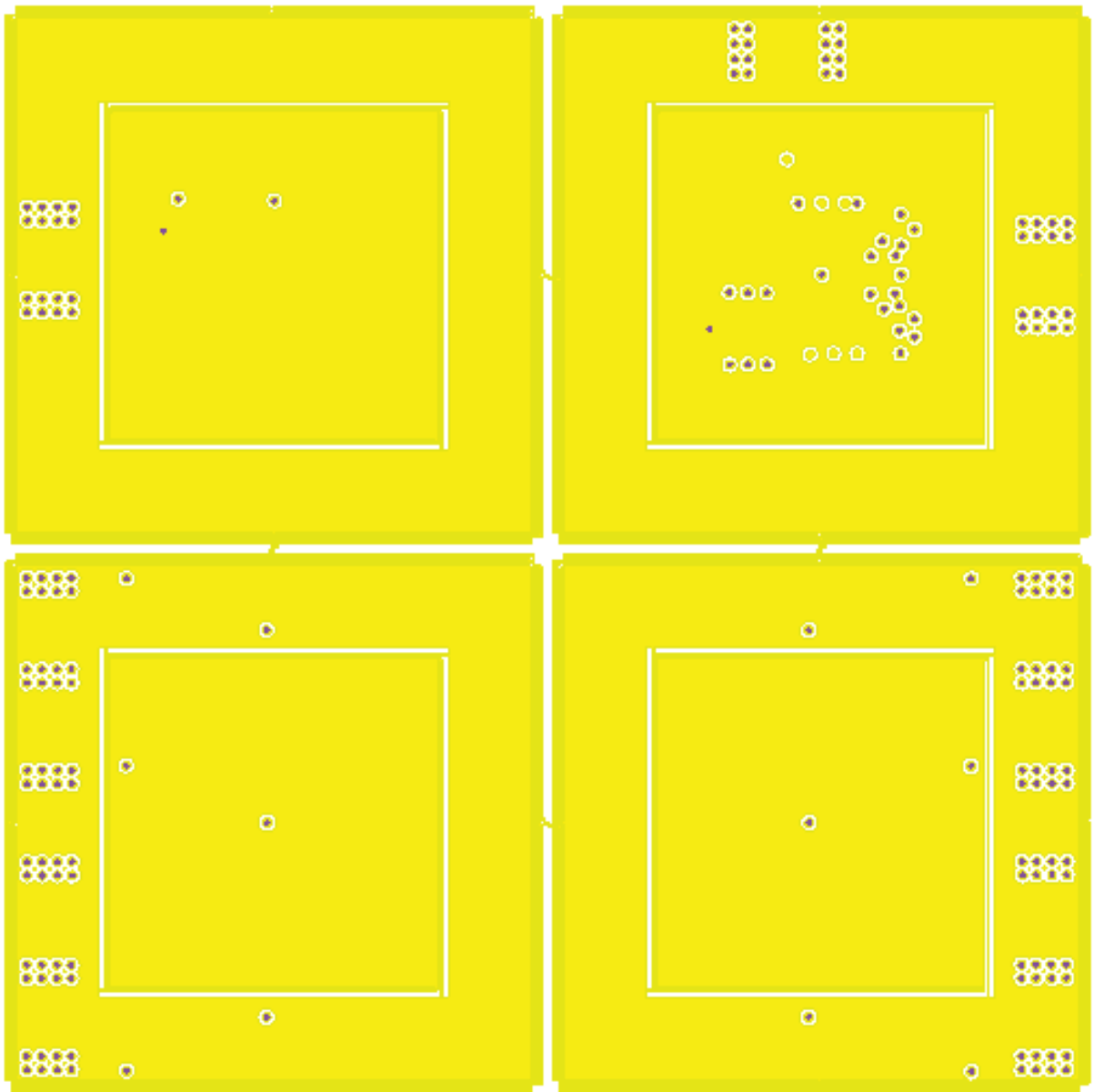


APÊNDICE 6 – IMAGENS DAS CAMADAS DE FABRICAÇÃO

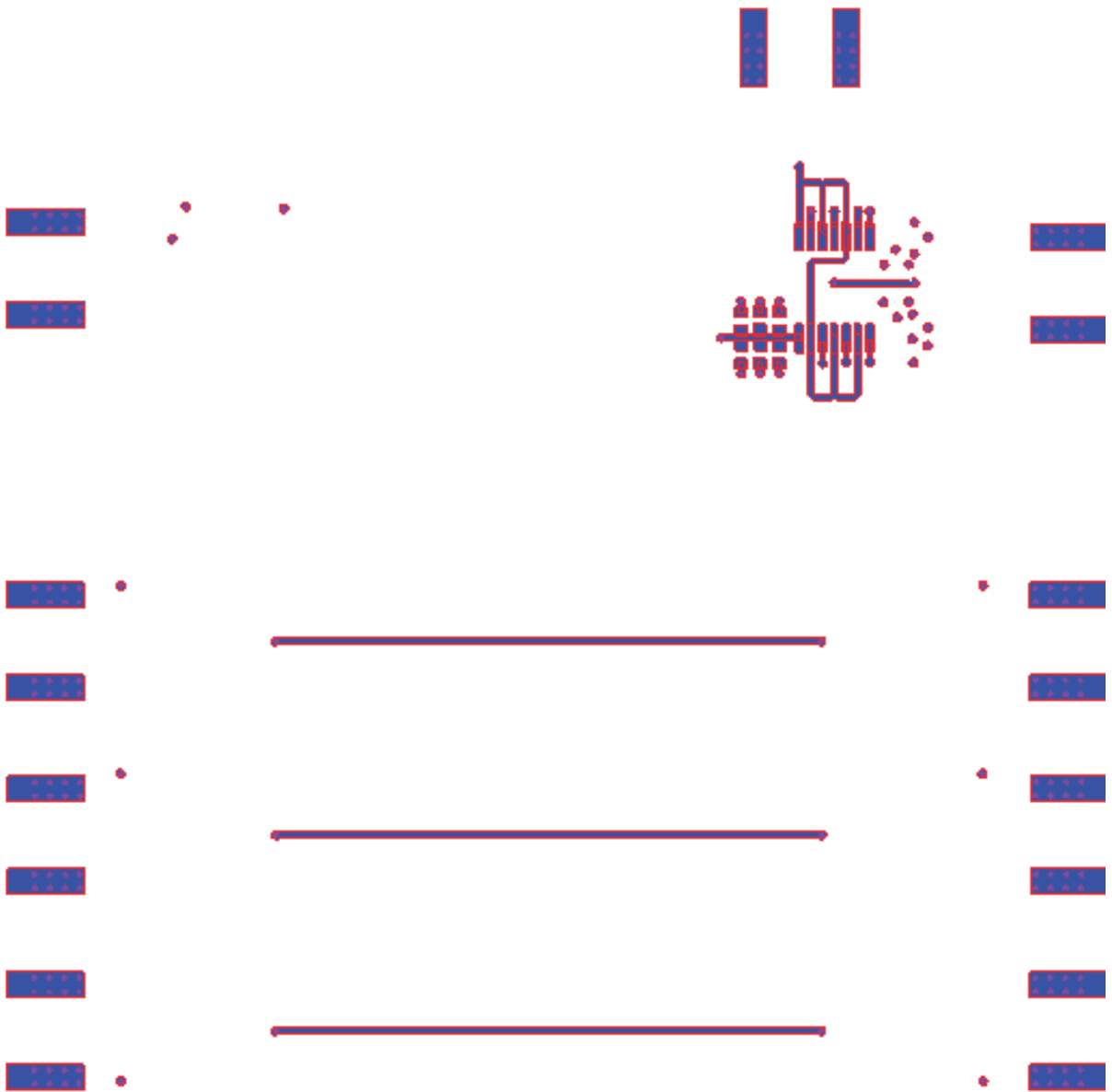
Camada TOP (1) da PCB EBG.



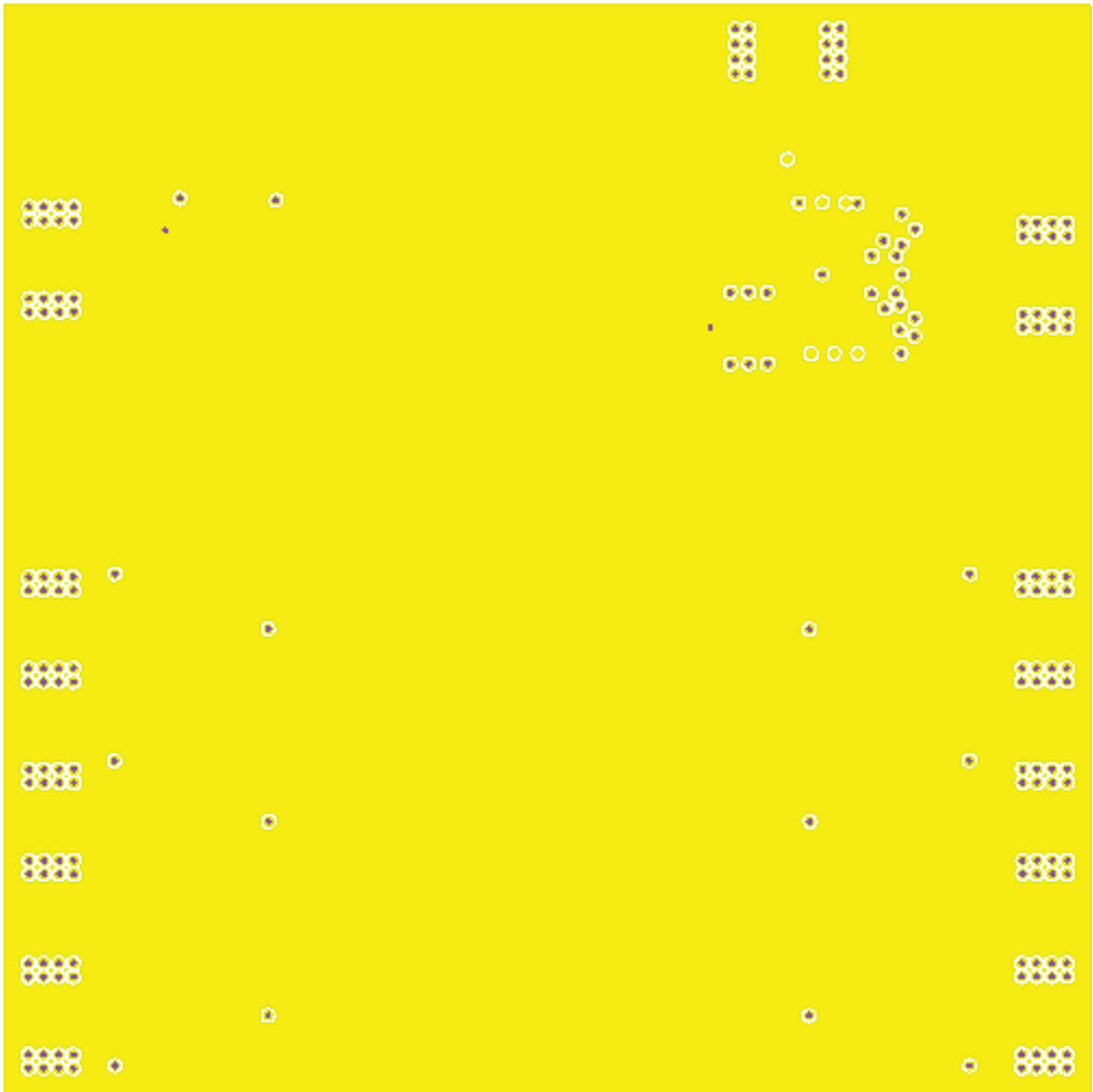
Camada VDD (2) da PCB EBG.



Camada Bottom (4) da PCB EBG.



Camada VDD (2) da PCB Referência.



APÊNDICE 7 – CÉLULA EBG EM ESCALA