

UNIVERSIDADE FEDERAL DO PARANÁ - UFPR
Programa de Pós-Graduação em Engenharia Elétrica - PPGEE
Departamento de Engenharia Elétrica - DELT
Grupo de Concepção de Circuitos e Sistemas Integrados - GICS

POLYANA CAMARGO DE LACERDA

**ANÁLISE DE RUÍDO DE FASE EM OSCILADORES MOS BASEADA NO GRAU
DE INVERSÃO DOS TRANSISTORES**

CURITIBA

2016

POLYANA CAMARGO DE LACERDA

**ANÁLISE DE RUÍDO DE FASE EM OSCILADORES MOS BASEADA NO GRAU
DE INVERSÃO DOS TRANSISTORES**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica – PPGEE, Departamento de Engenharia Elétrica, Setor de Tecnologia, Universidade Federal do Paraná, como requisito parcial à obtenção do grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Oscar da Costa Gouveia Filho.

CURITIBA

2016

FOLHA DE APROVAÇÃO

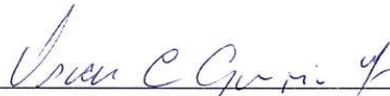
POLYANA CAMARGO DE LACERDA

**ANÁLISE DE RUÍDO DE FASE EM OSCILADORES MOS BASEADA NO GRAU
DE INVERSÃO DOS TRANSISTORES**


Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica – PPGEE, Departamento de Engenharia Elétrica, Setor de Tecnologia, Universidade Federal do Paraná, como requisito parcial à obtenção do grau de Mestre em Engenharia Elétrica.

Aprovada em 24/08/16

BANCA EXAMINADORA



Prof. Dr. Oscar da Costa Gouveia Filho – UFPR - Orientador



Prof. Ph.D. Bernardo Rego Barros de Almeida Leite - UFPR



Prof. Ph.D. Eduardo Gonçalves de Lima – UFPR



Prof. Ph.D. Volnei Antonio Pedroni – UTFPR – Banca Externa

DEDICATÓRIA

Eu, Polyana, dedico esta dissertação de mestrado a todos que eu amo.

AGRADECIMENTOS

Agradeço a Deus, por me dar inspiração todos os dias para poder aproveitar os melhores e mais singelos momentos da vida. Aos meus familiares e pessoas queridas, por me darem todo o amor, carinho e apoio durante esse período do mestrado.

Ao Prof. Dr. Oscar Gouveia da Costa Filho por ter me orientado e ajudado na realização deste trabalho. A todo o grupo de pesquisa GICS da UFPR, professores e alunos, por terem auxiliado no desenvolvimento deste trabalho. Agradeço a Sra. Magali De Matos, do Laboratório IMS da Universidade de Bordeaux, por ter realizado as medidas nos circuitos que foram fabricados, e que tornou possível assim, a conclusão deste trabalho.

À UFPR por ter disponibilizado os recursos materiais para a realização da pesquisa, através de acordos firmados com as empresas CADENCE e MOSIS. Enfim, agradeço a todas as pessoas que contribuíram de alguma forma para que eu pudesse realizar este sonho de fazer o mestrado em Engenharia Elétrica.

“E os sonhos não envelhecem...”

Clube da Esquina nº2 – Milton Nascimento, Lô Borges e Márcio Borges

RESUMO

Neste trabalho, foi desenvolvido um método de análise de ruído de fase de osciladores MOS baseado no grau de inversão dos transistores, com o objetivo de demonstrar como o nível de inversão do transistor influencia o resultado do ruído de fase em um oscilador. Foi apresentado o modelo do transistor MOS baseado no conceito do nível de inversão de operação do transistor e o uso deste conceito para definir o ruído térmico e o ruído $1/f$ do dispositivo. Em relação ao modelo de ruído de fase utilizado, a teoria está fundamentada na identificação da função de sensibilidade ao impulso – ISF do oscilador a ser analisado e do ruído estacionário ou ciclo-estacionário gerado pela fonte de ruído do circuito. Neste caso, para ser evidenciada a contribuição do ruído do transistor MOS no ruído de fase do circuito, foram analisados transistores operando em níveis de inversão moderada e forte. Foi utilizada a topologia de oscilador Colpitts de Sinal de Excursão Melhorada (ESCO), como circuito base para o desenvolvimento de um método de análise do ruído de fase. O projeto dos ESCOs foi desde a etapa de cálculo e simulação até fabricação e medição. O desempenho referente ao ruído de fase foi comparado com os resultados calculados pelo modelo proposto, os resultados obtidos por simulação e os medidos. A partir dos resultados obtidos, foi constatado que osciladores projetados com transistores operando em nível de inversão maior apresentaram melhor ruído de fase.

Palavras chave: Transistor MOS; Ruído $1/f$; Oscilador Colpitts; ISF; Ruído de fase.

ABSTRACT

In this study, a method of oscillator phase noise analysis based on transistor MOS inversion level was developed, in order to demonstrate how the transistor inversion level influences the result of phase noise in an oscillator. It was presented MOS transistor model based on the concept of transistor operation inversion level and use of this concept to define thermal and $1/f$ noise of the device. In relation to the used phase noise model, the theory is based on the identification of the oscillator impulse sensitivity function - ISF to be analyzed and the stationary noise or cyclo-stationary generated by circuit noise source. In this case, to be evidenced MOS transistor noise contribution to the phase noise of the circuit, transistors operating at moderate and strong inversion levels were analyzed. It was used Enhanced Swing Colpitts Oscillator (ESCO) topology, as a base circuit to develop a method of analysis of the phase noise. The design of ESCO was from the calculation step and simulation to manufacturing and measurement. The performance related to the phase noise was compared with the results calculated by the proposed model, the results obtained by simulation and measurement. From the results, it was verified oscillators designed with transistors operating at higher inversion level showed better phase noise.

Keywords: MOS Transistor; $1/f$ Noise; Oscillator Colpitts; ISF; Phase noise.

LISTA DE ILUSTRAÇÕES

Figura 1 - Esquema simplificado dos conceitos teóricos utilizados no desenvolvimento do trabalho.	4
Figura 2 - Saída de um oscilador ideal no domínio do tempo e o espectro de frequência correspondente [5].	8
Figura 3 - Espectro de frequência do oscilador ideal e do oscilador real [5].	9
Figura 4 - <i>Jitter</i> no domínio do tempo relacionado ao ruído de fase no domínio da frequência [5].	9
Figura 5 - O espectro do ruído de fase [14].	11
Figura 6 - Circuito equivalente de um oscilador LC [14].	11
Figura 7. Modelo da resposta ao impulso da fase e da amplitude [6].	13
Figura 8. (a) Impulso injetado no pico, (b) Impulso injetado na passagem por zero, e (c) Efeito da não linearidade na amplitude e na fase do oscilador no espaço de estado [6].	13
Figura 9 - ISF do Oscilador LC [7].	15
Figura 10. a) Densidade espectral de potencia de $S\phi(\omega)$. b) Espectro de potência do ruído de fase $\mathcal{L}(\Delta\omega)$ [6].	16
Figura 11 - a) Circuito do ESCO; b) Circuito equivalente de pequenos sinais do ESCO [11].	20
Figura 12 - Fluxograma de desenvolvimento do projeto.	23
Figura 13 - Circuito do ESCO utilizado nas simulações CC, de transitório e em regime permanente periódico.	24
Figura 14 - Circuito utilizado para obter a curva de ruído do transistor do oscilador.	25
Figura 15 - Exemplo de obtenção da frequência de corte a partir da curva do ruído do transistor.	26
Figura 16 - Circuito utilizado na simulação transiente para obter a curva da ISF.	26
Figura 17 - Exemplo de sinal de saída de referência do ESCO usado para determinar a ISF.	27
Figura 18 - <i>Layout</i> do ESCO.	31
Figura 19 - Detalhe do <i>layout</i> do ESCO.	31
Figura 20 - Corrente de dreno i_D dos circuitos ao longo de um período de oscilação.	32
Figura 21 - v_D e v_S do circuito 1 em um período de oscilação.	33
Figura 22 - v_D e v_S do circuito 2 em um período de oscilação.	33
Figura 23 - v_D e v_S do circuito 3 em um período de oscilação.	33
Figura 24 - v_D e v_S do circuito 4 em um período de oscilação.	34
Figura 25 - Ruído do transistor do circuito 1 calculado e simulado.	35
Figura 26 - Ruído do transistor do circuito 2 calculado e simulado.	35
Figura 27 - Ruído do transistor do circuito 3 calculado e simulado.	35
Figura 28 - Ruído do transistor do circuito 4 calculado e simulado.	36
Figura 29 - Curvas das ISFs do circuito 1.	36
Figura 30 - Curvas das ISFs do circuito 2.	37
Figura 31 - Curvas das ISFs do circuito 3.	37
Figura 32 - Curvas das ISFs do circuito 4.	37
Figura 33 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 1.	38

Figura 34 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 2.....	39
Figura 35 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 3.....	39
Figura 36 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 4.....	40
Figura 37 - Curvas do ruído de fase calculado e simulado do circuito 1.....	41
Figura 38 - Curvas do ruído de fase calculado e simulado do circuito 2.....	41
Figura 39 - Curvas do ruído de fase calculado e simulado do circuito 3.....	42
Figura 40 - Curvas do ruído de fase calculado e simulado do circuito 4.....	42
Figura 41 – Corrente ID para diferentes níveis de inversão.....	44
Figura 42 - v_D e v_S do circuito 3 com $f = 203$ em um período de oscilação.....	44
Figura 43 - v_D e v_S do circuito 3 com $f = 239$ em um período de oscilação.....	45
Figura 44 - v_D e v_S do circuito 3 com $f = 277$ em um período de oscilação.....	45
Figura 45 – v_D e v_S do circuito 3 com $f = 320$ em um período de oscilação.....	45
Figura 46 - Ruído do transistor do circuito 3 com $f = 203$ calculado e simulado.....	46
Figura 47 - Ruído do transistor do circuito 3 com $f = 239$ calculado e simulado.....	46
Figura 48 - Ruído do transistor do circuito 3 com $f = 277$ calculado e simulado.....	47
Figura 49 - Ruído do transistor do circuito 3 com $f = 320$ calculado e simulado.....	47
Figura 50 - Curvas das ISFs do circuito 3 com $f = 203$	48
Figura 51 - Curvas das ISFs do circuito 3 com $f = 239$	48
Figura 52 - Curvas das ISFs do circuito 3 com $f = 277$	49
Figura 53 - Curvas das ISFs do circuito 3 com $f = 320$	49
Figura 54 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 3 com $f = 203$	50
Figura 55 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 3 com $f = 239$	50
Figura 56 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 3 com $f = 277$	51
Figura 57 – Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 3 com $f = 320$	51
Figura 58 - Ruído de fase do circuito 3 com $f = 203$ calculado e simulado e medido.	52
Figura 59 - Ruído de fase do circuito 3 com $f = 239$ calculado e simulado e medido.	53
Figura 60 - Ruído de fase do circuito 3 com $f = 277$ calculado e simulado e medido.	53
Figura 61 – Ruído de fase do circuito 3 com $f = 320$ calculado e simulado e medido.	54
Figura 62 – Resultado do ruído de fase medido para o circuito 3 com $f = 320$	55
Figura 63 - Detalhe da configuração dos equipamentos de medida.....	55
Figura 64 – Detalhe do microscópio e das pontas de prova utilizadas na medição.....	56
Figura 65 – Foto do ESCO fabricado.....	56

LISTA DE SIGLAS

CA	Corrente alternada
CC	Corrente contínua
ESCO	<i>Enhanced swing Colpitts oscillator</i> – oscilador Colpitts de excursão de sinal melhorada
IBM	<i>International Business Machines</i>
ISF	<i>Impulse sensitivity function</i> – função de sensibilidade ao impulso
LTI	<i>Linear time invariant</i> – linear invariante no tempo
LTV	<i>Linear time variant</i> – linear variante no tempo
RFCMOS	<i>Radio frequency complementary metal oxide semiconductor</i>
MOS	<i>Metal oxide semiconductor</i>
NMF	<i>Noise modulation function</i> - função de modulação do ruído
PSD	<i>Power spectral density</i> - Densidade espectral de potência
RF	Radio frequency - Radiofrequência

LISTA DE SÍMBOLOS

α	Função de modulação do ruído
a	Ganho
A	Ampére
A	Amplitude
c	Carrier
C	Capacitância
C	Capacitor
C'_{ox}	Capacitância do óxido
Δ	Varição
dB	Decibéis
f	Frequência
f_c	Frequência de corte
F	Farad
F	Fator empírico de excesso de ruído
g_m	Transcondutância
G	Condutância
G	Giga
Γ	ISF
h	Função de transferência
H	Henry
Hz	Hertz
i	Corrente
$i_{f(r)}$	Nível de inversão direta (reversa)
I_D	Corrente de dreno
I_F	Corrente direta
I_R	Corrente reversa
I_S	Corrente específica
k_B	Constante de Boltzmann
L	Comprimento do canal do transistor
L	Indutor
\mathcal{L}	Ruído de fase

m	Metro
m	Mili
M	Mega
n	Fator de rampa
N_{ot}	Densidade equivalente das armadilhas no óxido
p	Pico
P	Potência
q	Carga do elétron
Q	Fator de qualidade
$Q'_{IS(D)}$	Densidade de carga de inversão referida à fonte (dreno)
s	Segundo
S_{th}	Ruído térmico
S	Densidade espectral de potência
t	Tempo
T	Temperatura absoluta
τ	Tempo
θ	Fase
μ	Micro
μ	Mobilidade dos portadores
v_{sat}	Velocidade de saturação
V	Tensão
V	Volt
V_B	Tensão de substrato
V_G	Tensão de porta
$V_{S(D)}$	Tensão de fonte (dreno)
V_P	Tensão de <i>pinch-off</i>
γ	Fator de excesso de ruído
ϕ	Fase
ϕ_t	Tensão térmica
W	Largura do canal do transistor
ω	Frequência angular
Y	Admitância
Z	Impedância

SUMÁRIO

1 INTRODUÇÃO.....	1
1.1 OBJETIVOS.....	2
1.1.1 Objetivo Geral	2
1.1.2 Objetivos Específicos.....	2
1.2 ORGANIZAÇÃO DA DISSERTAÇÃO	2
2 FUNDAMENTAÇÃO TEÓRICA	4
2.1 MODELO DO TRANSISTOR MOS.....	4
2.2 MODELO DE RUÍDO PARA O TRANSISTOR MOS	7
2.3 ANÁLISE DO RUÍDO DE FASE EM OSCILADORES	8
2.3.1 Função de Sensibilidade ao Impulso - ISF	12
2.3.2 Função de Modulação de Ruído – NMF	17
2.3.3 Cálculo do Ruído de Fase.....	18
2.4 OSCILADOR COLPITTS DE EXCURSÃO DE SINAL MELHORADA – ESCO	19
3 DESENVOLVIMENTO DO MÉTODO DE ANÁLISE DO RUÍDO DE FASE DO ESCO.....	22
4 RESULTADOS	30
4.1 RESULTADOS CALCULADOS E SIMULADOS.....	30
4.2 RESULTADOS CALCULADOS, SIMULADOS E MEDIDOS.....	43
5 CONCLUSÃO	57
REFERÊNCIAS	59

1 INTRODUÇÃO

Atualmente o uso de equipamentos eletrônicos tais como: *smartphones*, *tablets*, *notebooks*, TVs, é algo comum na vida das pessoas nos países desenvolvidos e com crescente demanda nos centros urbanos emergentes ao redor do mundo. Além disso, nos equipamentos mais modernos, seus sistemas de comunicação estão ficando cada vez mais eficientes, para possibilitar a integração por redes com ou sem fio e maior transmissão e recebimento de dados [1-4].

Por isso que a área de desenvolvimento de circuitos integrados apresenta muitas topologias de circuitos para os mais diversos blocos funcionais, tais como: osciladores, LNAs, mixers, PAs, entre outros. Tal diversidade ocorre devido à necessidade de que esses blocos apresentem qualidades indispensáveis dentro do sistema do qual façam parte como: baixo consumo de energia, baixo ruído, menor área de silício, etc. Para cada bloco, uma série de parâmetros é considerada para que seu projeto resulte num circuito com desempenho eficiente.

A partir deste fato, verifica-se que o método de projeto, utilizado para fornecer informações relevantes sobre os parâmetros de base de cada bloco, possui um papel de destaque nesta área de desenvolvimento. Pois, para que os circuitos sejam otimizados, é necessário antes de tudo compreender bem os mecanismos de obtenção de cada parâmetro.

Neste trabalho, o bloco de interesse é o oscilador e o parâmetro a ser estudado é o ruído de fase, que possui alguns modelos clássicos de cálculo como Leeson-Cutler [5] e Hajimiri-Lee [6-7], sendo este último, o modelo adotado na análise do ruído de fase do oscilador. Juntamente com o modelo Hajimiri-Lee, o modelo de transistor MOS baseado no seu grau de inversão [8] e seu respectivo modelo de cálculo de ruído [9], são utilizados na construção desse método. Além disso, a topologia adotada foi do oscilador Colpitts de Excursão de Sinal Melhorada (ESCO) [10-13].

1.1 OBJETIVOS

1.1.1 Objetivo Geral

Este trabalho possui como objetivo geral o desenvolvimento de um método de análise do ruído de fase em osciladores MOS baseada no grau de inversão dos transistores.

1.1.2 Objetivos Específicos

Os objetivos específicos deste trabalho são:

- Projeto de oscilador Colpitts de Excursão de Sinal Melhorada (cálculos, simulação, fabricação do circuito);
- desenvolvimento de um modelo teórico em Matlab da análise do ruído de fase do oscilador;
- desenvolvimento de um modelo semi empírico em Matlab da análise do ruído de fase do oscilador;
- comparação entre os resultados previstos na teoria e os resultados simulados e medidos;
- análise dos resultados.

1.2 ORGANIZAÇÃO DA DISSERTAÇÃO

Neste trabalho, no capítulo 1 foi comentado que existem diversas topologias de blocos funcionais de sistemas de comunicação, e que é importante conhecer como os parâmetros de operação desses blocos são obtidos, para que o método de projeto resulte em um circuito eficiente. Assim, o oscilador foi apresentado como o bloco funcional a ser estudado, além de serem citados os modelos de referência utilizados no desenvolvimento do método de análise do ruído de fase.

O capítulo 2 apresenta a fundamentação teórica utilizada para desenvolver um método de análise de ruído de fase. Primeiramente é explicado o conceito do

modelo do transistor MOS e o modelo do ruído produzido pelo transistor. Em seguida, são apresentados, a análise do ruído de fase em osciladores, os modelos clássicos utilizados para calcular o ruído de fase e a adaptação realizada para este método que se baseia no nível de inversão do transistor. E por último, é mostrada a topologia de oscilador escolhida para este trabalho.

O capítulo 3 mostra os detalhes da construção do método de análise do ruído de fase, os passos realizados para projetar os osciladores e para elaborar o método.

O capítulo 4 mostra os resultados obtidos conforme as situações determinadas no projeto de cada oscilador, onde são apresentados os resultados calculados e simulados para 4 casos diferentes e depois os resultados calculados, simulados e medidos para outros 4 casos.

O capítulo 5 expressa as conclusões em relação aos resultados obtidos e ao método proposto, bem como as sugestões de ampliação e melhoria do método.

2 FUNDAMENTAÇÃO TEÓRICA

Neste capítulo são abordados os conceitos teóricos utilizados como base para o desenvolvimento do método de análise do ruído de fase do ESCO. Nos itens 2.1 e 2.2 são apresentados o modelo para descrever a operação do transistor MOS e modelo de ruído deste dispositivo respectivamente. Já no item 2.3 são abordados, o conceito da análise do ruído de fase em osciladores, os modelos clássicos e a análise a partir da ISF do oscilador, além do conceito das funções de modulação do ruído - NMF. Finalmente, no item 2.4 é mostrada a topologia de oscilador escolhida, e como calcular e projetar este circuito.

A figura 1 ilustra de modo sucinto os conceitos utilizados no trabalho, onde a análise de ruído de fase é baseada na ISF, complementada com o uso da NMF e considerando o transistor como fonte de ruído.

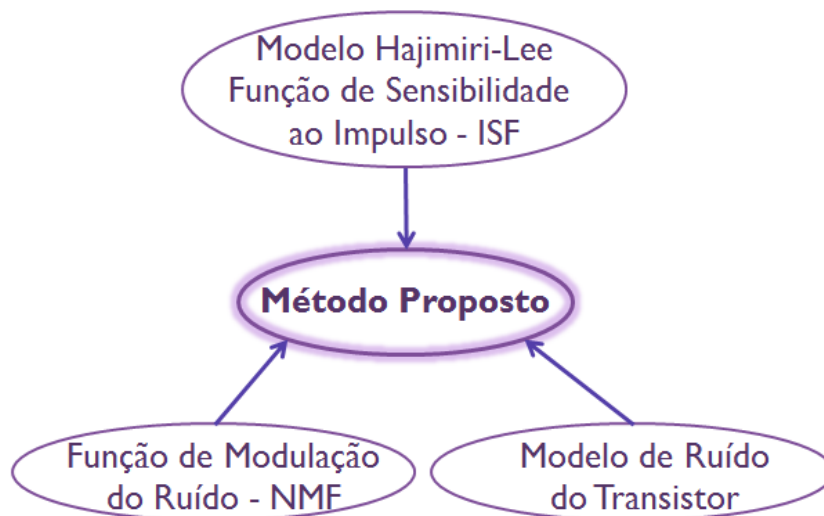


Figura 1 - Esquema simplificado dos conceitos teóricos utilizados no desenvolvimento do trabalho.

2.1 MODELO DO TRANSISTOR MOS

O modelo utilizado neste trabalho para o transistor MOS é o modelo de canal longo baseado no conceito de nível de inversão do transistor [8]. Deste modo, a corrente de dreno do transistor I_D é apresentada como:

$$I_D = I_F - I_R, \quad (2.1)$$

onde I_F e I_R são respectivamente as correntes de saturação direta e reversa, definidas como:

$$I_{F(R)} = \mu C'_{ox} n \frac{W}{L} \frac{\phi_t^2}{2} \left[\left(\frac{Q'_{IS(D)}}{nC'_{ox}\phi_t} \right)^2 - 2 \frac{Q'_{IS(D)}}{nC'_{ox}\phi_t} \right]. \quad (2.2)$$

Em (2.2) μ é a mobilidade dos portadores, C'_{ox} é a capacitância do óxido, n é o fator de rampa, W é a largura do canal do transistor, L é o comprimento do canal do transistor, ϕ_t é a tensão térmica, e $Q'_{IS(D)}$ são as densidades de carga de inversão referida à fonte (dreno).

A densidade de carga de inversão referida à fonte (dreno) normalizada é definida como:

$$q'_{IS(D)} = - \frac{Q'_{IS(D)}}{nC'_{ox}\phi_t} = \sqrt{1 + i_{f(r)}} - 1, \quad (2.3)$$

onde $i_{f(r)}$ é a corrente de saturação direta (reversa) normalizada, chamada também de nível de inversão, definida por:

$$i_{f(r)} = \frac{I_{F(R)}}{I_S}, \quad (2.4)$$

sendo I_S a corrente de normalização dependente dos parâmetros do transistor conforme:

$$I_S = \mu_n C'_{ox} n \frac{\phi_t^2}{2} \frac{W}{L}. \quad (2.5)$$

De acordo com [8], valores de i_f maiores que 100 caracterizam o transistor operando em inversão forte, i_f até 1 operação em inversão fraca e entre 1 e 100, operação em inversão moderada.

A relação entre a corrente de dreno e as tensões nos terminais do transistor é dada por

$$V_P - V_{S(D)} = \phi_t \left[\sqrt{1 + i_{f(r)}} + 2 - \ln(\sqrt{1 + i_{f(r)}} - 1) \right]. \quad (2.8)$$

onde $V_{S(D)}$ é a tensão de fonte (dreno) e V_p é a tensão de *pinch-off*, que pode ser aproximada como

$$V_p = \frac{V_G - V_{T0}}{n}. \quad (2.9)$$

Ainda, na análise de pequenos sinais, a variação da corrente de dreno devido a pequenas variações nas tensões de porta, fonte e dreno é dada por:

$$\Delta I_D = g_{mg} \Delta V_G - g_{ms} \Delta V_S + g_{md} \Delta V_D + g_{mb} \Delta V_B \quad (2.10)$$

onde

$$g_{mg} = \frac{\partial I_D}{\partial V_G}, \quad g_{ms} = \frac{\partial I_D}{\partial V_S}, \quad g_{md} = \frac{\partial I_D}{\partial V_D}, \quad g_{mb} = \frac{\partial I_D}{\partial V_B} \quad (2.11)$$

são as transcondutâncias de porta, fonte, dreno e substrato respectivamente.

Quando a variação nas tensões de porta, fonte e dreno são as mesmas, $\Delta I_D = 0$, logo:

$$g_{mg} + g_{md} + g_{mb} = g_{ms}. \quad (2.12)$$

As transcondutâncias g_{mg} , g_{md} e g_{ms} são suficientes para caracterizar o comportamento do transistor em pequenos sinais. Assim, as transcondutâncias de fonte e dreno em termos do nível de inversão são dadas por:

$$g_{ms(d)} = \frac{2I_S}{\phi_t} (\sqrt{1 + i_{f(r)}} - 1). \quad (2.13)$$

A transcondutância de porta em termos das transcondutâncias de fonte e dreno é dada por

$$g_{mg} = \frac{g_{ms} - g_{md}}{n}, \quad (2.14)$$

na condição de saturação do transistor, $i_r \ll i_f$, então $g_{mg} \cong g_{ms}/n$.

Nas tecnologias submicrométricas o modelo de canal longo, descrito acima, não é suficiente para modelar a corrente de dreno do transistor. Para se obter uma

melhor aproximação no valor da corrente de dreno, no projeto de circuitos, constata-se que a introdução do efeito de saturação da velocidade dos portadores é essencial. Assim a equação da corrente de dreno é modificada passando a ser escrita como

$$I_D = I_S(i_f - i_r) \frac{1}{1 + \varepsilon(\sqrt{1+i_f} - \sqrt{1+i_r})} \quad (2.15)$$

onde

$$\varepsilon = \frac{\phi_t \mu}{L v_{sat}}. \quad (2.16)$$

e v_{sat} é a velocidade de saturação dos portadores.

2.2 MODELO DE RUÍDO PARA O TRANSISTOR MOS

De acordo com [8] o ruído térmico ocorre devido ao movimento de elétrons e lacunas, e é independente da direção da corrente no dispositivo, se a velocidade de deriva é maior ou menor que a velocidade térmica, como no caso de resistores e transistores operando abaixo da condição normal. E considerando o caso do transistor saturado, a densidade espectral de potência – PSD do ruído térmico conforme [9], é dada por:

$$S_{th} = 4k_B T g_{ms} \gamma, \quad (2.17)$$

onde k_B é a constante de Boltzmann, T é a temperatura absoluta, g_{ms} a transcondutância da fonte do transistor obtida a partir da equação (2.13) e γ é o fator de excesso de ruído:

$$\gamma = 1 + \frac{2}{3} \left(\frac{\sqrt{1+i_f}-1}{\sqrt{1+i_f}+1} \right). \quad (2.18)$$

Ainda conforme [8], todos os dispositivos ativos e alguns passivos como resistores de carbono, apresentam ruído em baixas frequências, conhecido como ruído $1/f$. Este ruído ocorre quando uma corrente direta está fluindo e é produzido devido a uma flutuação na condutância. Segundo [9], o ruído $1/f$, deve ser

considerado nos projetos de baixo ruído de circuitos analógicos em tecnologia CMOS. Assim, a densidade espectral de potência do ruído $1/f$ é dada por:

$$S_{1/f} = \frac{N_{ot}}{WLN^{*2}} \cdot \frac{1}{f} \cdot \frac{1}{(i_f - i_r)} \cdot \ln \left[\frac{1+i_f}{1+i_r} \right] \cdot I_D^2, \quad (2.19)$$

onde N_{ot} é a densidade equivalente das armadilhas no óxido e $N^* = nC'_{ox}\phi_t/q$, sendo q a carga do elétron. N_{ot} pode ser obtido a partir de

$$N_{ot} = \frac{f_c W L C'_{ox} N^*}{\beta g_{m g}}, \quad (2.20)$$

com $\beta = 1/2$ em inversão fraca e $\beta \cong 9/16$ em inversão forte [9].

O modelo apresentado será utilizado para calcular o ruído de fase considerando nível de inversão do transistor, e o modelo de análise do ruído de fase será abordado no item 2.3 a seguir.

2.3 ANÁLISE DO RUÍDO DE FASE EM OSCILADORES

Em um oscilador ideal seu sinal de saída pode ser descrito conforme a equação (2.21).

$$V_{out}(t) = A \cdot f[\omega_0 t + \phi], \quad (2.21)$$

onde A e ϕ são respectivamente a amplitude e a fase do sinal, ω_0 é a frequência angular da portadora e f é uma função periódica em 2π . A representação gráfica desse sinal no domínio do tempo e da frequência, quando f é uma senóide pura, é mostrada na figura 2.

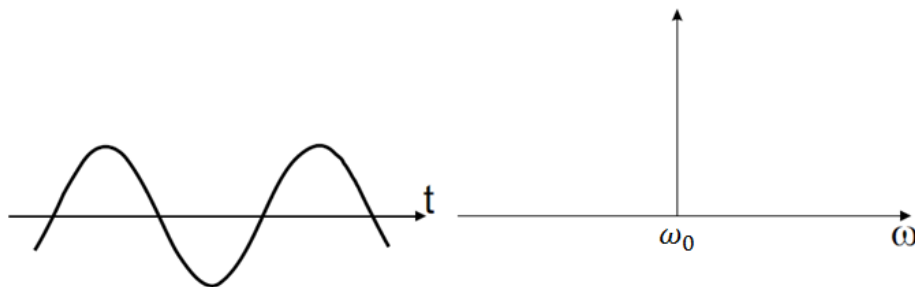


Figura 2 - Saída de um oscilador ideal no domínio do tempo e o espectro de frequência correspondente [5].

Assim, verifica-se que no domínio da frequência o espectro do oscilador consiste em um impulso de Dirac $\pm\omega_0$ [5]. Enquanto que, em um oscilador real a saída é dada por:

$$V_{out}(t) = A(t) \cdot f[\omega_0 t + \phi(t)], \quad (2.22)$$

onde $A(t)$ e $\phi(t)$ são agora funções do tempo respectivamente [6]. Devido às flutuações de $A(t)$ e $\phi(t)$, o espectro de um oscilador real possui bandas laterais em torno da frequência de oscilação, ω_0 conforme a figura 3.

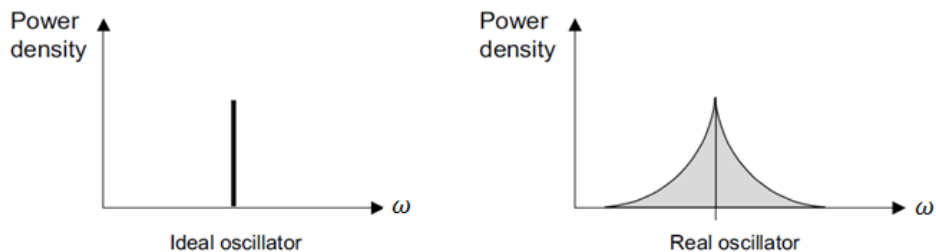


Figura 3 - Espectro de frequência do oscilador ideal e do oscilador real [5].

As flutuações na frequência correspondem ao *jitter* no domínio do tempo, que é uma perturbação aleatória de passagens por zero de um sinal periódico, como pode ser observado na figura 4.

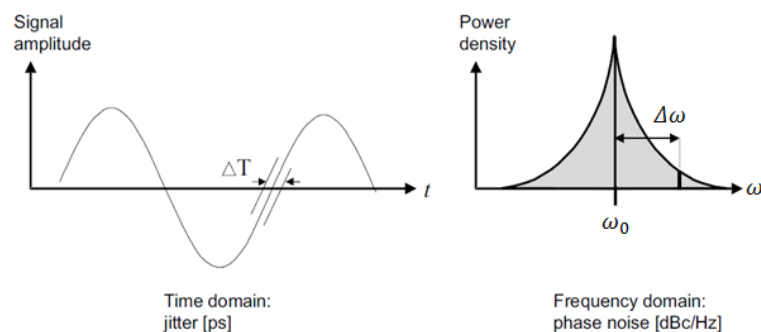


Figura 4 - *Jitter* no domínio do tempo relacionado ao ruído de fase no domínio da frequência [5].

Estas flutuações podem ser caracterizadas pela densidade espectral unilateral do ruído normalizada no sinal da portadora e é definida como:

$$\mathcal{L}_{total}\{\Delta\omega\} = 10\log\left[\frac{P_{sideband}(\omega_0 + \Delta\omega, 1\text{ Hz})}{P_{carrier}}\right] \quad (2.23)$$

onde $\mathcal{L}_{total}\{\Delta\omega\}$ é o ruído de fase total, e sua unidade de medida é em decibéis em relação à potência da portadora por hertz [dBc/Hz]; $P_{sideband}(\omega_0 + \Delta\omega, 1\text{ Hz})$ representa a potência unilateral na frequência de *offset*, $\Delta\omega$, em relação à portadora, a uma medida de largura de banda de 1 Hz; e $P_{carrier}$ é a potência do sinal da portadora na frequência da portadora, ω_0 .

De acordo com [6], os parâmetros da equação (2.23) são de fácil medição, porém as variações de amplitude e fase são consideradas juntas e não separadas. No entanto, é importante determinar o ruído devido à amplitude e à fase separadamente, pois o comportamento de ambos é diferente no circuito.

Para reduzir o ruído devido à amplitude é possível adotar um mecanismo limitador de amplitude do sinal de saída do oscilador, enquanto que o ruído de fase não pode ser reduzido do mesmo modo. Assim, o ruído total $\mathcal{L}_{total}\{\Delta\omega\}$ é dominado pela parte relacionada à fase $\mathcal{L}_{fase}\{\Delta\omega\}$, conhecido como ruído de fase é definido deste modo como $\mathcal{L}\{\Delta\omega\}$.

O modelo de ruído de fase conhecido como Leeson-Cutler considera osciladores tanque como um sistema linear invariante no tempo – LTI e define $\mathcal{L}\{\Delta\omega\}$ como:

$$\mathcal{L}_{total}\{\Delta\omega\} = 10 \cdot \log\left[\frac{2Fk_B T}{P_s} \cdot \left[1 + \left(\frac{\omega_0}{2Q_L \Delta\omega}\right)^2 \cdot \left(1 + \frac{\Delta\omega_{1/f^3}}{|\Delta\omega|}\right)\right]\right], \quad (2.24)$$

onde F é um parâmetro empírico, chamado de fator de excesso de ruído, P_s é a potência média dissipada na parte resistiva do circuito tanque, Q_L é o fator de qualidade efetivo do tanque e $\Delta\omega_{1/f^3}$ é a frequência de canto entre as regiões $1/f^3$ e $1/f^2$, como pode ser visto na figura 5.

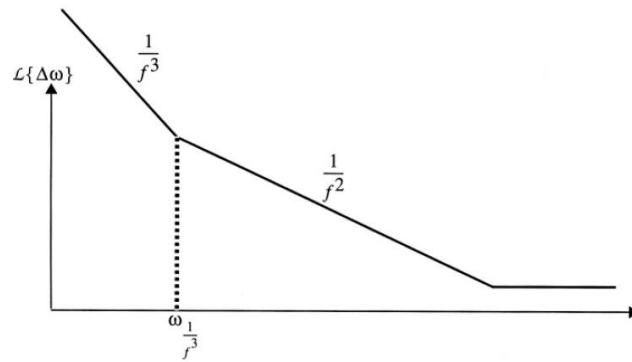


Figura 5 - O espectro do ruído de fase [14].

Considerando um sistema LTI é possível caracterizar o comportamento da região $1/f^2$. Para manter a oscilação do circuito tanque mostrado na figura 6, a energia fornecida pelo elemento ativo ao tanque deve ser igual às perdas do tanque. E o elemento ativo pode ser modelado como uma condutância negativa paralela efetiva, $-G_m(V_0)$, que depende da amplitude do tanque, V_0 . Para a oscilação em regime permanente, a equação $G_m(V_0) = G_L$ deve ser satisfeita.

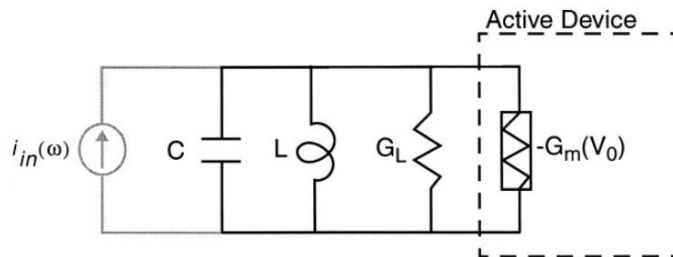


Figura 6 - Circuito equivalente de um oscilador LC [14].

Nessa condição, a impedância do oscilador é definida por:

$$Z(\Delta\omega) = \frac{v_{out}(\omega_0 + \Delta\omega)}{i_{in}(\omega_0 + \Delta\omega)} = -j \frac{1}{G_L} \cdot \frac{\omega_0}{2Q_L \Delta\omega}, \quad (2.25)$$

onde G_L é a condutância parasita paralela do tanque. E a resistência paralela equivalente do tanque tem uma média quadrática equivalente da densidade de corrente de ruído de $\overline{i_n^2}/\Delta f = 4k_B T G_L$.

Além disso, o ruído do elemento ativo contribui com uma parcela significativa no ruído de fase total do oscilador [14]. Em geral, combinam-se todas as fontes de ruído em uma única fonte de ruído efetiva, expressa em termos de um resistor de

ruído com o fator multiplicador, F . A média quadrática equivalente da densidade de corrente de ruído pode ser expressa então como $\overline{i_n^2}/\Delta f = 4Fk_B T G_L$. O fator F é difícil de ser calculado e geralmente é um parâmetro de ajuste derivado dos dados medidos. De acordo com [14], a maior parte do ruído presente em osciladores reais surge periodicamente dos processos variantes no tempo e que não são tratados apropriadamente no contexto de um sistema LTI.

Assim, considerando a potência efetiva da corrente de ruído, o ruído de fase da região $1/f^2$ pode ser calculado como:

$$\begin{aligned} \mathcal{L}_{total}\{\Delta\omega\} &= 10 \cdot \log \left(\frac{v_{noise}^2}{v_{sig}^2} \right) = 10 \cdot \log \left(\frac{\frac{1}{2} \cdot |Z(\Delta\omega)|^2 \cdot \overline{i_n^2}}{\frac{1}{2} \cdot V_0^2} \right) \\ &= 10 \cdot \log \left[\frac{2Fk_B T}{P_s} \cdot \left(\frac{\omega_0}{2Q_L \Delta\omega} \right)^2 \right]. \end{aligned} \quad (2.26)$$

Mesmo que o ruído de fase presente na região $1/f^2$, da figura 5, seja possível de calcular a partir da equação (2.26), o procedimento para obter o ruído de fase da região $1/f^3$ é completamente empírico.

Deste modo, verifica-se a necessidade de um método que forneça maiores informações em relação ao cálculo do ruído de fase tanto na região $1/f^2$ quanto na $1/f^3$. Assim, a teoria definida por [6] e apresentada no item 2.3.1 aborda um método mais apurado para o cálculo do ruído de fase.

2.3.1 Função de Sensibilidade ao Impulso - ISF

Conforme apresentado em [6] e [7] os osciladores podem ser considerados como sistemas lineares variantes no tempo - LTV. Deste modo, na modelagem do ruído de fase, um oscilador pode ser considerado como um sistema com n entradas (cada entrada relacionada com uma das n fontes de ruído) e duas saídas que são a amplitude instantânea e o excesso de fase do oscilador, que são representadas na equação (2.22) repetida aqui por conveniência,

$$V_{out}(t) = A(t) \cdot f[\omega_0 t + \phi(t)].$$

As entradas de ruído para estes sistemas são caracterizadas na forma de fontes de corrente que injetam corrente nos nós do circuito e fontes de tensão em série com os ramos do circuito. Para cada fonte de entrada, ambos os sistemas podem ser vistos como sistemas de uma entrada e uma saída. As flutuações de $A(t)$ e $\phi(t)$ podem ser estudadas pela caracterização do comportamento de dois sistemas equivalentes apresentados na figura 7.

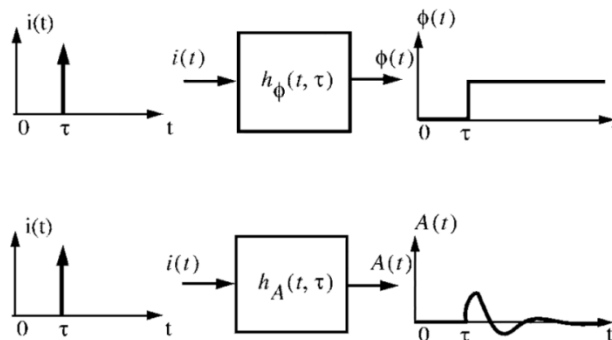


Figura 7. Modelo da resposta ao impulso da fase e da amplitude [6].

Ambos os sistemas da figura 7 são variantes no tempo. Considerando agora o exemplo específico de um oscilador LC paralelo ideal da figura 8.

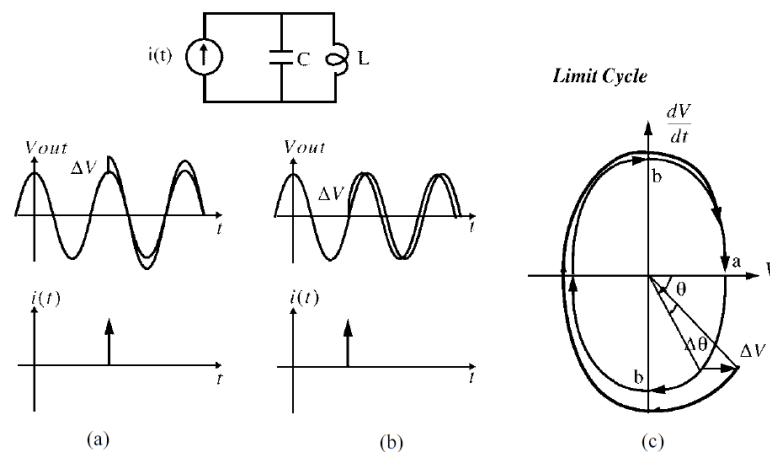


Figura 8. (a) Impulso injetado no pico, (b) Impulso injetado na passagem por zero, e (c) Efeito da não linearidade na amplitude e na fase do oscilador no espaço de estado [6].

Se for injetado um impulso de corrente $i(t)$ a amplitude e a fase do oscilador terão respostas como apresentadas nas figuras 8(a) e (b). A variação de tensão instantânea ΔV é dada por

$$\Delta V = \frac{\Delta q}{C_{tot}}, \quad (2.27)$$

onde Δq é a carga total injetada devido ao impulso de corrente e C_{tot} é a capacitância total no nó. O impulso de corrente mudará somente a tensão no capacitor e não afetará a corrente que passa pelo indutor. Isto pode ser visto na figura 7 em que a variação resultante de $A(t)$ e $\phi(t)$ é dependente do tempo. Quando o impulso é aplicado no pico de tensão através do capacitor, não ocorrerá mudança de fase, mas a amplitude irá mudar como pode ser observado na figura 8(a). Por outro lado, se o impulso é aplicado na passagem por zero, ocorrerá o máximo efeito no excesso de fase $\phi(t)$ e um mínimo efeito na amplitude, conforme a figura 8(b).

Esta dependência do tempo é mostrada na figura 8(c) pela trajetória de espaço de estado. Aplicar um impulso no pico é o equivalente a um súbito aumento na tensão no ponto **a** (no pico da tensão), que resulta em nenhuma variação na fase, mas com variação na amplitude, enquanto que aplicar um impulso no ponto **b** (na passagem por zero) resulta somente na variação da fase sem afetar a amplitude. Um impulso aplicado entre estes dois extremos resultará em mudança de amplitude e fase.

Deste modo, uma função de resposta ao impulso pode ser usada para caracterizar este sistema e pode ser definida conforme a equação a seguir:

$$h_{\phi}(t, \tau) = \frac{\Gamma(\omega_0 \tau)}{q_{max}} u(t - \tau), \quad (2.28)$$

onde $u(t)$ é uma função de degrau unitário. Dividindo por q_{max} , a carga máxima que se desloca através do capacitor, faz a função $\Gamma(x)$ independente da amplitude do sinal. O termo $\Gamma(x)$ representa a função de sensibilidade ao impulso (ISF) e é adimensional, periódica em 2π e independente da amplitude e da frequência.

Assim, a ISF $\Gamma(x) = \Gamma(\omega_0 t)$ descreve a mudança do ângulo de fase $\Delta\phi$ (em radianos), devido a uma injeção de carga Δq em um nó específico do oscilador, a um determinado ângulo de fase $\omega_0 t$ durante o período de oscilação.

$$\Gamma(\omega_0 t) = \frac{\Delta\phi q_{max}}{\Delta q}. \quad (2.29)$$

No exemplo do oscilador LC, $\Gamma(\omega_0 t)$ tem seu valor de zero nos pontos de pico do sinal de oscilação $V_{out}(t)$, e valores de pico na passagem por zero de $V_{out}(t)$, como pode ser observado na figura 9.

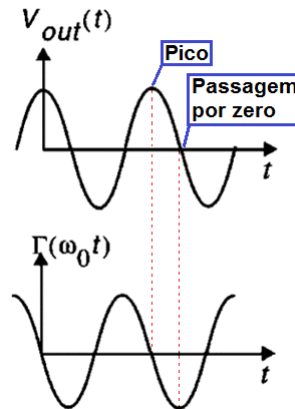


Figura 9 - ISF do Oscilador LC [7].

Após a ISF ser determinada deve-se computar o excesso de fase através da integral de superposição.

$$\phi(t) = \int_{-\infty}^{\infty} h_{\phi}(t, \tau) i(\tau) d\tau = \frac{1}{q_{max}} \int_{-\infty}^{\infty} \Gamma(\omega_0 \tau) i(\tau) d\tau. \quad (2.30)$$

Este procedimento é válido, pois a superposição está relacionada à linearidade e não à invariância no tempo. Para trabalhar com esta equação de modo mais fácil é possível expressar a ISF como uma série de Fourier por se tratar de uma função periódica.

$$\Gamma(\omega_0 \tau) = \frac{c_0}{2} + \sum_{n=1}^{\infty} c_n \cos(n\omega_0 \tau + \theta_n), \quad (2.31)$$

onde os coeficientes c_n são reais e θ_n é a fase da n -ésima harmônica da ISF. O termo θ_n pode ser desprezado ao se assumir que os componentes de ruído não estão correlacionados à fase relativa. O valor previsto a partir da equação (2.31) é tal que, como muitas funções associadas com fenômenos físicos, esta série

tipicamente converge rapidamente. Logo, uma boa aproximação pode ser obtida pelos primeiros termos da série.

Como pode ser observado na figura 10 o espectro do ruído de fase apresenta duas regiões: uma região proporcional a $1/f^3$ e outra proporcional a $1/f^2$. O ruído $1/f$ do dispositivo é ponderado pelo coeficiente c_0 e é predominante na região $1/f^3$, próximo à frequência de oscilação. Enquanto que o ruído térmico apresenta maior relevância na região $1/f^2$ e é ponderado pelos coeficientes c_1, c_2, c_3 , etc.

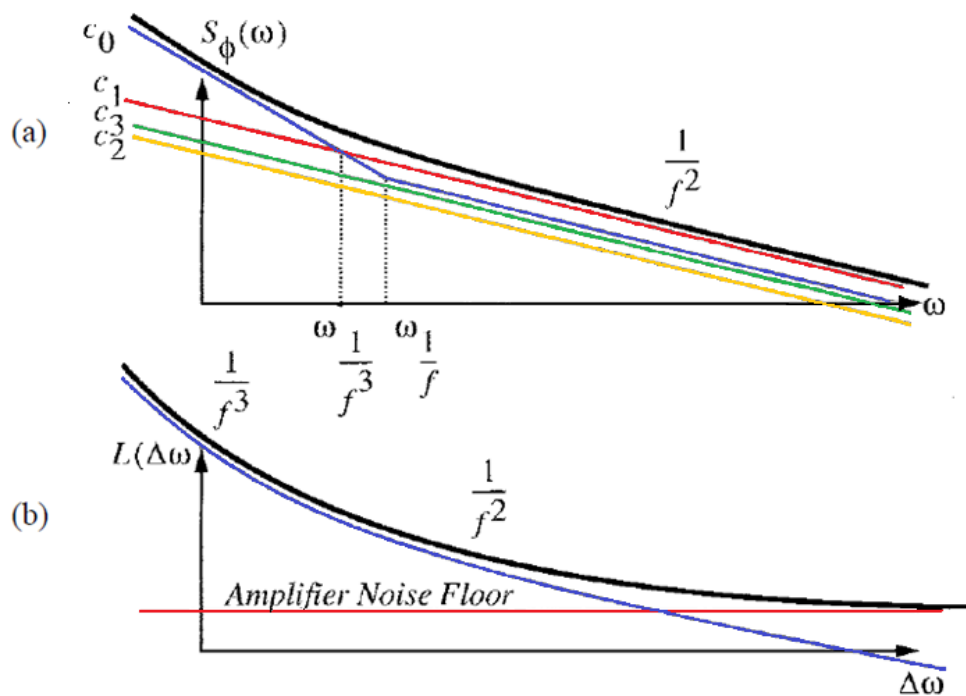


Figura 10. a) Densidade espectral de potência de $S_\phi(\omega)$. b) Espectro de potência do ruído de fase $L(\Delta\omega)$ [6].

Com base na equação (2.31) e usando o teorema de Parseval tem-se a seguinte relação:

$$\sum_{n=0}^{\infty} c_n^2 = \frac{1}{\pi} \int_0^{2\pi} |\Gamma(x)|^2 dx = 2\Gamma_{rms}^2, \quad (2.32)$$

onde Γ_{rms} é o valor rms da ISF.

O valor de $\Gamma(x)$ utilizado na equação (2.32) deve ser o valor efetivo da ISF, pois além da natureza variante no tempo do sistema, as propriedades estatísticas de algumas fontes de ruído randômicas do oscilador podem mudar com o tempo de uma maneira periódica, conhecidas como fontes de ruído ciclo-estacionárias. Por

exemplo, a corrente de ruído de um dispositivo MOS é função da corrente de polarização, e esta varia periodicamente com a forma de onda da oscilação.

Deste modo, o valor efetivo da ISF pode ser obtido por:

$$\Gamma_{eff}(x) = \Gamma(x) \cdot \alpha(x). \quad (2.33)$$

A função $\alpha(x) = \alpha(\omega_0 t)$ em (2.33) é chamada de função de modulação de ruído – NMF e descreve a modulação da corrente de ruído durante um período de oscilação [15], e este conceito da NMF é apresentado no item 2.2.2 a seguir.

2.3.2 Função de Modulação de Ruído – NMF

Conforme [15], para se definir a NMF a dependência das fontes de ruído com a polarização deve ser considerada. Como essa dependência é diferente para o ruído $1/f$ e para o ruído térmico, as NMFs devem ser definidas separadamente.

A NMF $\alpha_{th}(\omega_0 t)$ relacionada ao ruído térmico é dada por

$$\alpha_{th}(\omega_0 t) = \sqrt{\frac{S_{In,th}(\omega_0 t)}{S_{In,th\ máx}}}, \quad (2.34)$$

onde $S_{In,th}$ e $S_{In,th\ máx}$ são o ruído térmico instantâneo e o ruído térmico máximo, respectivamente, no período de oscilação considerado. Assim, a partir do modelo de ruído térmico do transistor, (2.17), tem-se

$$\alpha_{th}(\omega_0 t) = \sqrt{\frac{g_{ms}(\omega_0 t)}{g_{ms,máx}}}, \quad (2.35)$$

onde considerou-se que γ possui baixa sensibilidade em relação a i_f .

A NMF relacionada ao ruído $1/f$ é

$$\alpha_{1/f}(\omega_0 t) = \sqrt{\frac{S_{In,1/f}(\omega_0 t)}{S_{In,1/f\ máx}}}, \quad (2.36)$$

onde $S_{In,1/f}$ e $S_{In,1/f máx}$ são o ruído $1/f$ instantâneo e o ruído $1/f$ máximo, respectivamente, no período de oscilação considerado. A partir de (2.19), e considerando que os termos que multiplicam a corrente I_D também possuem baixa sensibilidade em relação a i_f , tem-se

$$\alpha_{1/f}(\omega_0 t) = \frac{i_D(\omega_0 t)}{I_{D,máx}}. \quad (2.37)$$

Deste modo, com a definição das NMFs, juntamente com a ISF e as equações de ruído do transistor, é possível realizar o cálculo do ruído de fase, que será descrito no item a seguir.

2.3.3 Cálculo do Ruído de Fase

Em [6-7] o cálculo do ruído de fase composto pelo ruído de fase relacionado ao ruído térmico (região $1/f^2$ da figura 10) e ao ruído $1/f$ (região $1/f^3$ da figura 10) é definido em duas equações. O ruído de fase devido ao ruído térmico é dado por

$$\mathcal{L}_{th}(\Delta\omega) = 10\log(\text{Ruído de Fase}_{th}) = 10\log\left(\frac{\Gamma_{rms,th}^2}{q_{máx}^2} \cdot \frac{\overline{i_n^2}/\Delta f}{4\Delta\omega^2}\right), \quad (2.38)$$

onde $\Gamma_{rms,th}$ é o valor rms da ISF efetiva $\Gamma_{eff,th}(\omega_0 t)$ do oscilador relacionada ao ruído térmico; $q_{máx}$ é a carga máxima que se desloca no nó de interesse do oscilador onde se injeta uma corrente de ruído $i_n(t)$ para se determinar a ISF do oscilador; $\Delta\omega$ é a frequência de *offset*.

Enquanto que, o ruído de fase devido ao ruído $1/f$ é obtido por

$$\mathcal{L}_{1/f}(\Delta f) = 10\log(\text{Ruído de Fase}_{1/f}) = 10\log\left(\frac{c_0^2}{q_{máx}^2} \cdot \frac{\overline{i_n^2}/\Delta f}{8\Delta\omega^2} \cdot \frac{\omega_{1/f}}{\Delta\omega}\right), \quad (2.39)$$

sendo c_0 a componente CC da ISF efetiva relacionada ao ruído $1/f$.

Com o uso do modelo de ruído do transistor MOS apresentado no item 2.2, o cálculo do ruído de fase é definido novamente para cada uma das situações apresentadas nas equações (2.38) e (2.39).

O ruído de fase devido ao ruído térmico é então calculado como

$$\mathcal{L}_{th}(\Delta\omega) = 10\log(\text{Ruído de Fase}_{th}) = 10\log\left(\frac{\Gamma_{rms,th}^2 S_{In,th}}{q_{max}^2 4\Delta\omega^2}\right), \quad (2.40)$$

onde $S_{In,th}$ é o ruído térmico do oscilador.

E o ruído de fase devido ao ruído $1/f$ é definido por

$$\mathcal{L}_{1/f}(\Delta\omega) = 10\log(\text{Ruído de Fase}_{1/f}) = 10\log\left(\frac{\Gamma_{avg}^2 S_{In,1/f}}{q_{max}^2 8\Delta\omega^2}\right), \quad (2.41)$$

onde Γ_{avg} é o valor médio da ISF efetiva $\Gamma_{eff,1/f}(\omega_0 t)$ relacionada ao ruído $1/f$; $S_{In,1/f}(\Delta f_0)$ é o ruído $1/f$ em A^2/Hz em uma frequência específica Δf_0 .

Deste modo, é possível desenvolver o método de análise de ruído de fase com base nas teorias apresentadas nos itens 2.1, 2.2 e 2.3, e a topologia de oscilador escolhida como referência para este método é apresentada no item 2.4.

2.4 OSCILADOR COLPITTS DE EXCURSÃO DE SINAL MELHORADA – ESCO

O oscilador Colpitts de Excursão de Sinal Melhorada é uma topologia adequada para projetos de baixa tensão e baixo ruído de fase [10-13]. Sua principal diferença em relação à topologia convencional do oscilador Colpitts é que no lugar da fonte de corrente CC há um indutor.

A escolha desta topologia para o desenvolvimento deste trabalho se deve, principalmente, ao fato de que o circuito do ESCO possui somente um transistor, fato relevante para desenvolver o método a partir da análise de um transistor como fonte de ruído. Não foi escolhida a topologia convencional do oscilador Colpitts, devido à presença da fonte de corrente, que introduz ruído, e que iria interferir no desenvolvimento do método para analisar o ruído no transistor. No entanto, este

método pode ser estendido a outras topologias de oscilador que utilizem um ou mais transistores.

A figura 11 mostra o circuito do ESCO e seu circuito de pequenos sinais.

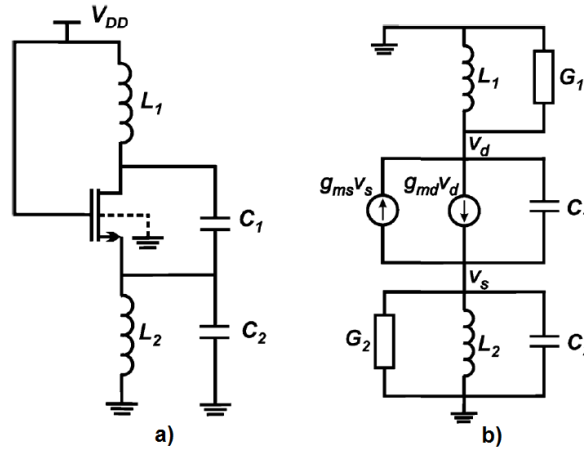


Figura 11 - a) Circuito do ESCO; b) Circuito equivalente de pequenos sinais do ESCO [11].

Conforme o circuito da figura 11(b), g_{ms} e g_{md} são as transcondutâncias da fonte e do dreno. A capacitância do transistor C_{gs} é absorvida por C_2 . G_1 e G_2 representam as perdas dos indutores L_1 e L_2 , respectivamente.

De acordo com o que foi apresentado em [11], por questão de simplicidade, a frequência de oscilação foi considerada independente das perdas e dos parâmetros do transistor. Na análise apresentada em [10] e com base na figura 11, o circuito tanque LC pode ser modelado pela associação em série de L_1 , C_1 e Y , que é a admitância em paralelo de L_2 , C_2 ,

$$Y(j\omega) = j \left(\omega C_2 - \frac{1}{\omega L_2} \right), \quad (2.42)$$

que é equivalente à admitância de C'_2

$$C'_2 = C_2 - \frac{1}{\omega^2 L_2}. \quad (2.43)$$

A frequência de oscilação do ESCO é então,

$$\omega = \frac{1}{\sqrt{L_1 C_{eq}}}, \quad (2.44)$$

com

$$C_{eq} = \frac{C_1 C_2'}{C_1 + C_2'}. \quad (2.45)$$

Para o caso particular de $L_1 = L_2$, C_{eq} é obtida por

$$C_{eq} = \frac{(2C_1 + C_2) - \sqrt{C_2^2 + 4C_1^2}}{2}. \quad (2.46)$$

De acordo com [10], a transcondutância da fonte do transistor requerida para a oscilação, considerando $L_1 = L_2$ e $G_1 = G_2 = G$ é

$$g_{ms} > G \left(\frac{a^2 + 1}{a - 1} \right). \quad (2.47)$$

onde a condutância G representa as perdas dos indutores e a é o ganho de porta comum v_d/v_s . O ganho a , calculado do modelo de pequenos sinais da figura 11(b), desconsiderando as perdas e para indutores com a mesma indutância, é dado por

$$a = \omega^2 C_2 L_2 - 1 = \frac{C_2}{C_{eq}} - 1. \quad (2.48)$$

Assim, com a definição da topologia de oscilador escolhida no desenvolvimento deste trabalho, o passo a passo para cálculo e projeto dos circuitos será abordado no item 3.

3 DESENVOLVIMENTO DO MÉTODO DE ANÁLISE DO RUÍDO DE FASE DO ESCO

Para desenvolver o método de análise do ruído de fase baseado nos conceitos teóricos apresentados no capítulo 2, foram utilizados os seguintes materiais:

- software Virtuoso: montagem e simulação dos circuitos, construção e verificação dos *layouts* e simulação pós-*layout*;
- *design kit* da IBM RFCMOS 130 nm;
- software MATLAB: construção do modelo matemático de análise do ruído de fase para obter os resultados calculados em cada etapa do método de análise e comparar com os resultados obtidos das simulações dos circuitos no *software* Virtuoso, e também com os resultados das medições realizadas nos circuitos após a fabricação dos mesmos;

Foram projetados 4 circuitos neste trabalho para operar em diferentes níveis de inversão, e servir como referência para verificar como os resultados previstos no método utilizado variam conforme o nível de inversão.

O fluxograma da figura 12 apresenta de modo simplificado as etapas de desenvolvimento do trabalho na construção do modelo do ruído de fase e projeto de cada circuito.

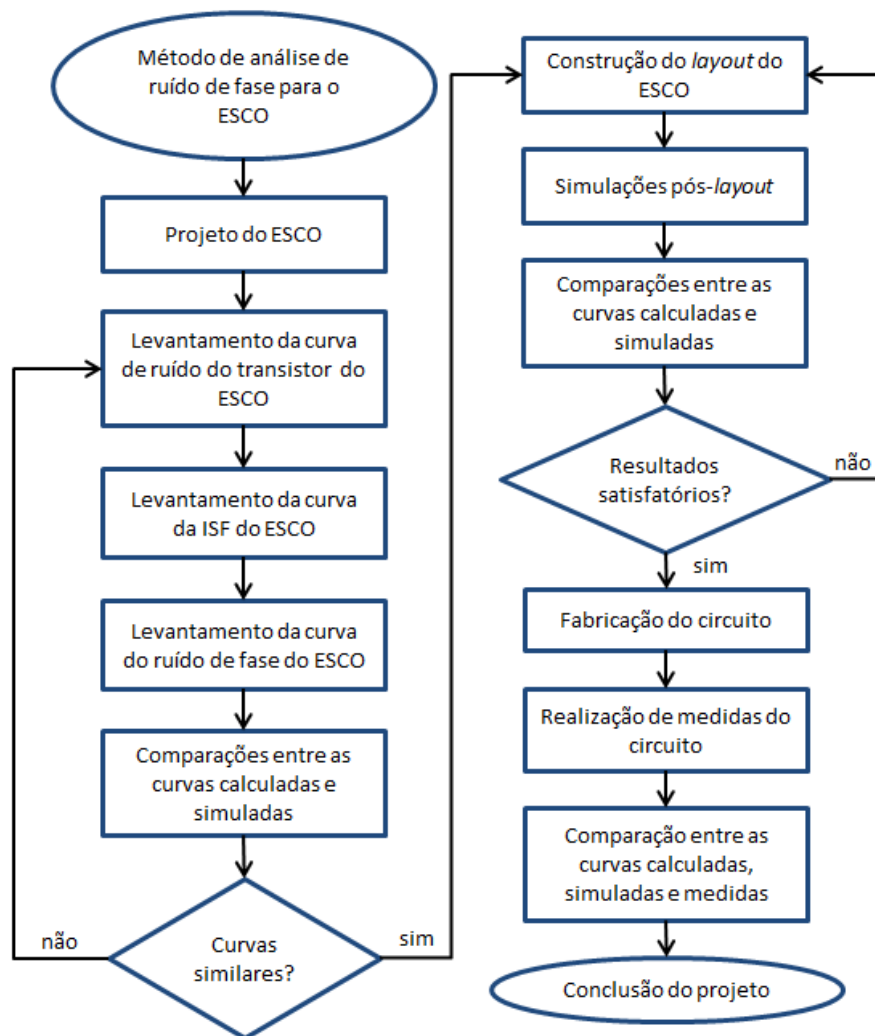


Figura 12 - Fluxograma de desenvolvimento do projeto.

Na etapa de **Projeto do ESCO**, foram realizados os cálculos apresentados no item 2.4 conforme os seguintes passos:

- considerar um valor para f , L_1 e L_2 , por exemplo, $f = 2,4$ GHz e $L_1 = L_2 = 5,5$ nH, e determinar o valor de C_{eq} pela equação (2.44);
- definir uma relação entre C_1 e C_2 por exemplo, $C_1 = 4C_2$, e calcular seus respectivos valores a partir da equação (2.46);
- obter o valor do ganho a pela equação (2.48);
- obter o valor de g_{ms} pela equação (2.47);
- com o valor de g_{ms} e definido um valor para i_f , calcular a relação W/L do transistor na equação (2.13).

Foram calculados transistores com diferentes níveis de inversão i_f , e ESCOs com diferentes relações entre C_1 e C_2 , porém a frequência de oscilação foi mantida em $f = 2,4$ GHz.

Após os cálculos, foram realizadas nesta etapa as seguintes simulações:

- simulação CC: para verificar o ponto de operação do transistor e obter alguns parâmetros necessários para a construção do modelo no Matlab (g_m , I_d , t_{ox} , u_{eff});
- simulação de transitório: para verificar o sinal de saída do oscilador, amplitude, forma e frequência;
- simulação em regime permanente periódico: para obter a curva de ruído de fase do oscilador.

O circuito montado para realizar as simulações citadas é mostrado na figura 13.

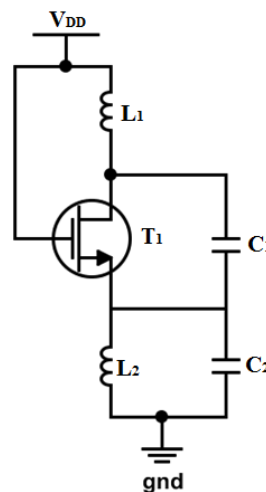


Figura 13 - Circuito do ESCO utilizado nas simulações CC, de transitório e em regime permanente periódico.

Conforme os dados disponíveis em [16-17], foram escolhidos os seguintes componentes do *design kit* no projeto de todos os circuitos:

- Transistor `nfet_rf`: transistor nMOS adequado para o uso em circuitos que operam em altas frequências e tensão de alimentação até 1,5 V;
- indutor `ind_inh`: indutor de metal, escalável e de formato octagonal e espiral;
- capacitor `mincap_inh`: capacitor de metal, de formato quadrado ou retangular.

Os critérios de escolha para tais componentes foram basicamente a operação em altas frequências (no caso do transistor) e a facilidade de definição dos

parâmetros de comprimento e largura (no caso dos indutores e capacitores) de acordo com os cálculos realizados.

Na etapa de **Levantamento da curva de ruído do transistor do ESCO**, foi realizada uma simulação de ruído no circuito apresentado na figura 14. No *software* Virtuoso, foram utilizadas as simulações *noise* e CC para obter os resultados referentes à curva de ruído do transistor e os parâmetros de operação e do modelo do transistor.

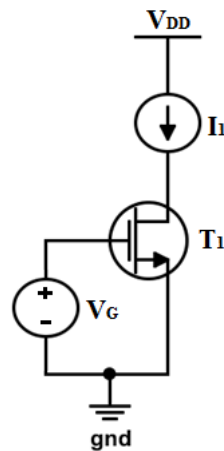


Figura 14 - Circuito utilizado para obter a curva de ruído do transistor do oscilador.

Conforme o circuito da figura 14: a tensão de alimentação V_{DD} possui o mesmo valor da tensão V_{DD} do ESCO projetado e simulado; a fonte de corrente CC I_1 tem o valor da corrente de dreno I_D do transistor do ESCO; o transistor T_1 é o mesmo transistor do circuito do ESCO; a fonte de tensão V_G possui a mesma tensão de alimentação V_{DD} do circuito do ESCO e um valor CA de 1 V.

Após obter a curva de ruído do transistor por simulação foi determinada a frequência de corte f_c para ser utilizado como parâmetro no modelo. Assim, a curva de ruído, a partir das equações (2.17) e (2.19), é calculada. A figura 15 apresenta um exemplo de obtenção da f_c a partir da curva do ruído do transistor. No gráfico, foram traçadas retas auxiliares para determinar a f_c , considerando a situação em que o valor do ruído $1/f$ e do ruído térmico é igual.

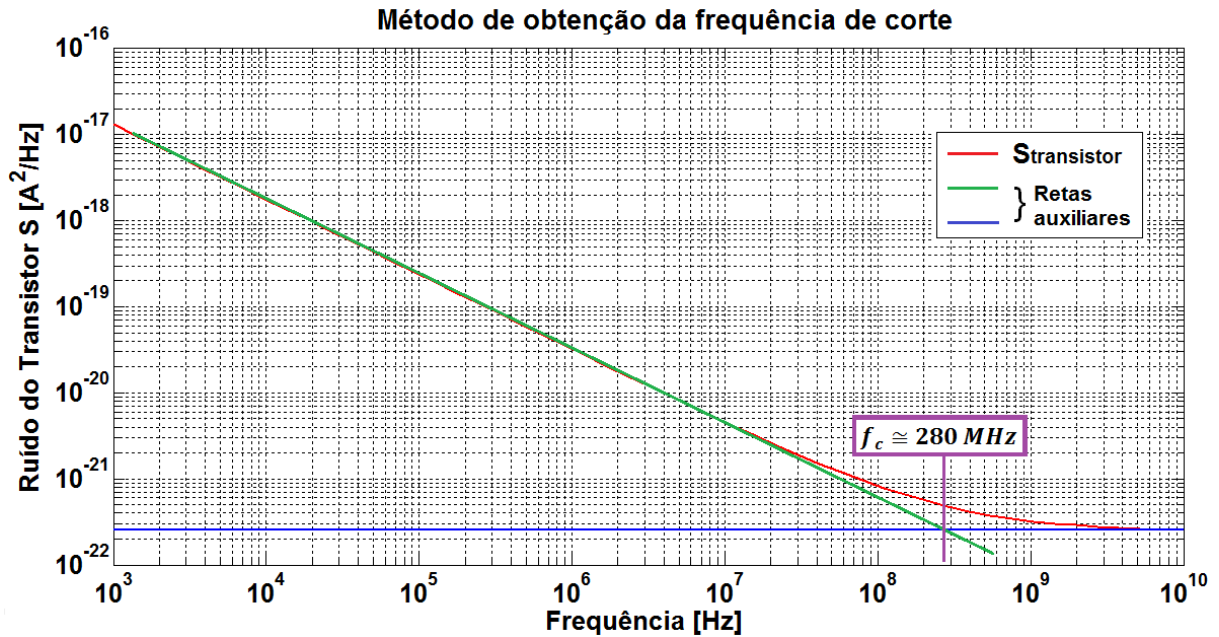


Figura 15 - Exemplo de obtenção da frequência de corte a partir da curva do ruído do transistor.

Para a etapa de **Levantamento da curva da ISF do ESCO**, foi realizada a simulação de transitório no circuito do ESCO conforme a figura 16.

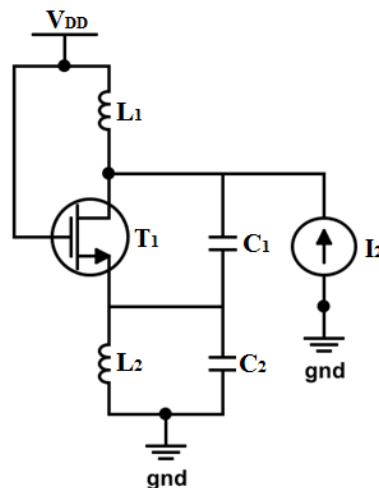


Figura 16 - Circuito utilizado na simulação transitiente para obter a curva da ISF.

Com base no que foi apresentado no item 2.3.1 para ser calculada a ISF a partir das equações (2.27) e (2.29), foram aplicados, durante a simulação de transitório, pulsos de corrente da fonte de corrente I_2 (fonte de 10 mA com largura de pulso de 1 ps e período de 1 s) no nó de saída do oscilador, ao longo de um período do sinal de oscilação. Os pulsos foram aplicados em intervalos de tempo iguais.

Como pode ser observado na figura 17, é apresentado um exemplo do sinal de saída do ESCO, onde são indicados os valores de tensão média $V_{med} = 846,4 \text{ mV}$, tensão de pico $V_{pico} = 2,648 \text{ V}$, e o período de referência do sinal $T_{ref} = t_2 - t_1 = 1,00075242 \mu\text{s} - 1,000339303 \mu\text{s}$. A indicação do valor de V_{med} foi para obter os valores de t_1 e t_2 e assim por consequência T_{ref} , além de V_{pico} no período considerado.

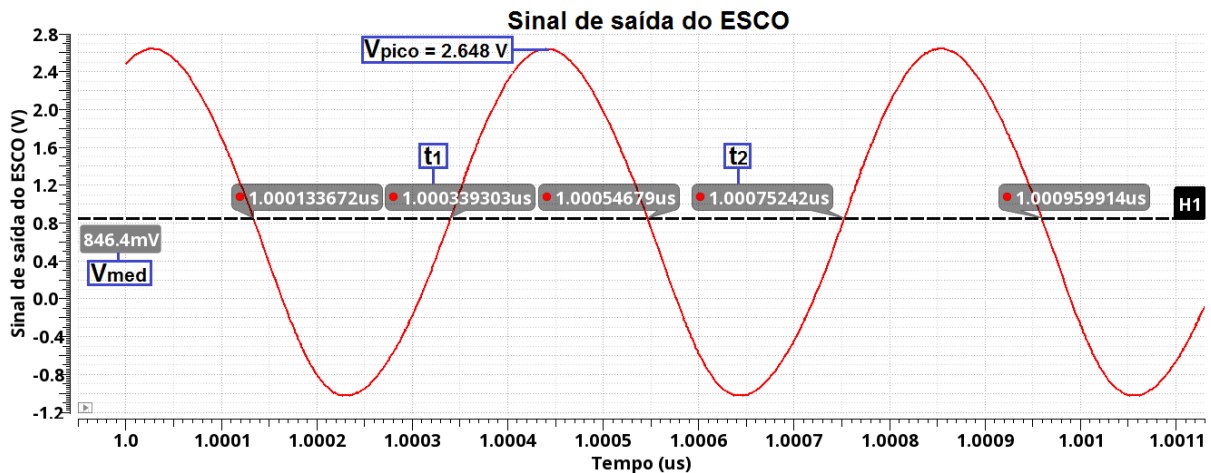


Figura 17 - Exemplo de sinal de saída de referência do ESCO usado para determinar a ISF.

Deste modo, com base na equação (2.27):

- a variação de tensão, $\Delta V = V_{pico \text{ máx}} - V_{pico}$, foi determinada pela diferença entre a tensão de pico do sinal do ESCO após os pulsos de corrente aplicado no sinal de referência e a tensão de pico do sinal de referência sem pulsos aplicados, como foi citada no item 2.3.1 e mostrada na figura 8(a);
- a carga injetada no nó de saída do oscilador, $\Delta q = I_2 \times C_1$, foi determinada pelo produto entre o valor do pulso de corrente da fonte I_2 e o valor do capacitor C_1 conectado a este nó;
- e a capacitância total do nó, $C_{total} = \Delta q / \Delta V$, pode assim ser definida.

Enquanto que, pela equação (2.29);

- a variação de fase, $\Delta \phi = [(t_{ref} - \Delta t) / T_{ref}] \times 2\pi$, foi calculada a partir da diferença de fase entre o sinal de referência e os sinais de saída após a aplicação dos pulsos de corrente, tendo como base a passagem por zero, t_{ref} , do sinal de referência muitos períodos após a aplicação dos pulsos, sendo um Δt para cada sinal obtido;
- a carga máxima no nó foi obtida por, $q_{máx} = V_{pico \text{ máx}} \times C_{total}$;

- e então a ISF, $\Gamma(\omega_0 t) = (\Delta\phi \times q_{m\acute{a}x}) / \Delta q$, pode ser calculada.

Com a curva da ISF determinada a partir dos cálculos citados anteriormente, foram obtidas as curvas da ISF efetiva devido ao ruído $1/f$ e térmico separadamente, pois conforme o item 2.3.2, a NMF utilizada no cálculo da ISF efetiva é diferente para cada tipo de ruído.

Já na etapa de **Levantamento da curva de ruído de fase do ESCO**, foram realizados os cálculos a partir das equações (2.40) e (2.41) apresentadas no item 2.3.3, onde são necessários os resultados do ruído do transistor ($1/f$ e térmico) e também os resultados provenientes da ISF (valor médio e rms).

Na etapa de **Comparação entre as curvas calculadas e simuladas**, foi comparada a curva de ruído do transistor obtida na simulação *noise* com a curva calculada a partir das equações (2.17) e (2.19), apresentadas no item 2.2. Também foi comparada a curva do ruído de fase do ESCO obtida pela simulação *pnoise* com a curva calculada pelas equações (2.40) e (2.41) do item 2.3.3. Em ambos os casos de comparação foram analisadas as características das curvas calculadas para constatar se o resultado estava coerente com o resultado simulado, ou se seria necessária uma revisão nos cálculos realizados nas etapas anteriores.

Após a verificação de similaridade das curvas calculadas com as curvas simuladas, foi realizada a etapa de **Construção do layout do ESCO**, e escolheu-se como critérios de construção do *layout*:

- a disposição simétrica dos componentes, com o transistor e os capacitores no espaço central e os indutores nas extremidades;
- a mesma disposição de trilhas, vias e PADs em todos os *layouts* construídos, para que a influência no desempenho dos circuitos devido à forma construtiva do *layout* fosse praticamente a mesma em todos os circuitos.

Nas **Simulações pós-layout** foram realizadas novamente as simulações feitas antes da construção do *layout*, para verificar se os circuitos projetados estavam com desempenho similar aos resultados simulados anteriormente.

Foi realizada uma nova etapa de **Comparação entre as curvas calculadas e simuladas**, para verificar se os resultados estavam satisfatórios e assim, decidir se o *layout* seria modificado ou se já estaria definido para a fabricação do circuito.

Na sequência da etapa de **Fabricação do circuito**, passou-se para a **Realização de medidas do circuito**, onde foi medida a frequência do sinal de saída

e o ruído de fase. Então, foi realizada a **Comparação entre as curvas calculadas, simuladas e medidas**, para validar o que foi previsto nos cálculos do método proposto. Para a **Conclusão do projeto**, foram realizadas análises em relação aos resultados obtidos e indicados os pontos de melhoria para que o método de análise apresente resultados mais efetivos.

No capítulo 4 serão apresentados os resultados deste projeto, que estão divididos em resultados calculados e simulados e resultados calculados, simulados e medidos. Os resultados estão separados, pois durante a realização da etapa de medidas do circuito, não foi possível a medição em todos os circuitos fabricados, e alguns resultados medidos foram obtidos com o circuito operando em uma situação diferente da prevista inicialmente no projeto.

4 RESULTADOS

4.1 RESULTADOS CALCULADOS E SIMULADOS

Foram projetados 4 circuitos ESCO conforme as etapas descritas no capítulo 3. Os parâmetros dos circuitos que foram projetados, simulados e fabricados são mostrados na tabela 1.

Tabela 1 - Parâmetros dos circuitos projetados.

Circuito		1	2	3	4
Indutores	$L_{1(2)}$ [nH]	7,463	11,1	11,1	11,1
	Fator de qualidade	12,7	11,1	15,8	15,8
Capacitores	C_1 [pF]	1	1	1	1
	C_2 [pF]	1,5	0,67	0,67	0,67
	C_{EQ} [pF]	0,58	0,28	0,28	0,28
Transistor	W [μm] x <i>finger</i>	3,55x20	3,55x20	1x10	1x8
	L [μm]	0,12	0,12	0,12	0,12
	Nível de inversão - if	2,31	2,29	48,11	109,62
Frequência pré-layout	f [GHz]	2,203	2,217	2,374	2,372
Frequência pós-layout	f [GHz]	2,11	2,03	2,19	2,13
Tensão	V_{DD} [V]	0,39	0,39	0,60	0,75
Corrente	i_D [mA]	0,236	0,234	0,655	1,215

Como se observa na tabela 1, apesar dos cálculos de projeto dos circuitos serem realizados para a frequência de 2,4 GHz, já na simulação pré-layout dos circuitos a frequência obtida foi menor, devido às diferenças entre o uso de fórmulas mais simples para realizar os cálculos de projeto e o modelo matemático do software. Porém decidiu-se manter os parâmetros já calculados, pois o objetivo principal era o desenvolvimento do método de análise do ruído de fase para o ESCO.

Os circuitos foram projetados para operar em diferentes níveis de inversão, sendo que os circuitos 1 e 2 possuem praticamente o mesmo nível de inversão, mas com circuitos tanque diferentes, para demonstrar como a capacitância equivalente do circuito tanque influencia no resultado do ruído de fase. Enquanto que, os circuitos 2, 3 e 4 possuem diferentes níveis de inversão e mesmo circuito tanque, e serve para observar a influência do nível de inversão no ruído de fase do oscilador.

Ainda, o fator de qualidade calculado para os indutores de todos os circuitos é referente à frequência de oscilação obtida na simulação *pré-layout*. Em relação à frequência *pós-layout*, mesmo com a diminuição de seu valor em relação ao resultado *pré-layout* em todos os circuitos, buscou-se manter as mesmas características construtivas de *layout* nestes circuitos, para que o efeito de ruído devido ao *layout* fosse o mesmo. Assim, a análise de ruído de fase poderia ser realizada com mais ênfase em relação ao nível de inversão dos transistores. O *layout* projetado para todos os circuitos é mostrado nas figuras 18 e 19.

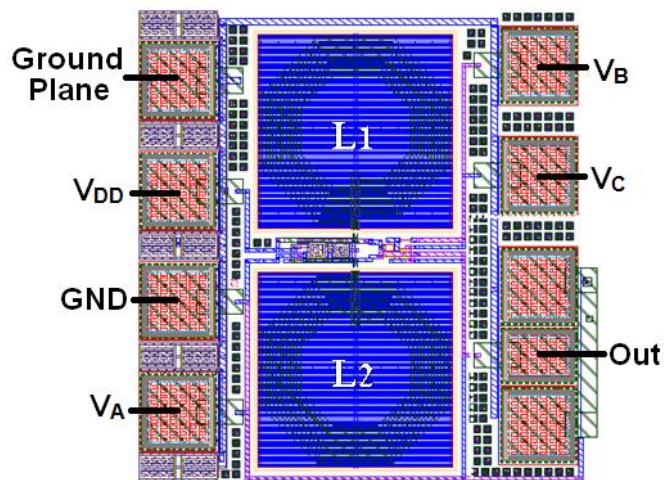


Figura 18 - *Layout* do ESCO.

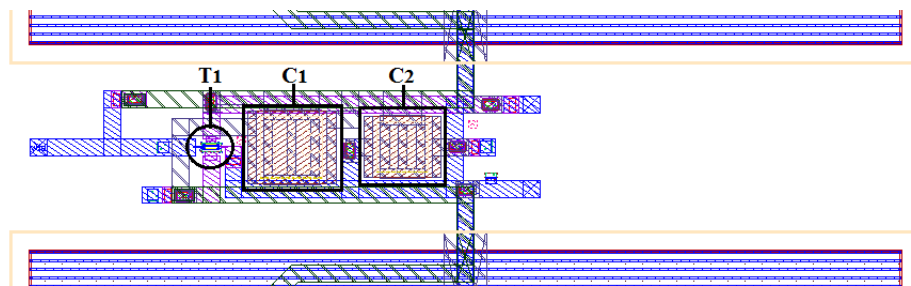


Figura 19 - Detalhe do *layout* do ESCO.

A figura 18 mostra o *layout* completo do ESCO com os PADS e a figura 19 mostra o detalhe do transistor e dos capacitores que fazem parte do circuito do ESCO. Em todos os *layouts*, os dispositivos, PADS e trilhas foram construídos nas mesmas posições respectivamente.

A tabela 2 mostra a área dos layouts de cada circuito projetado.

Tabela 2- Área dos *layouts* dos circuitos projetados.

Circuito	Área dos <i>layouts</i>
1	702 μm x 720 μm
2	738 μm x 720 μm
3	738 μm x 738 μm
4	738 μm x 738 μm

A figura 20 mostra as curvas da corrente de dreno i_D , ao longo de um período de oscilação, obtida na simulação de transitório.

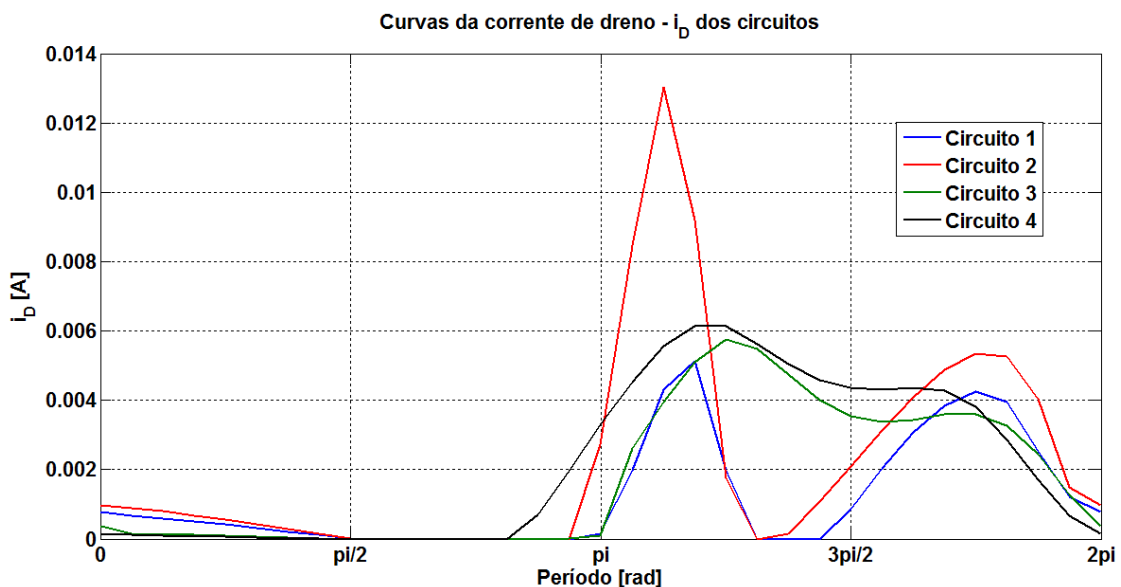


Figura 20 - Corrente de dreno i_D dos circuitos ao longo de um período de oscilação.

Verifica-se, pelo gráfico da figura 20, que os transistores dos circuitos 1 e 2 conduzem corrente por menos tempo ao longo do período em comparação com os transistores dos circuitos 3 e 4, ou seja, os transistores com nível de inversão maior conduzem por mais tempo. Constata-se, a característica ciclo-estacionária do ruído do transistor, pois ocorre de forma e durante o tempo que o transistor permanece conduzindo no período.

São mostradas, ainda, nas figuras 21, 22, 23 e 24, as curvas das tensões de dreno v_D e de fonte v_S do transistor de cada circuito.

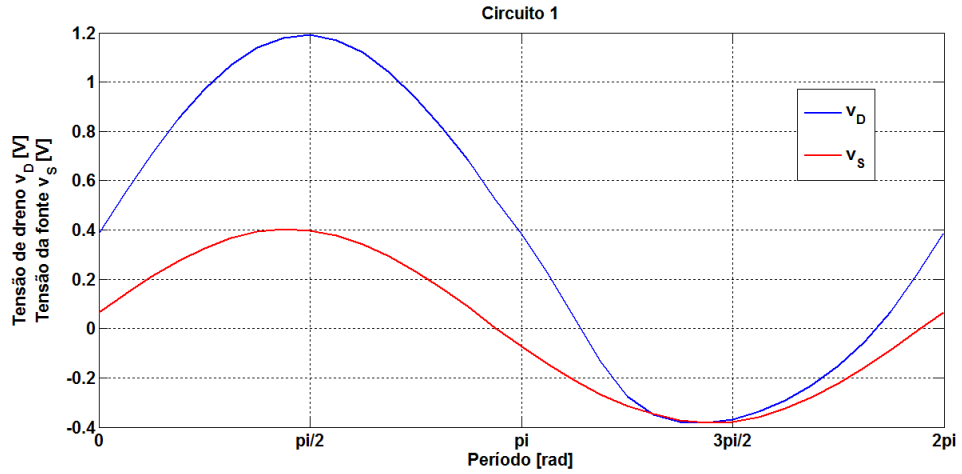


Figura 21 - v_D e v_S do circuito 1 em um período de oscilação.

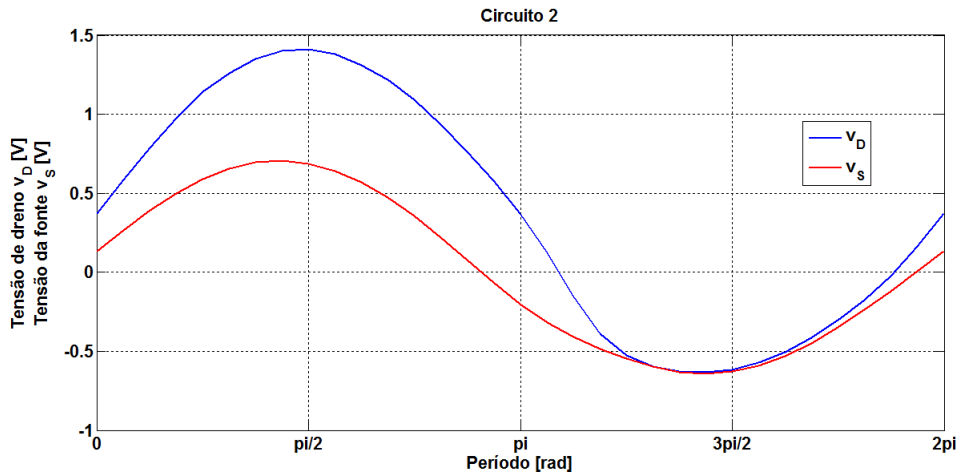


Figura 22 - v_D e v_S do circuito 2 em um período de oscilação.

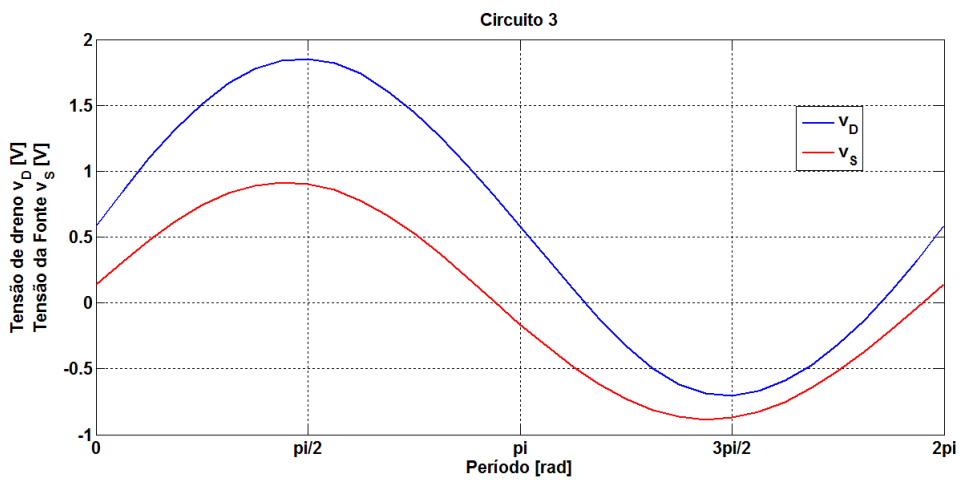


Figura 23 - v_D e v_S do circuito 3 em um período de oscilação.

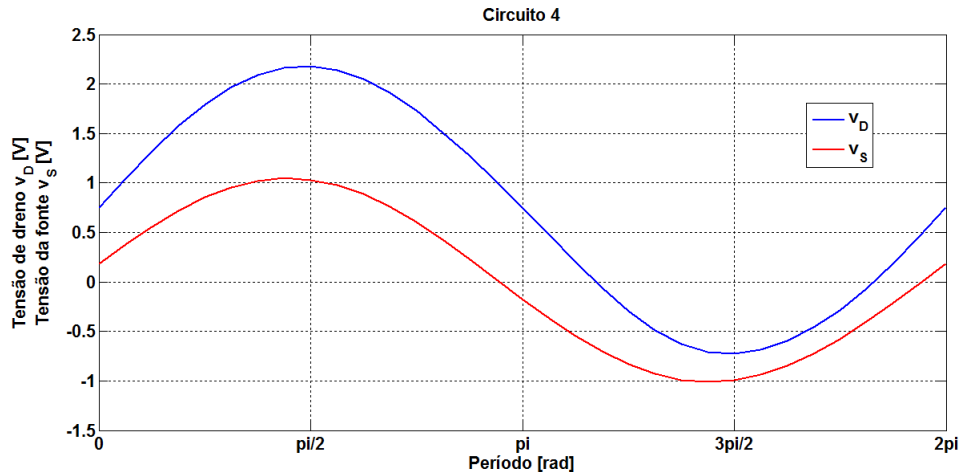


Figura 24 - v_D e v_S do circuito 4 em um período de oscilação.

Verifica-se que as curvas de v_D e v_S , para todos os circuitos, possuem uma diferença de tensão entre si que varia ao longo o período. No entanto, esta variação na diferença de tensão é mais evidente nos circuitos 1 e 2 que operam com o transistor em inversão mais baixa. É possível observar nas figuras 21 e 22 a pequena região em que a diferença entre v_D e v_S é praticamente nula, e nesta situação, o transistor deixa de operar na região de saturação e entra na região tríodo, ou seja, deixa de operar de modo linear.

Constata-se, que mesmo usando como base de projeto a premissa de transistor saturado, para as situações em que o transistor opera em inversões mais baixas, ocorre durante o período de oscilação a situação de operação no modo tríodo, mesmo que por pouco tempo.

Em relação à etapa de levantamento da curva de ruído do transistor de cada circuito, conforme citado no item 3, os resultados obtidos são apresentados nas figuras 25, 26, 27 e 28. Pelos resultados obtidos, as curvas calculadas S_{calc} apresentaram resultado similar às curvas simuladas S_{sim} para todos os circuitos. Os transistores com inversão menor (circuitos 1 e 2) apresentaram menor ruído, em comparação com os transistores com inversão maior (circuitos 3 e 4).

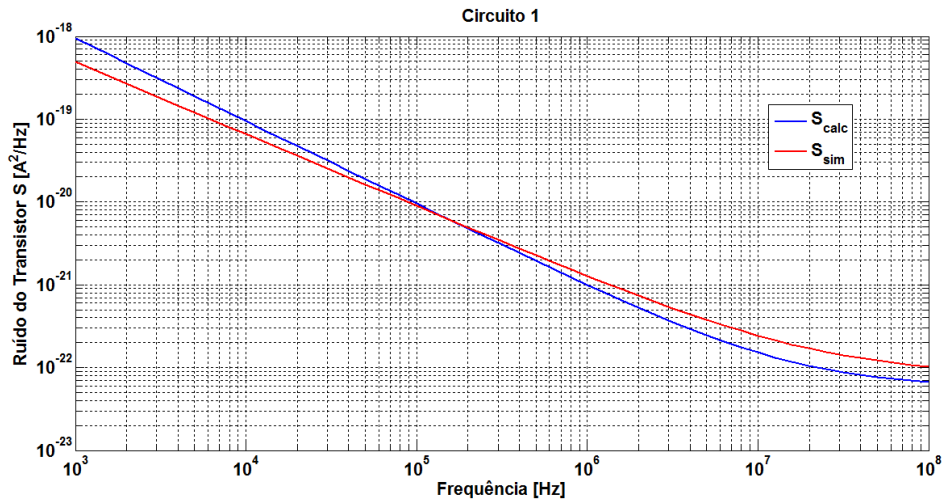


Figura 25 - Ruído do transistor do circuito 1 calculado e simulado.

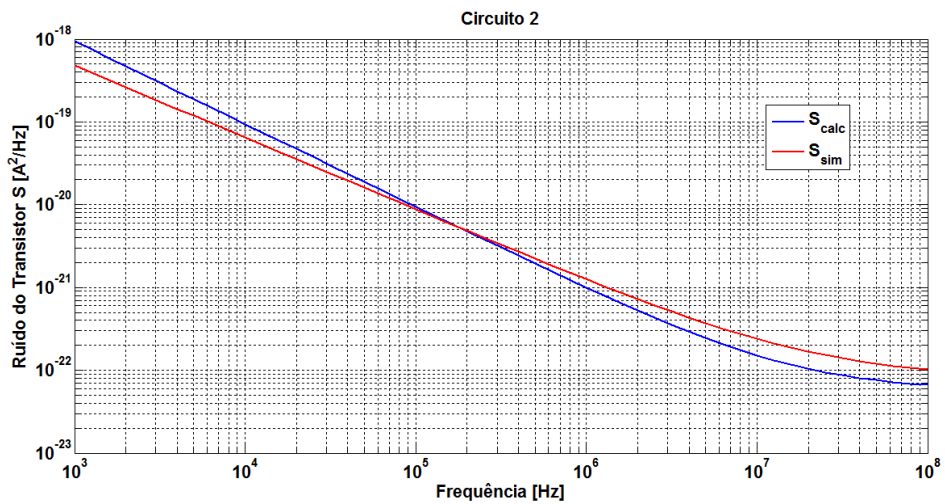


Figura 26 - Ruído do transistor do circuito 2 calculado e simulado.

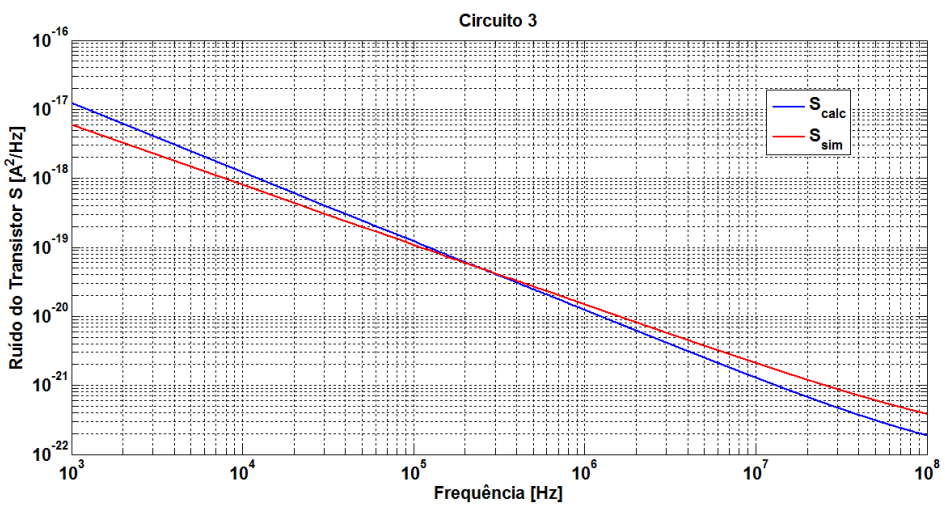


Figura 27 - Ruído do transistor do circuito 3 calculado e simulado.

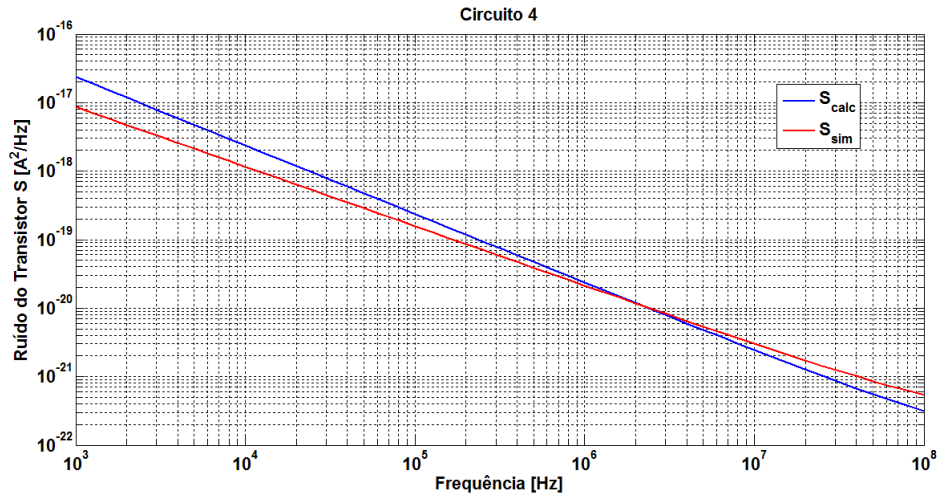


Figura 28 - Ruído do transistor do circuito 4 calculado e simulado.

Em relação à etapa de levantamento das ISFs dos circuitos, os resultados são apresentados nas figuras 29, 30, 31 e 32, onde são mostradas a ISF, a ISF efetiva devido ao ruído térmico do transistor e a ISF efetiva devido ao ruído $1/f$.

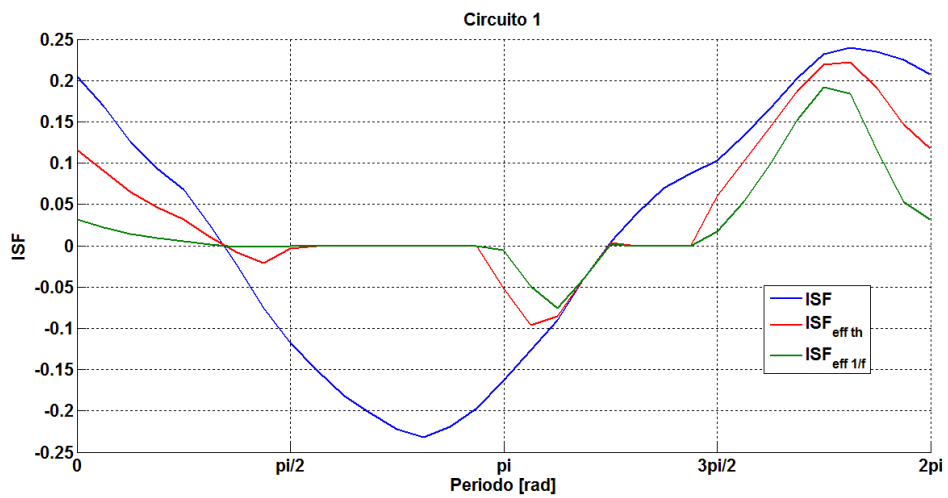


Figura 29 - Curvas das ISFs do circuito 1.

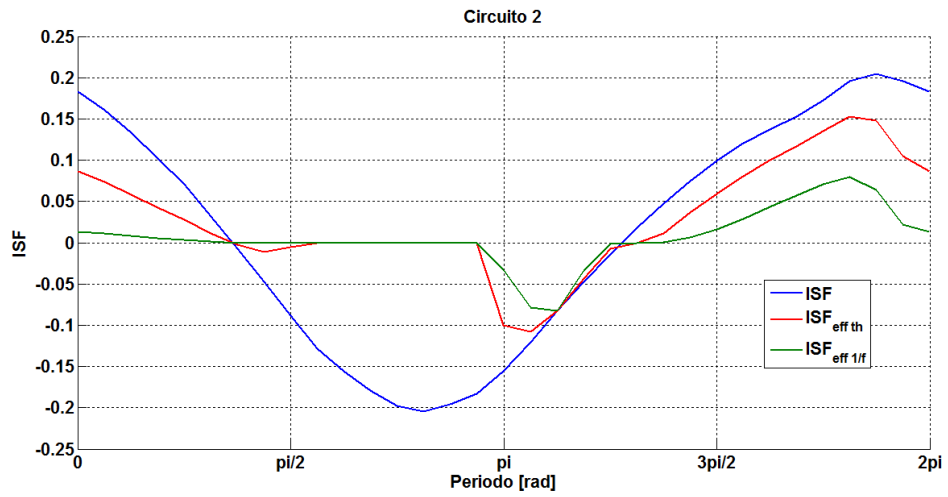


Figura 30 - Curvas das ISFs do circuito 2.

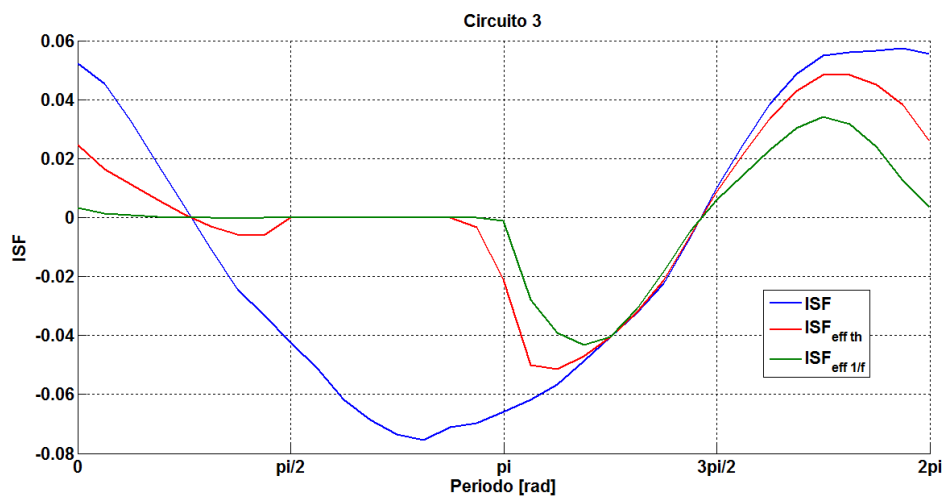


Figura 31 - Curvas das ISFs do circuito 3.

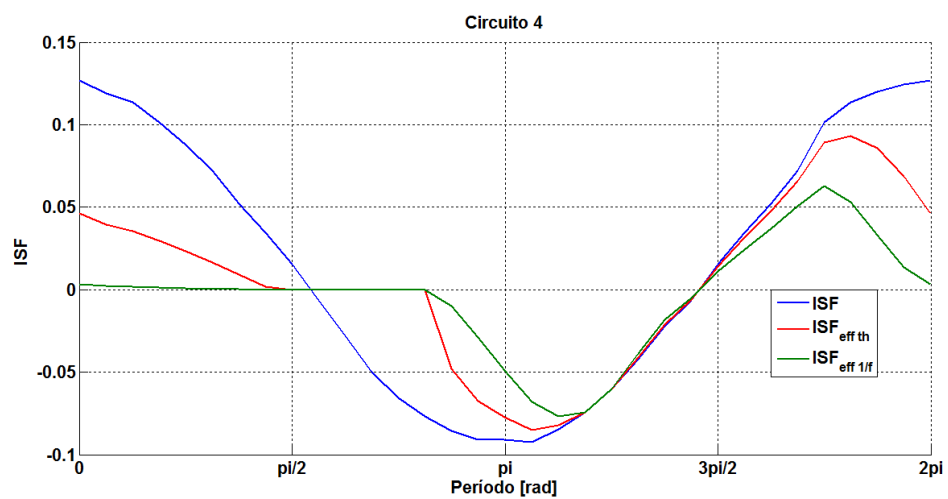


Figura 32 - Curvas das ISFs do circuito 4.

Verifica-se, nas figuras das ISFs, que a forma da ISF é similar ao que foi previsto na teoria do item 2.3.1, porém não é uma curva puramente simétrica, pois se trata de um oscilador real. Outra característica interessante de observar é que a amplitude da ISF é diferente nos quatro circuitos:

- os circuitos 1 e 2, que possuem transistor com nível de inversão menor, apresentam a ISF com amplitude maior;

- os circuitos 3 e 4, que possuem transistor com nível de inversão maior, apresentam a ISF com amplitude menor, sendo o circuito 3 o de menor amplitude.

Esse fato, juntamente com a característica da corrente de dreno de cada circuito, influencia diretamente no resultado das ISFs efetivas e, por consequência, no ruído de fase, conforme as equações (2.40) e (2.41) que consideram esses valores das ISFs efetivas no cálculo.

A partir das curvas do ruído do transistor e das ISFs dos circuitos foi possível calcular o ruído de fase. Nas figuras 33, 34, 35 e 36 são apresentadas as curvas do ruído de fase calculado, ruído de fase devido ao ruído térmico e ao ruído $1/f$ do transistor.

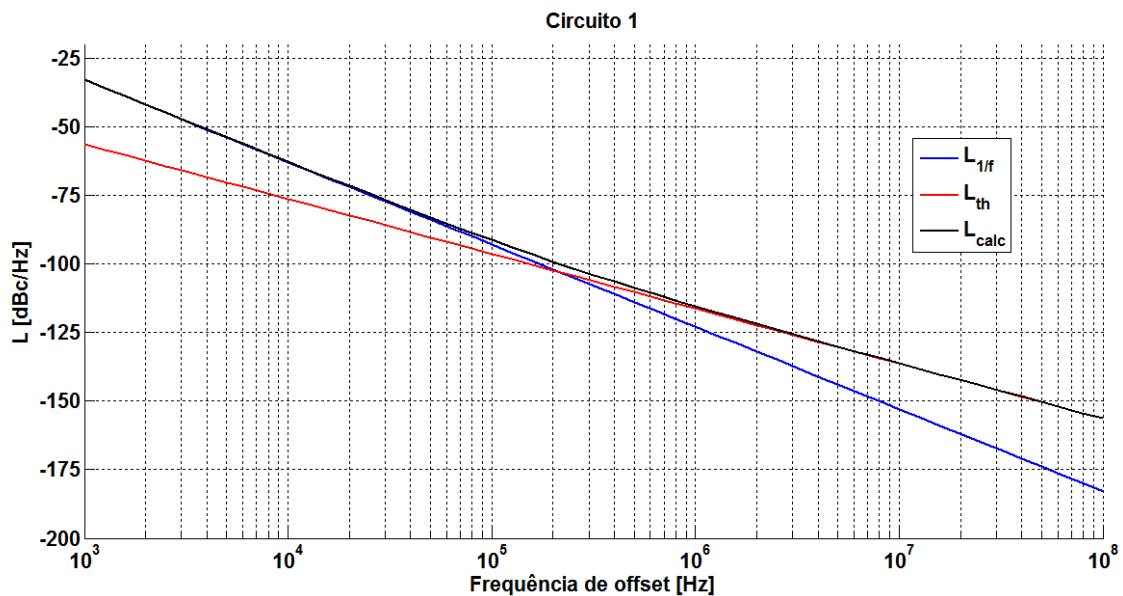


Figura 33 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 1.

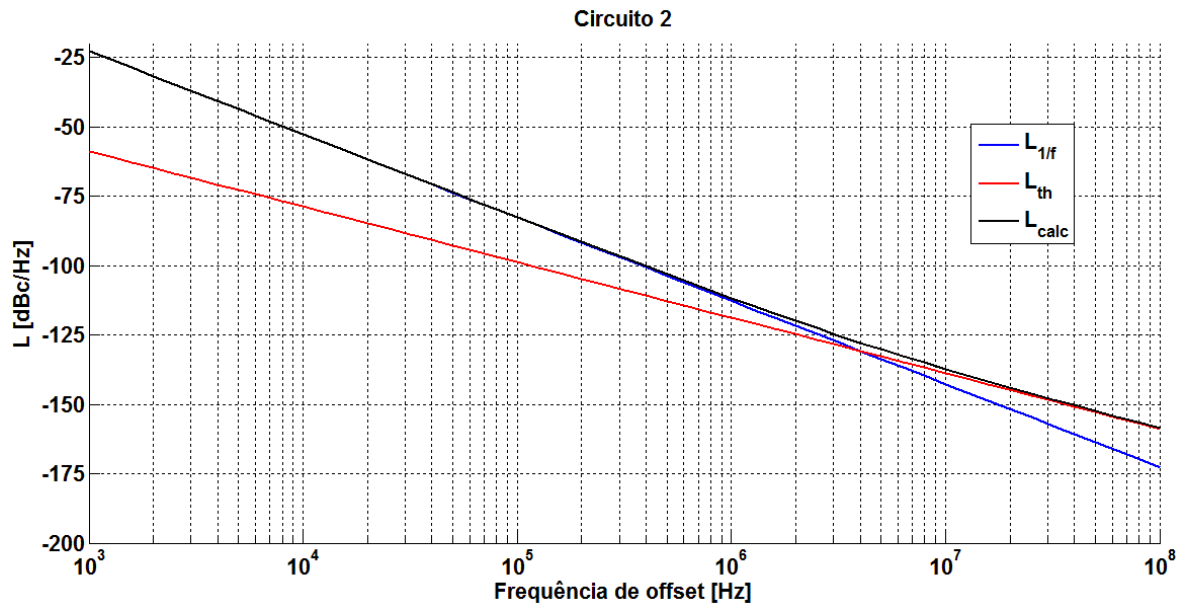


Figura 34 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 2.

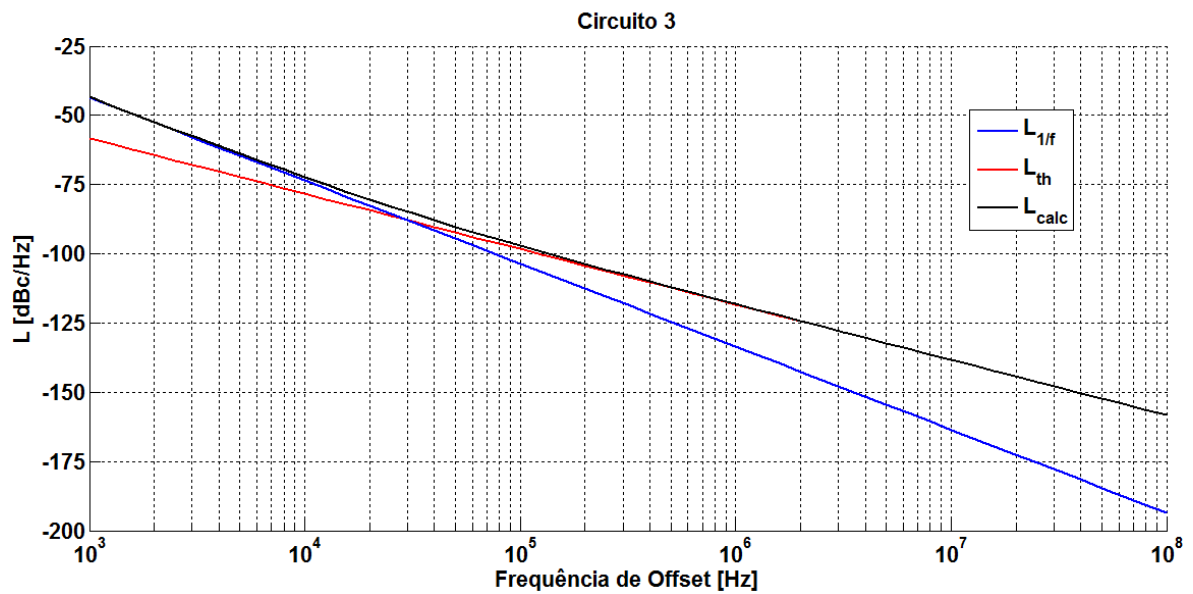


Figura 35 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 3.

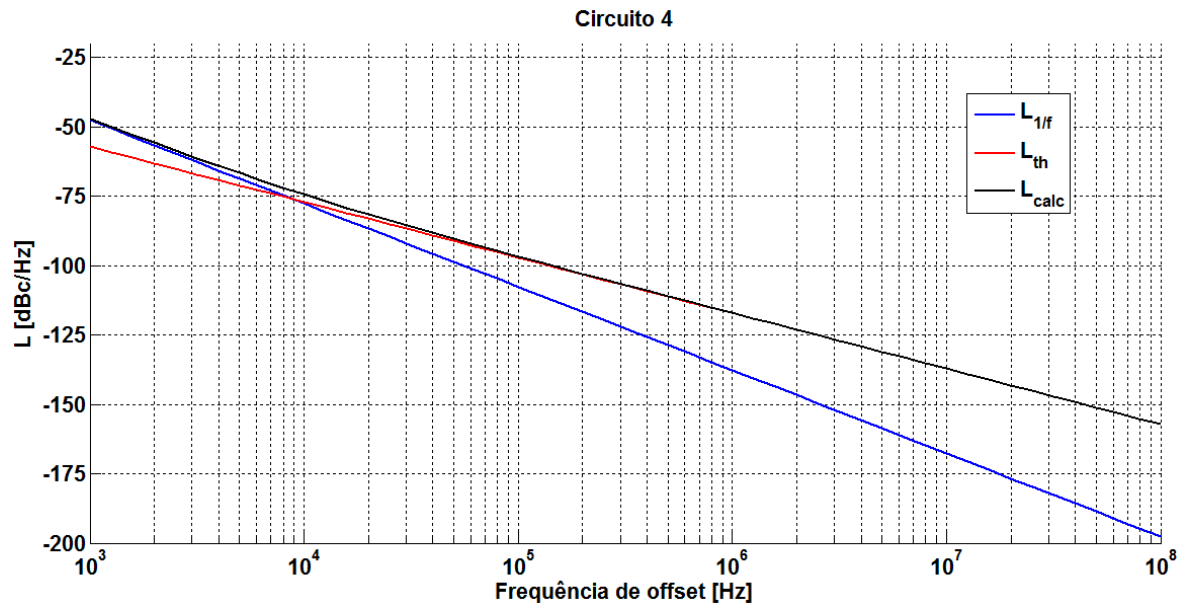


Figura 36 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 4.

Nos gráficos apresentados:

- $L_{1/f}$ representa a curva de ruído de fase relacionada ao ruído $1/f$;
- L_{th} representa a curva de ruído de fase relacionada ao ruído térmico;
- L_{calc} representa a curva de ruído de fase calculado.

No gráfico da figura 33 a curva L_{calc} é influenciada pela curva $L_{1/f}$ até a frequência de *offset* de 200 kHz, e a partir desse ponto a influência da curva L_{th} é predominante. Já no gráfico da figura 34, no qual o circuito 2 tem praticamente a mesma inversão do circuito 1, mas com tensão de alimentação maior, a curva L_{calc} é influenciada pela curva $L_{1/f}$ até a frequência de *offset* de 4 MHz, e para frequências maiores a influência é da curva L_{th} .

No gráfico da figura 35 a curva L_{calc} possui influência de curva $L_{1/f}$ até a frequência de *offset* de 30 kHz, e então predomina a influência da curva L_{th} . E no gráfico da figura 36 a característica da curva L_{calc} devido à curva $L_{1/f}$ vai até frequência de *offset* 9 kHz.

Constata-se, pelos resultados apresentados, que a influência da curva $L_{1/f}$ em relação à L_{calc} é determinante para que os valores de ruído de fase sejam maiores ou menores. Quanto menor for a influência de $L_{1/f}$ sobre L_{calc} , ou seja, quanto menor for a frequência de *offset* que limita a predominância de $L_{1/f}$, melhor será o resultado

do ruído de fase. Assim, para os circuitos com nível maior de inversão do transistor a influência de $L_{1/f}$ foi menor. Porém este fato só é relevante se a curva L_{calc} deste método apresentar valores bem próximos à curva de ruído de fase simulado, L_{sim} .

Deste modo, a comparação entre as curvas de ruído de fase calculado, L_{calc} e simulado, L_{sim} , dos circuitos é mostrada nas figuras 37, 38, 39 e 40.

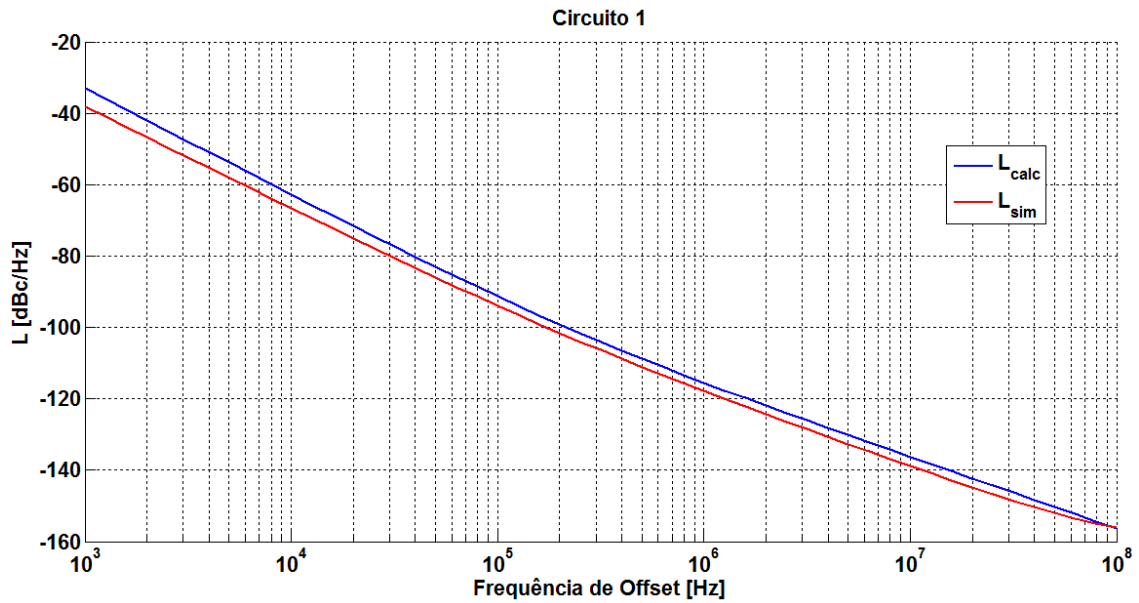


Figura 37 - Curvas do ruído de fase calculado e simulado do circuito 1.

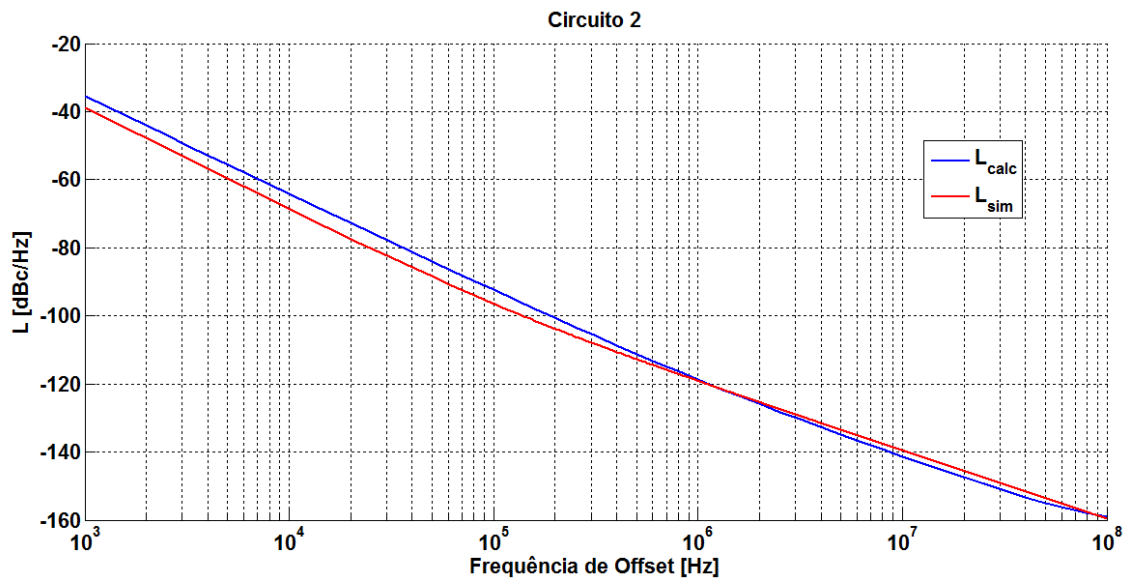


Figura 38 - Curvas do ruído de fase calculado e simulado do circuito 2.

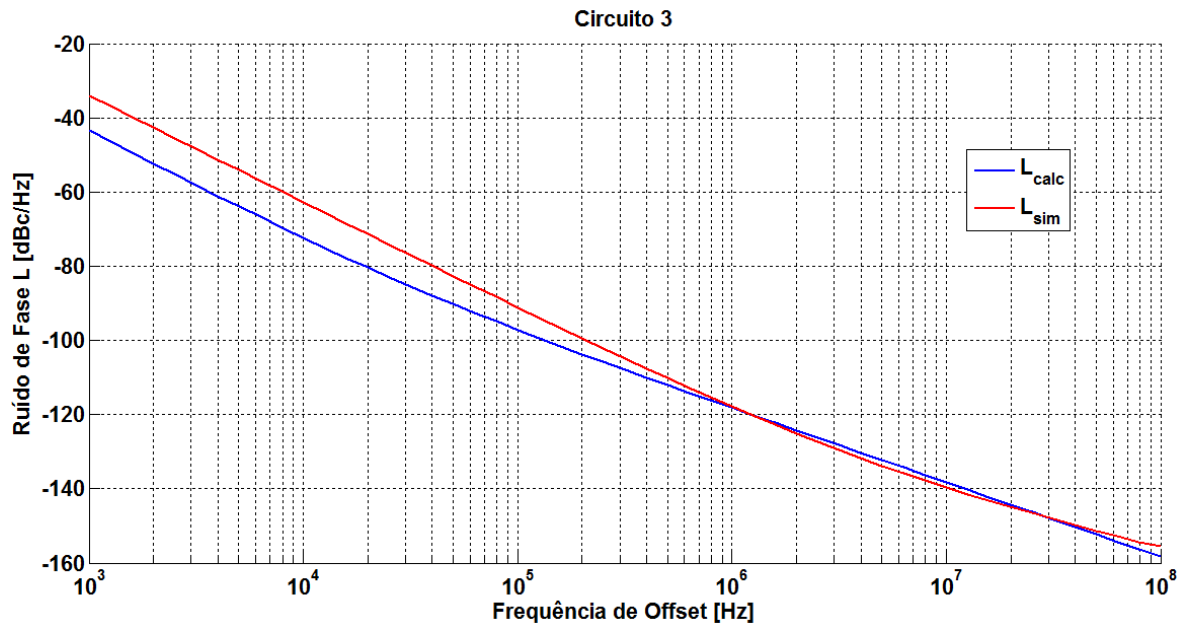


Figura 39 - Curvas do ruído de fase calculado e simulado do circuito 3.

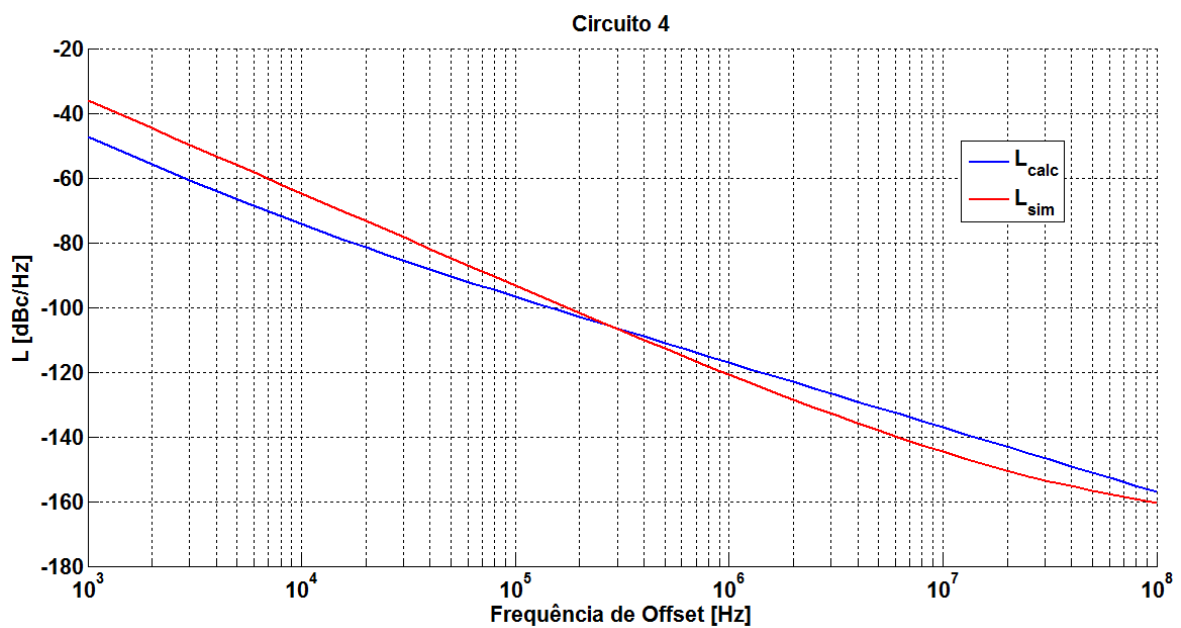


Figura 40 - Curvas do ruído de fase calculado e simulado do circuito 4.

Na comparação apresentada entre as curvas L_{calc} e L_{sim} de todos os circuitos, apesar das curvas apresentarem características similares, observa-se que foram apresentados resultados mais próximos para os circuitos projetados com nível inversão mais baixo ($if \cong 2$), e a medida que o nível de inversão aumenta, os resultados apresentam maiores discrepâncias. O gráfico da figura 39 apresenta maiores diferenças que o gráfico da figura 40.

Por isso, é importante além da comparação com os resultados simulados, a comparação com os resultados das medidas, para que o método proposto possa ser validado e melhorias sejam realizadas, a fim de realizar um aprimoramento na análise do ruído de fase.

O item a seguir apresenta essa comparação entre cálculo, simulação e medidas. No entanto, os resultados medidos são referidos somente ao circuito 3 operando em diferentes níveis de inversão.

4.2 RESULTADOS CALCULADOS, SIMULADOS E MEDIDOS

Os resultados calculados, simulados e medidos apresentados e comparados neste item, são referentes ao circuito 3 mostrado no item anterior, mas operando nas condições que foram possíveis medir neste circuito. A tabela 3 indica os valores dos parâmetros referentes à tensão de alimentação, corrente, frequência e nível de inversão para estas condições de operação.

Tabela 3 - Circuito 3 operando em diferentes níveis de inversão.

Circuito 3					
Frequência pós-layout	f [GHz]	2,134	2,135	2,136	2,137
Frequência medida	f [GHz]	2,17	2,17	2,17	2,17
Tensão	V_{dd} [V]	0,85	0,90	0,95	1
Corrente	i_d [mA]	2,168	2,509	2,959	3,214
Nível de inversão – if		203	239	277	320
Ruído de fase@1 [MHz]		-105,86	-111,97	-112,85	-113,74

Conforme a tabela 3, o circuito opera em nível de inversão forte em todas as situações, além da frequência pós-layout ficar em torno de 2,13 GHz e as frequências medidas em 2,17 GHz, o circuito com if = 320 apresentou o valor de ruído de fase mais baixo na frequência de *offset* de 1 MHz.

As curvas da corrente de dreno I_D para diferentes níveis de inversão são mostradas na figura 41. Nesta figura, observa-se que a característica da corrente é similar à apresentada para o circuito 3 no item 4.1, quando o mesmo estava

operando com $if = 48$ (inversão moderada). A diferença é a amplitude que aumenta com o aumento de if .

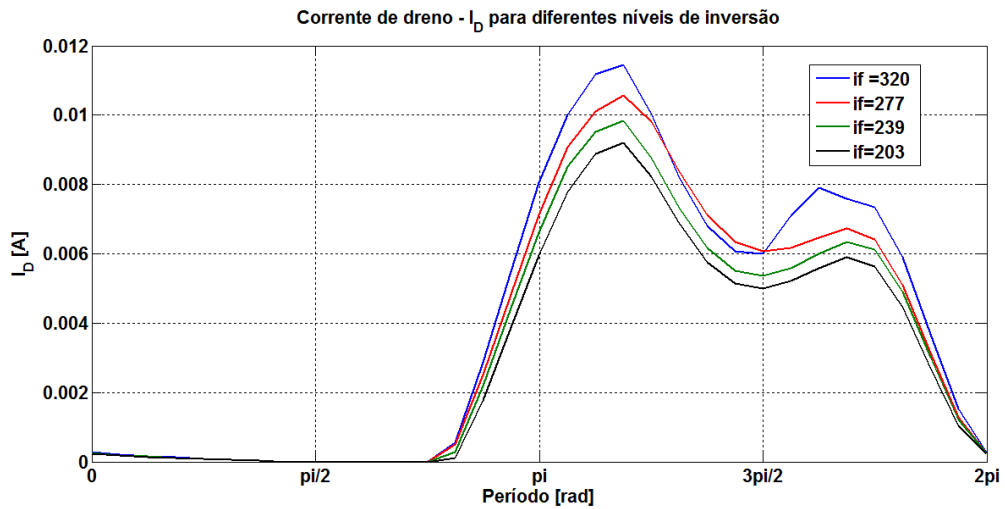


Figura 41 – Corrente I_D para diferentes níveis de inversão.

As curvas de v_d e v_s são novamente apresentadas nas figuras 42 à 45. Para esta operação em inversão forte, as curvas apresentam a diferença de tensão variável, e a diferença entre ambas as tensões é suficiente para manter o transistor operando na região de saturação.

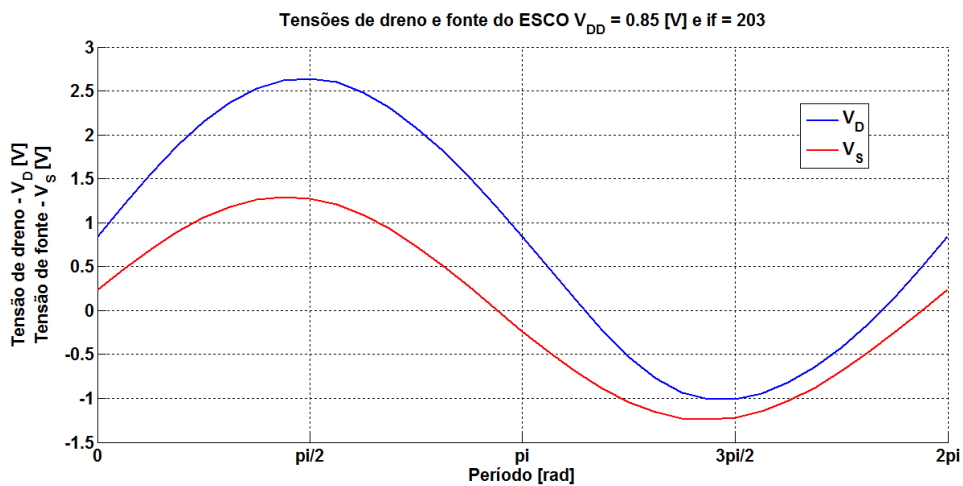


Figura 42 - v_D e v_S do circuito 3 com $if = 203$ em um período de oscilação.

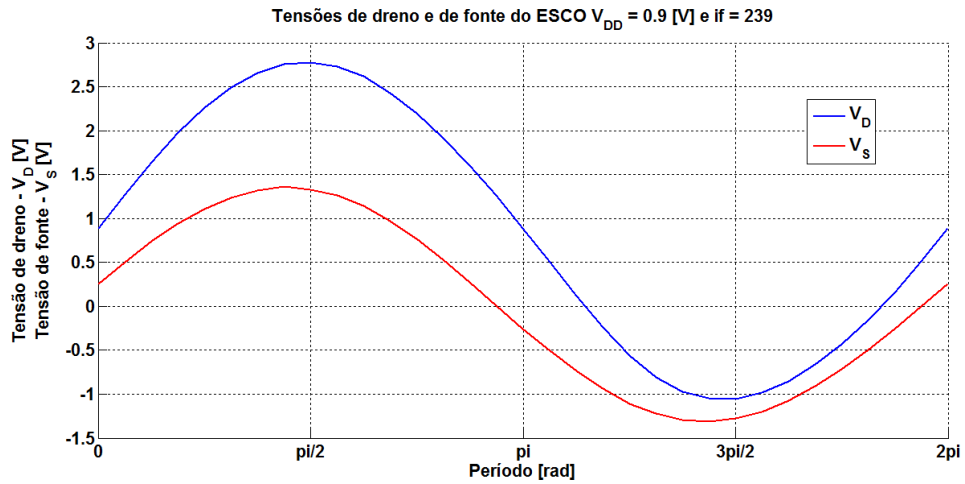


Figura 43 - v_D e v_S do circuito 3 com $if = 239$ em um período de oscilação.

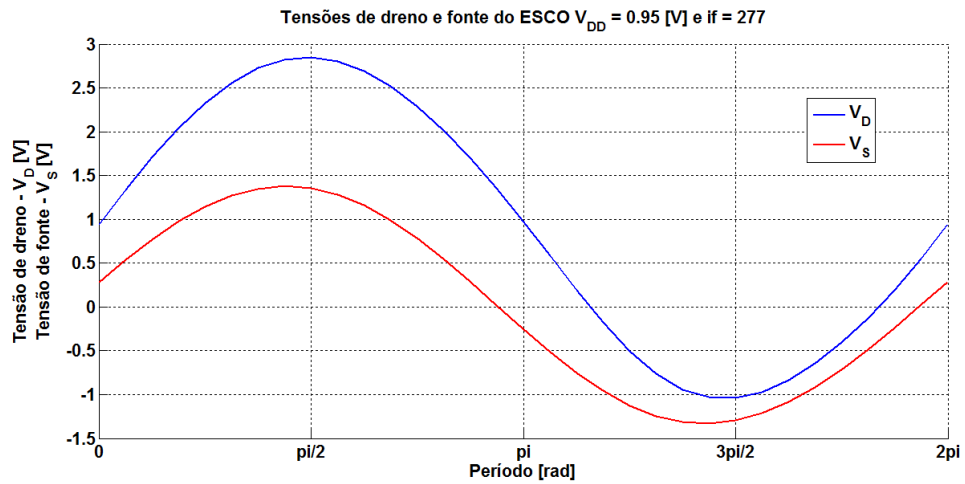


Figura 44 - v_D e v_S do circuito 3 com $if = 277$ em um período de oscilação.

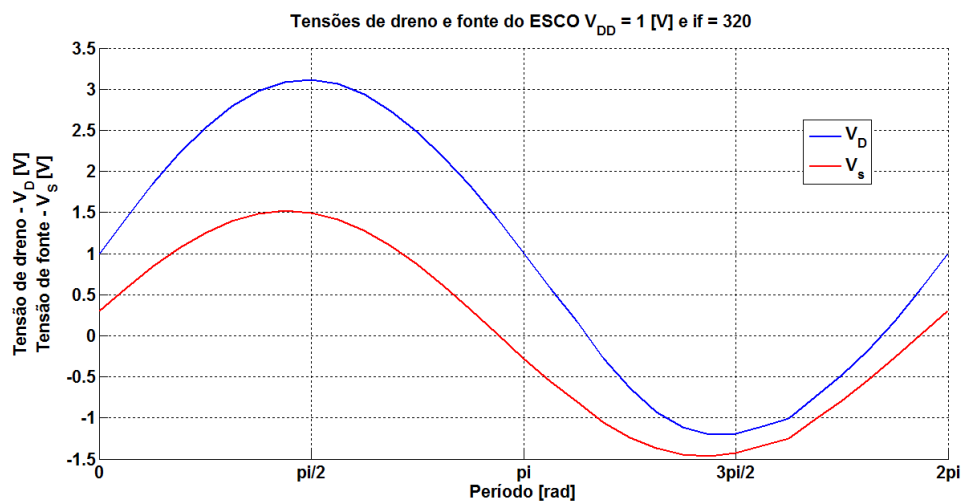


Figura 45 - v_D e v_S do circuito 3 com $if = 320$ em um período de oscilação.

A seguir são mostradas as curvas calculada e simulada de ruído do transistor, nas figuras 46 à 49, e todos os resultados calculados apresentaram resultado similar aos simulados, apresentados no item 4.1. Sendo que na situação de operação em inversão forte para todos os circuitos, as curvas de ruído, tanto simulada quanto calculada, apresentaram praticamente o mesmo valor.

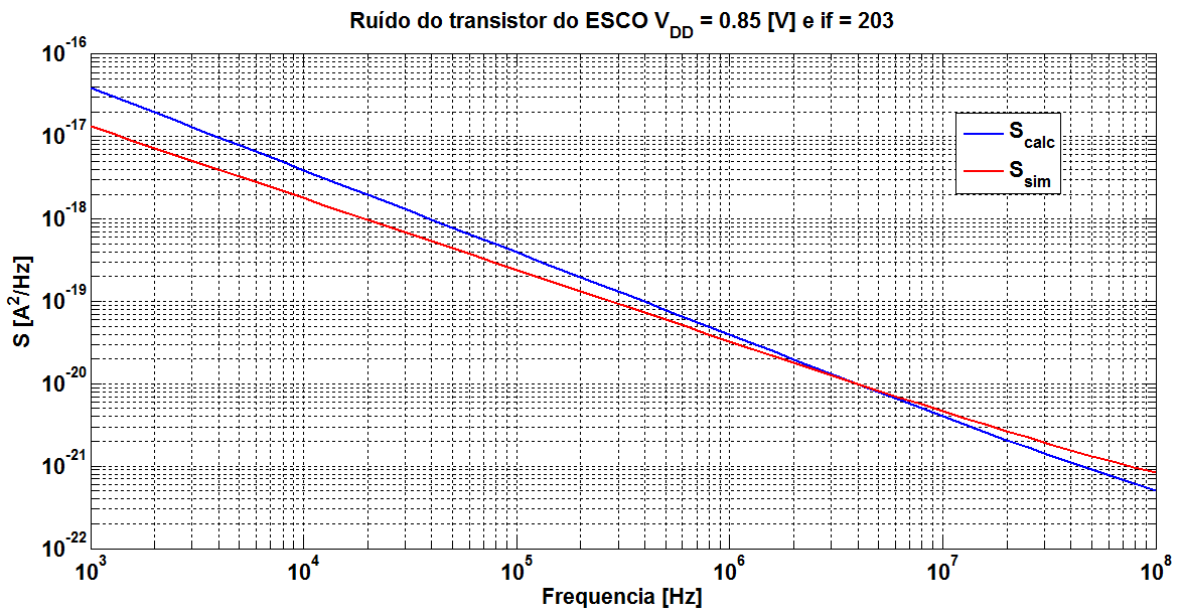


Figura 46 - Ruído do transistor do circuito 3 com $if = 203$ calculado e simulado.

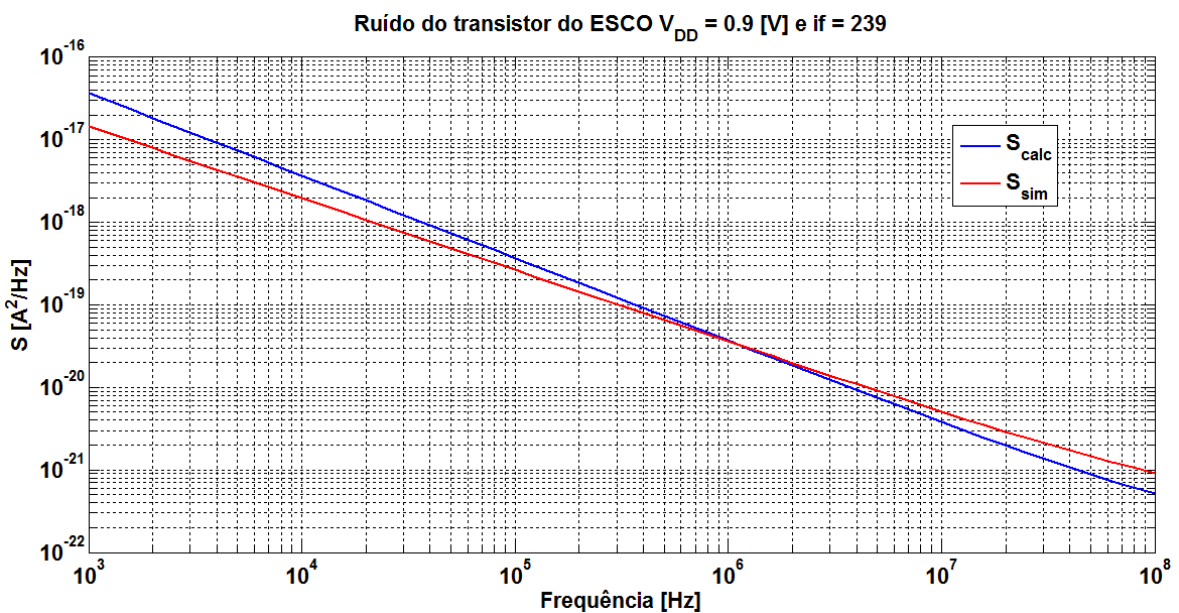


Figura 47 - Ruído do transistor do circuito 3 com $if = 239$ calculado e simulado.

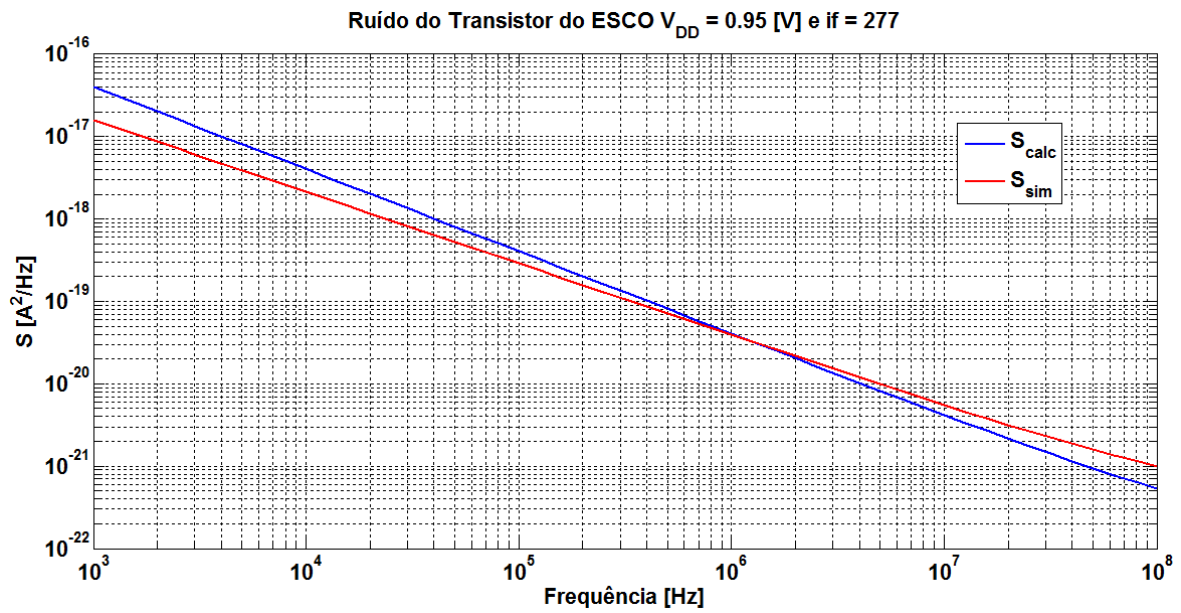


Figura 48 - Ruído do transistor do circuito 3 com $if = 277$ calculado e simulado.

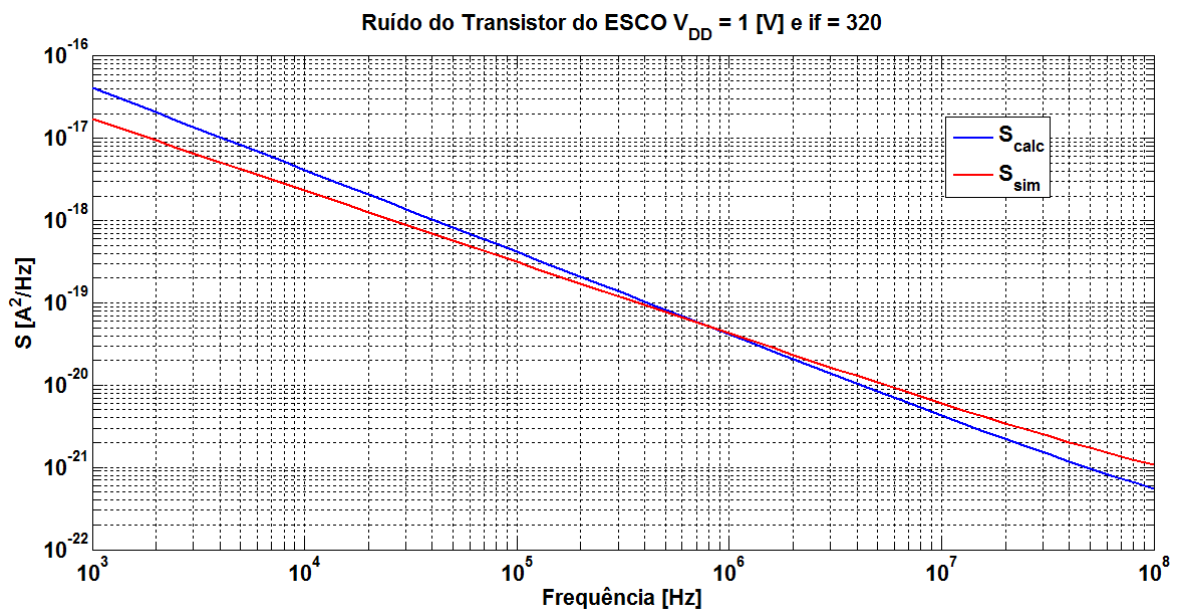


Figura 49 - Ruído do transistor do circuito 3 com $if = 320$ calculado e simulado.

Em relação às curvas das ISFs, os resultados são apresentados nas figuras 50 à 53. Verifica-se que, as curvas da ISF são menos simétricas do que nos casos apresentados no item 4.1. Além disso, comparando em termos de nível de inversão, if , a amplitude da ISF diminuiu com o aumento do nível de inversão, e como já citado

no item 4.1, essa característica da ISF, juntamente com I_D , são fatores relevantes no cálculo do ruído de fase neste método.

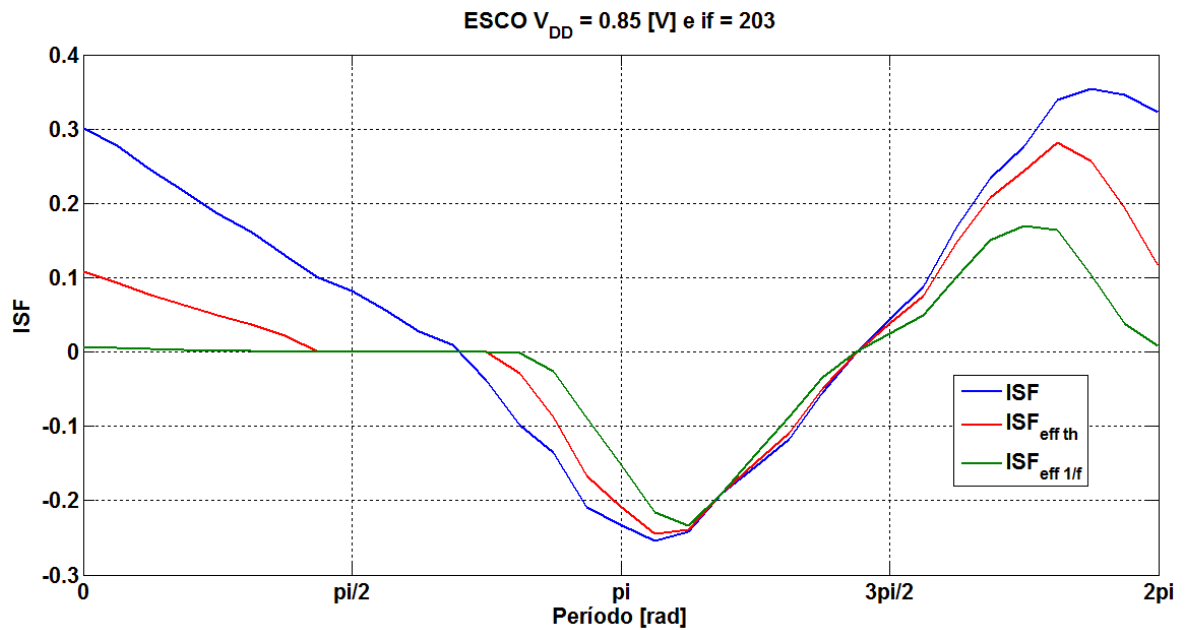


Figura 50 - Curvas das ISFs do circuito 3 com $if = 203$.

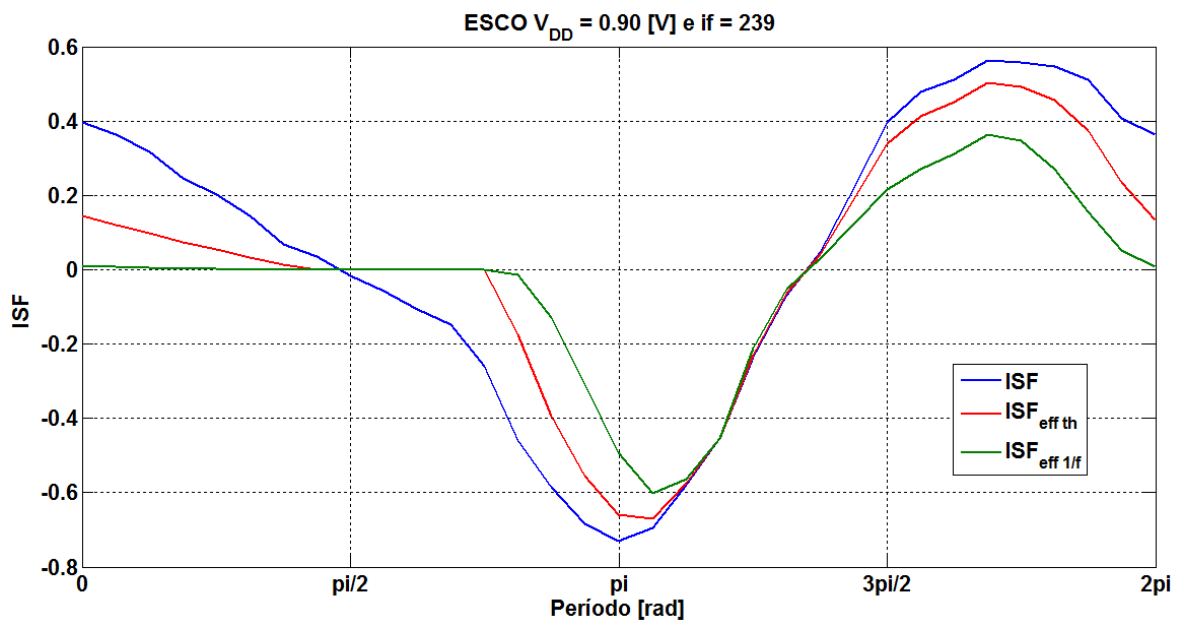


Figura 51 - Curvas das ISFs do circuito 3 com $if = 239$.

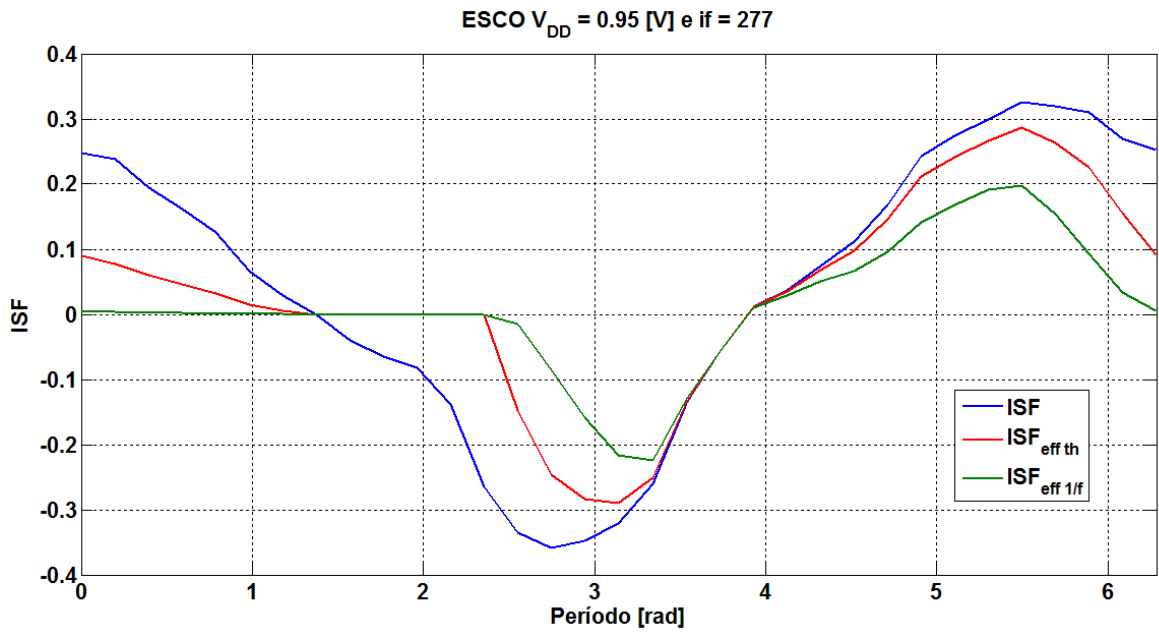


Figura 52 - Curvas das ISFs do circuito 3 com $if = 277$.

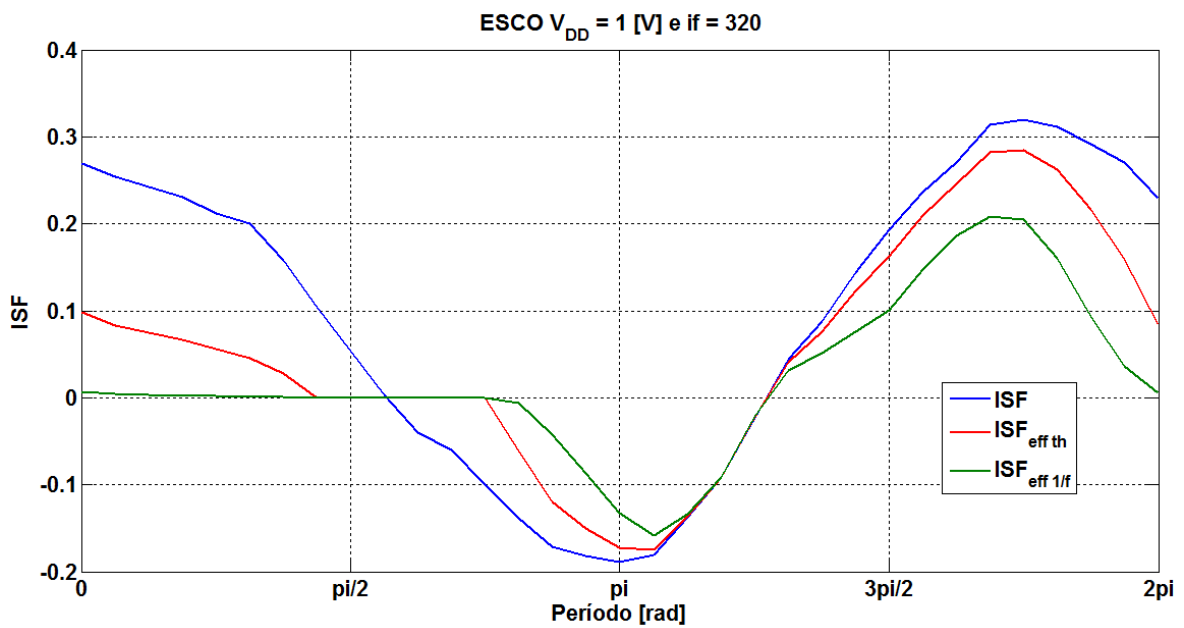


Figura 53 - Curvas das ISFs do circuito 3 com $if = 320$.

Assim, os resultados relacionados ao ruído de fase são apresentados nas figuras 54 à 57.

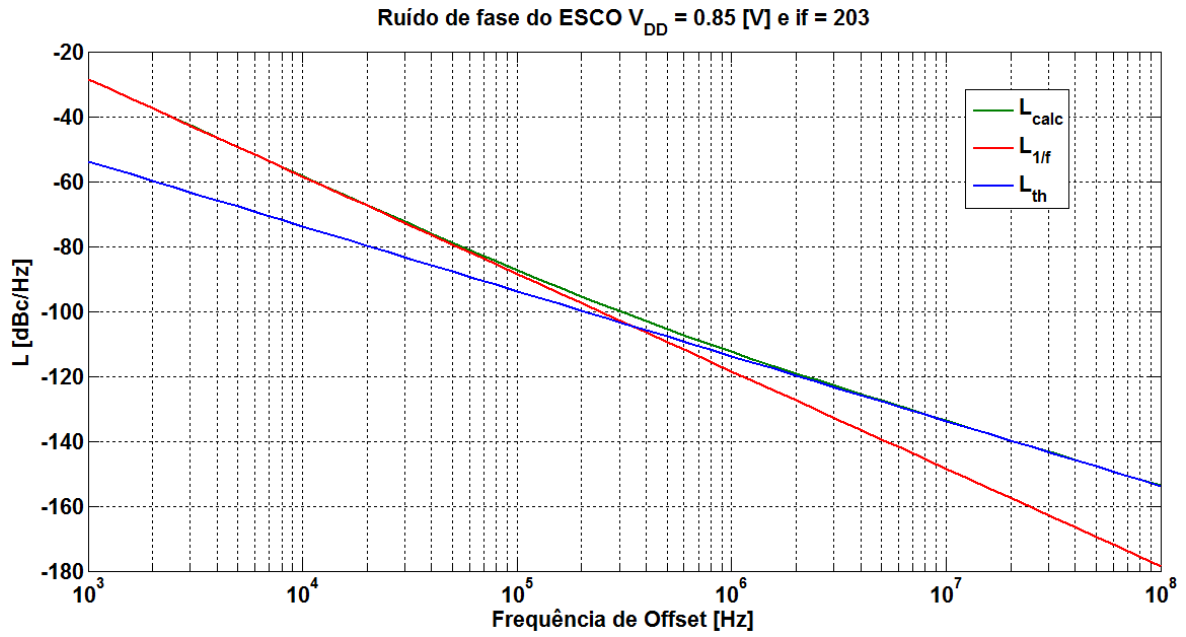


Figura 54 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 3 com $if = 203$.

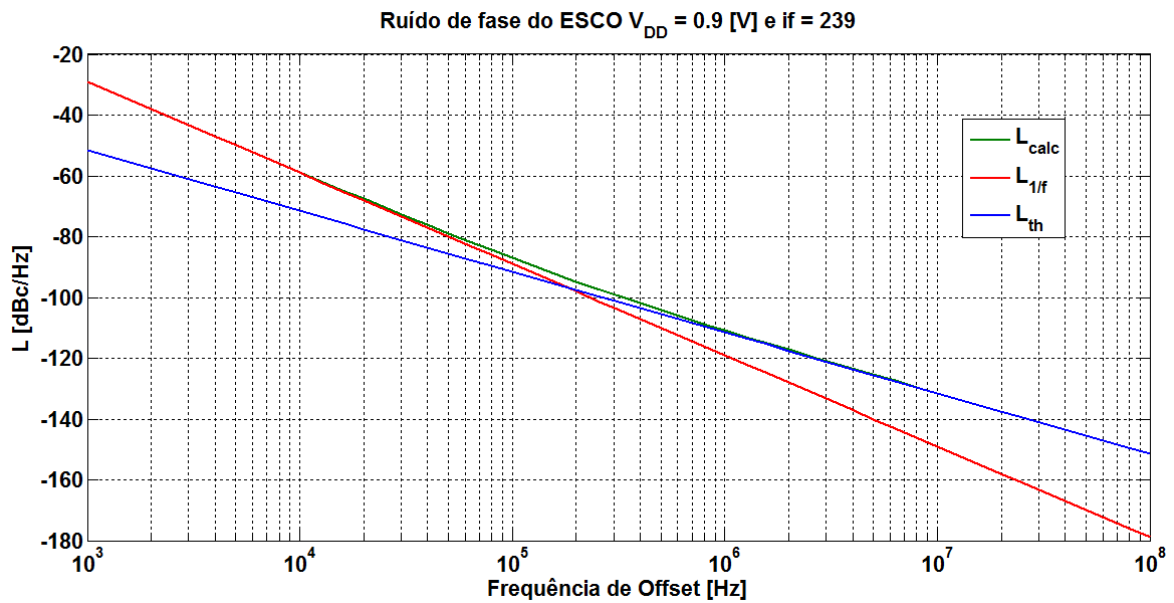


Figura 55 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 3 com $if = 239$.

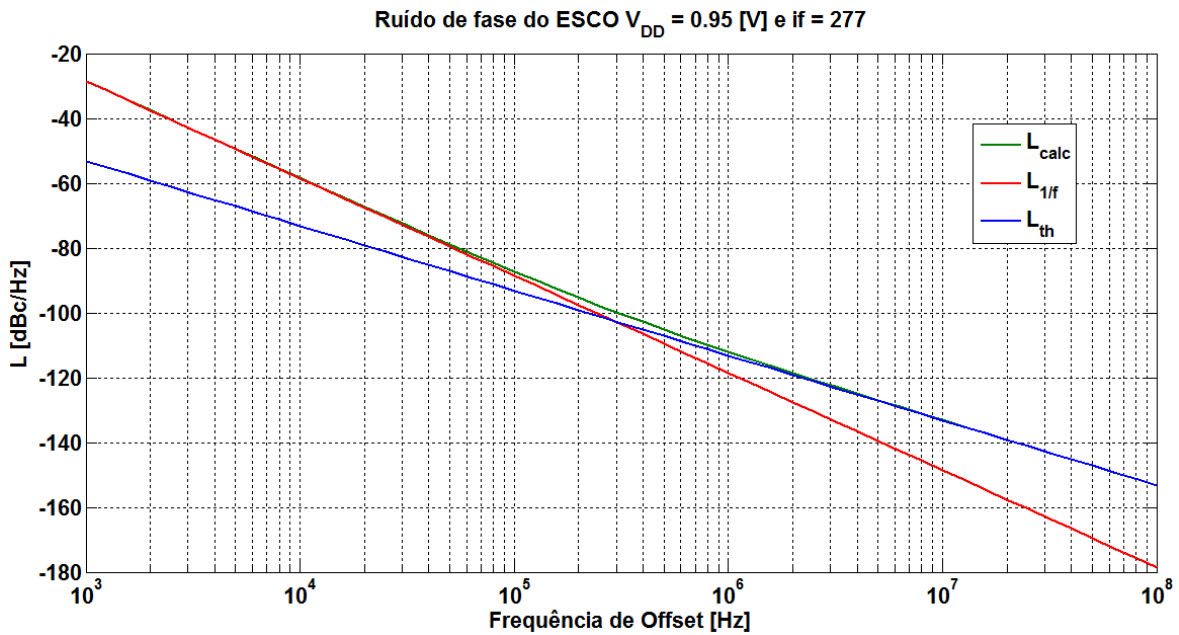


Figura 56 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 3 com $if = 277$.

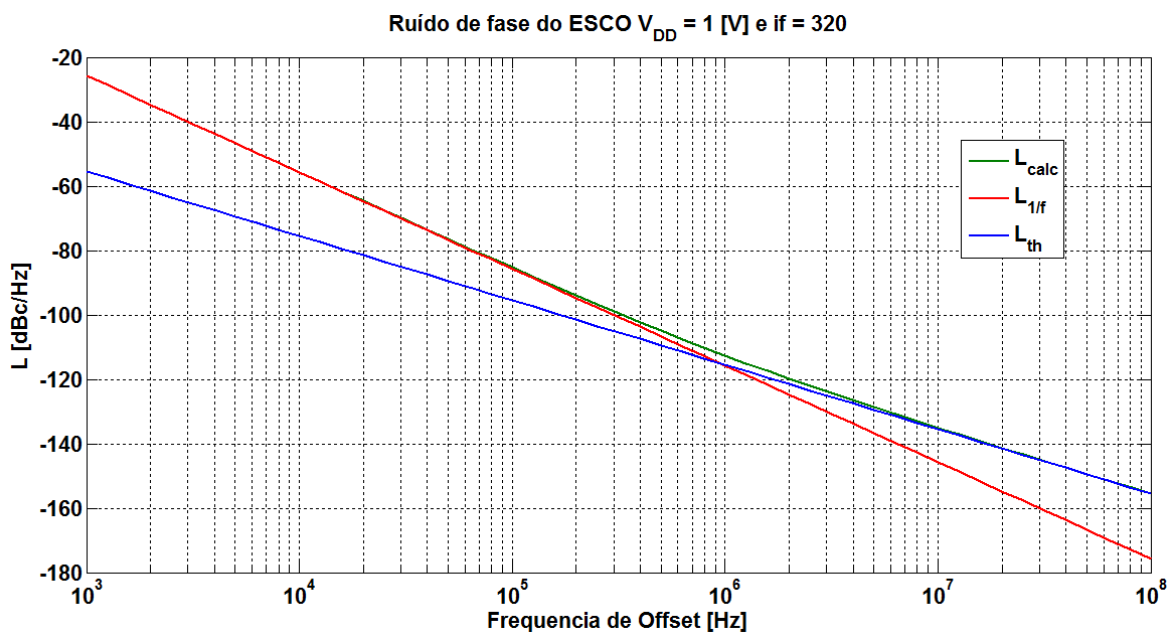


Figura 57 - Curvas do ruído de fase devido ao ruído $1/f$; devido ao ruído térmico e ruído de fase calculado do circuito 3 com $if = 320$.

Com base nos resultados mostrados, a curva L_{calc} composta por $L_{1/f}$ e L_{th} nos gráficos apresenta as seguintes características:

- L_{calc} com $if = 203$ e $if = 239$ a predominância da característica de $L_{1/f}$ vai até cerca de 200 kHz;

- L_{calc} com $if = 277$ a influência de $L_{1/f}$ vai até cerca de 300 kHz;
- L_{calc} com $if = 320$ a influência de $L_{1/f}$ atinge quase a faixa de 900 kHz;

É interessante observar que, mesmo com diferentes níveis de inversão, if , a influência de $L_{1/f}$ sobre L_{calc} não apresenta diferenças significativas, somente com $if = 320$ é que essa diferença foi maior. Neste caso em que todos os circuitos operam com o transistor forte, evidenciou-se uma situação diferente da constatada no item 4.1, enquanto no caso anterior, para maiores níveis de inversão a influência de $L_{1/f}$ sobre L_{calc} diminuía, neste caso ocorreu ao contrário, quanto maior o nível de inversão, maior a influência $L_{1/f}$ sobre L_{calc} .

Verifica-se, novamente a importância que o ruído $1/f$ tem no contexto do resultado final do ruído de fase, e a partir desta análise é possível definir condições mais apuradas em relação ao nível de inversão do transistor durante a fase de projeto, como o critério de escolha se um transistor em inversão mais forte ou mais fraca é mais adequado conforme o circuito.

Como forma de validação do método desenvolvido, os resultados das figuras 58 à 61, apresentam os resultados do ruído de fase obtido por cálculo, L_{calc} , simulação, L_{sim} e medidas L_{med} .

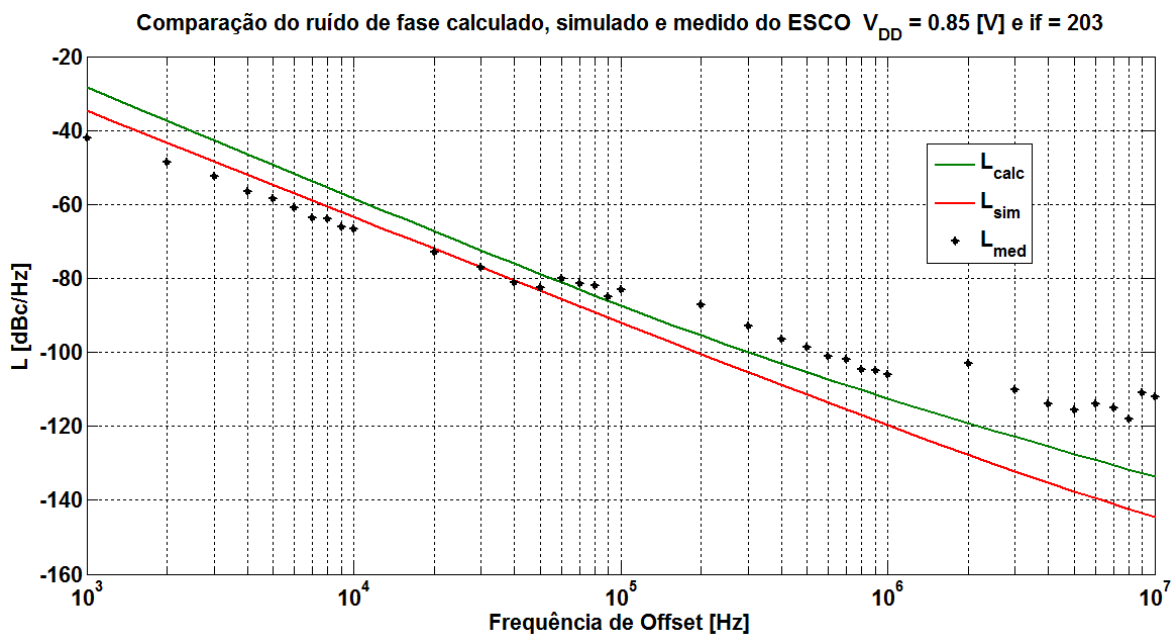


Figura 58 - Ruído de fase do circuito 3 com $if = 203$ calculado e simulado e medido.

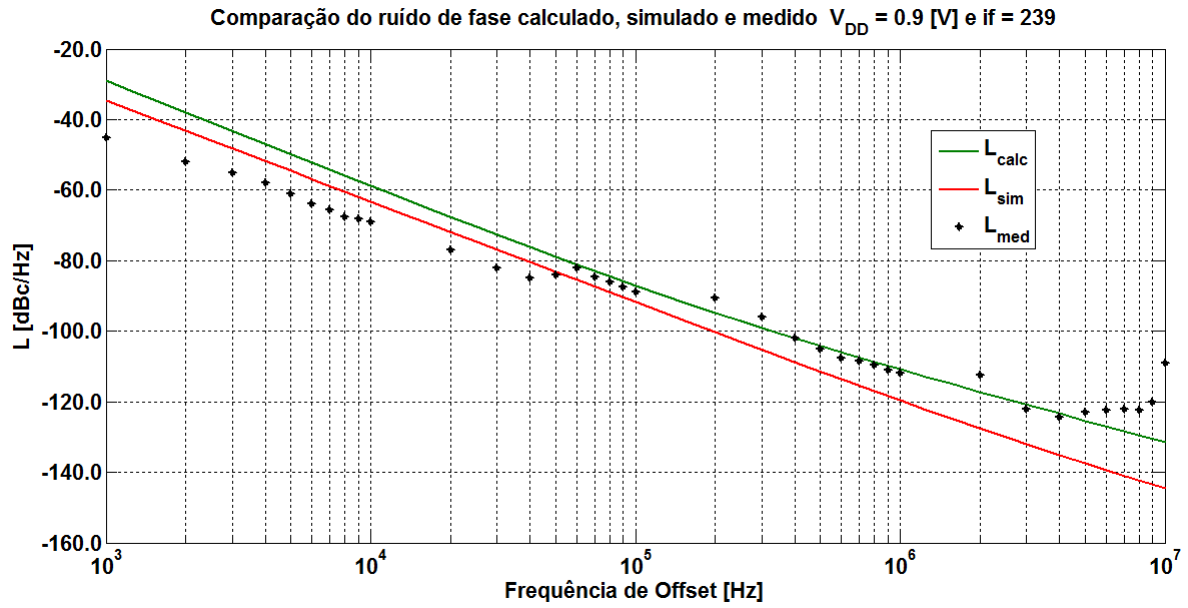


Figura 59 - Ruído de fase do circuito 3 com $f = 239$ calculado e simulado e medido.

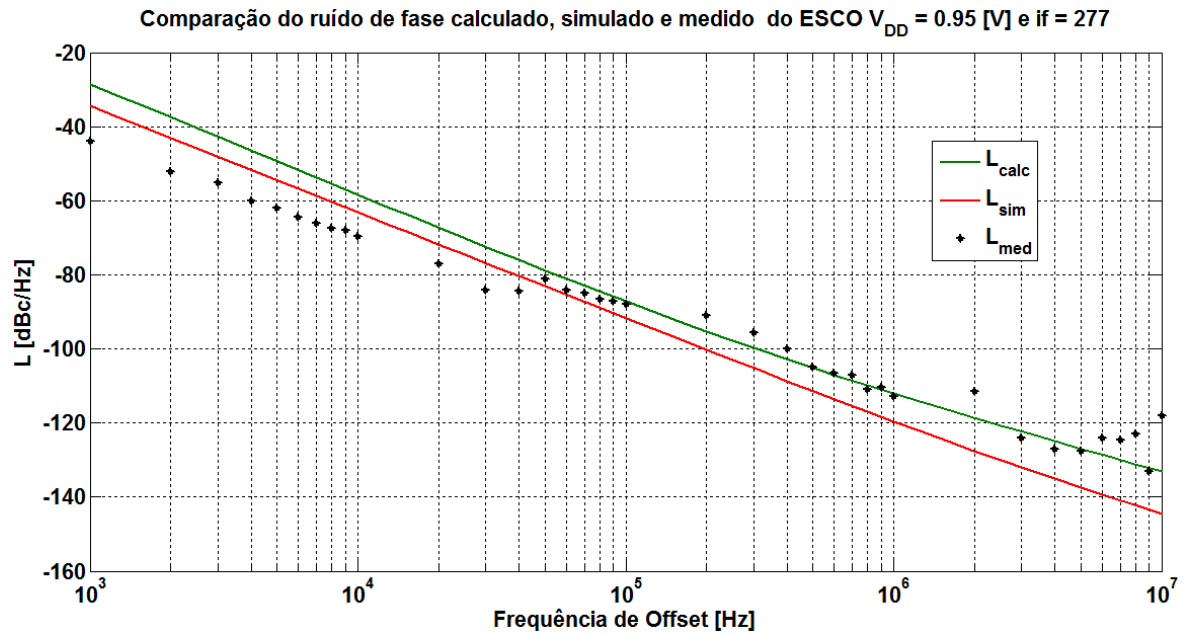


Figura 60 - Ruído de fase do circuito 3 com $f = 277$ calculado e simulado e medido.

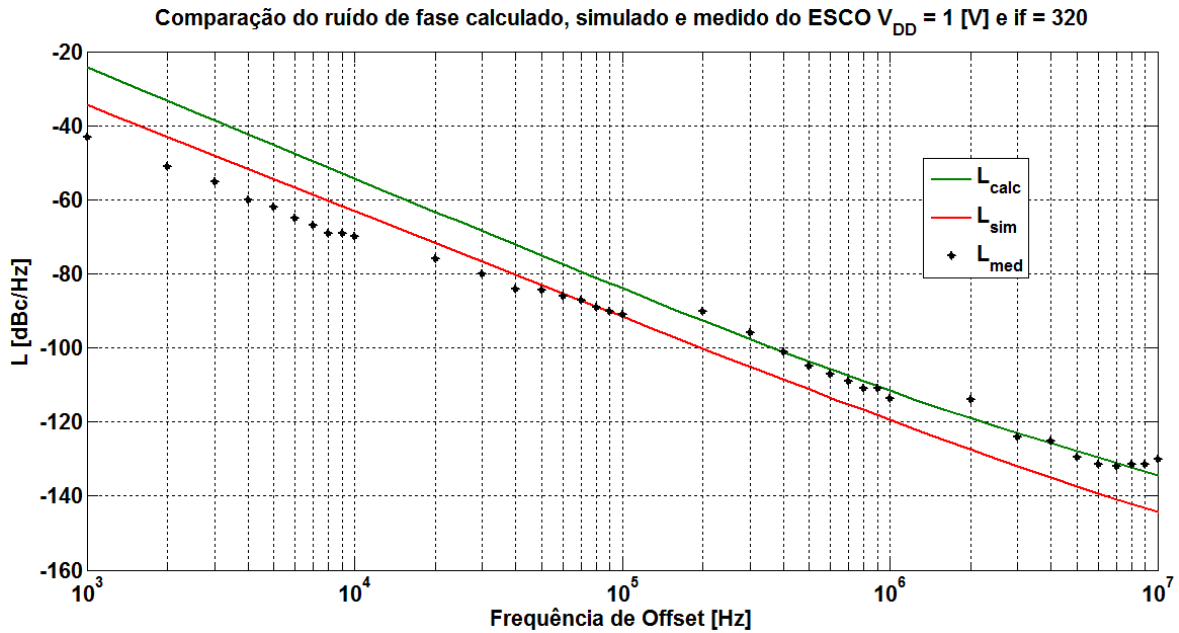


Figura 61 – Ruído de fase do circuito 3 com $if = 320$ calculado e simulado e medido.

Conforme os resultados apresentados no item 4.1, os resultados de L_{calc} são mais próximos aos resultados de L_{sim} com o circuito com if menor. Nos resultados aqui apresentados, para os níveis de inversão de $if = 203$ à $if = 320$ as diferenças entre L_{calc} e L_{sim} foram aumentando.

No que concerne aos resultados de L_{med} , em todos os gráficos os resultados apresentaram valores próximos aos resultados simulados nas frequências de *offset* mais baixas, em torno de 40 a 50 kHz para os circuitos com if até 277, e em torno de 100 kHz para o circuito com $if = 320$. Já nas frequências de *offset* maiores, os resultados medidos apresentaram valores mais próximos dos valores previstos nos cálculos, exceto nas medidas do circuito com $if = 203$, que as medidas apresentaram valores maiores que os calculados, ou seja, ocorreu maior discrepância entre o que foi calculado e o que foi medido.

Além disso, com base nestes resultados, apesar de L_{calc} apresentar resultados próximos a L_{med} em uma parte da faixa de frequência de *offset*, constatou-se que os cálculos do ruído de fase devido ao ruído $1/f$ apresentaram valores sobrestimados, e este é um ponto em que o método precisa de uma revisão com o objetivo de refinar os resultados calculados.

As medidas dos circuitos foram realizadas por meio de um analisador de espectro e sinal R&S FSUP, e o resultado de ruído de fase para a condição do

circuito com $if = 320$ é apresentado na figura 62, onde se observa que a frequência do sinal medido é 2,176 GHz e o ruído de fase a 1 MHz da frequência da portadora é de -113,74 dBc/Hz.



Figura 62 – Resultado do ruído de fase medido para o circuito 3 com $if = 320$.

Os detalhes dos equipamentos de medição são mostrados nas figuras 63 e 64.

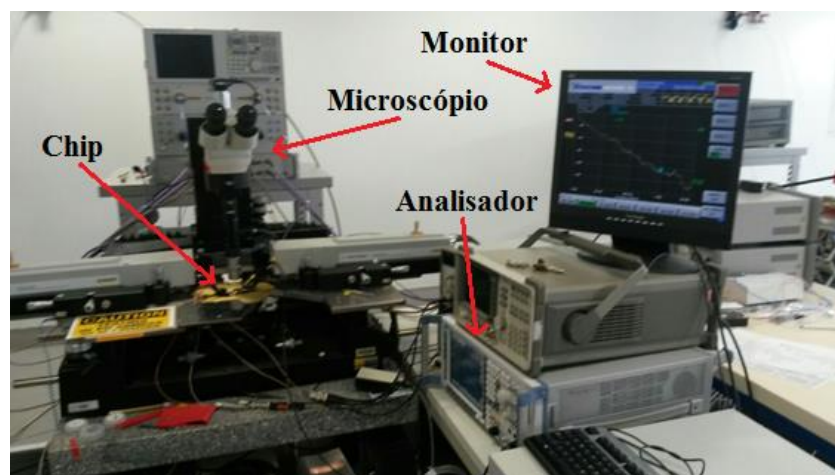


Figura 63 - Detalhe da configuração dos equipamentos de medida.

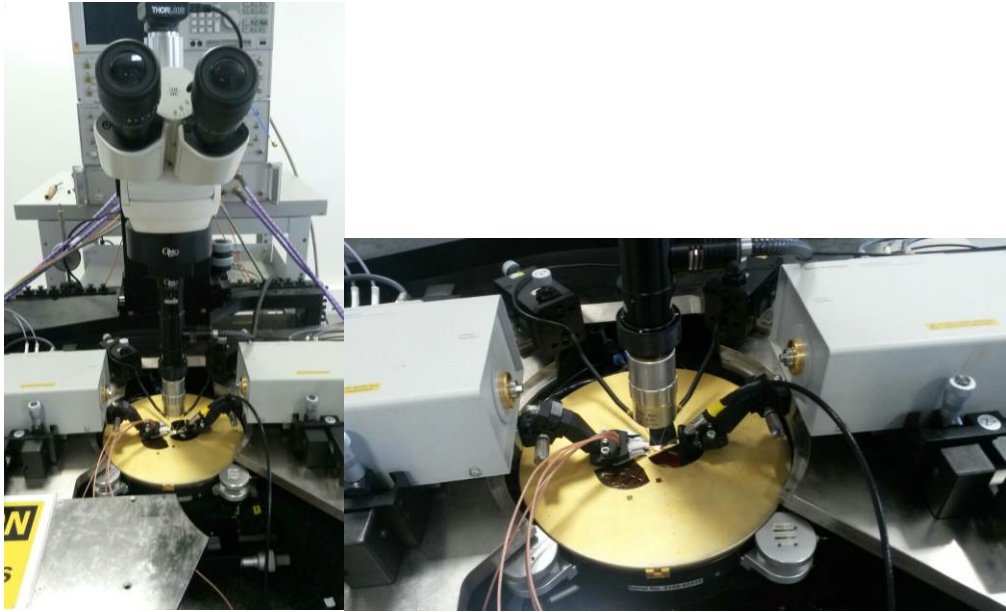


Figura 64 – Detalhe do microscópio e das pontas de prova utilizadas na medição.

A foto do ESCO que foi fabricado e que foi medido é mostrada na figura 65.

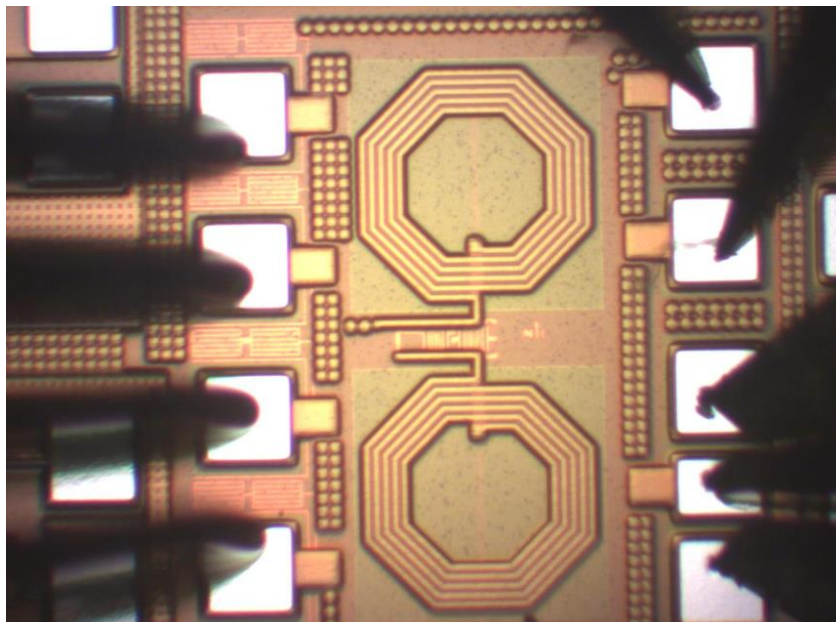


Figura 65 – Foto do ESCO fabricado.

5 CONCLUSÃO

Com base no método que foi desenvolvido neste trabalho para a análise do ruído de fase do ESCO, foi possível observar separadamente a influência do ruído $1/f$ e do ruído térmico do transistor no ruído de fase. Desta forma, o método pode indicar o nível de inversão do transistor como critério de projeto do oscilador ESCO em relação ao ruído de fase.

Os resultados apresentados no item 4 mostram que o método proposto para a análise do ruído de fase do ESCO possui um comportamento semelhante com o resultado do ruído de fase obtido por simulação, porém com resultados mais aproximados na análise de circuitos que operam em níveis inversão menores.

Em relação aos resultados medidos do ruído de fase, para frequências de *offset* menores os resultados são mais próximos dos resultados de simulação, enquanto que em frequências de *offset* maiores, os resultados medidos são próximos dos valores de ruído de fase previstos nos cálculos do método proposto.

A análise também mostra a influência do ruído térmico e do ruído $1/f$ no ruído de fase usando o modelo de ruído do MOSFET da referência [9]. Porém, em comparação com os resultados medidos, o ruído de fase devido ao ruído $1/f$ calculado apresentou valores maiores na faixa de frequência de *offset* onde sua influência é mais significativa.

Ainda assim, o método apresentado é útil como uma ferramenta para o projeto de osciladores, pois as equações são baseadas no conceito de nível de inversão dos transistores e, juntamente com a teoria da ISF, apresentam uma alternativa para prever o comportamento do ruído de fase no início do projeto.

No entanto, é necessário realizar comparações entre os resultados calculados, simulados e medidos em circuitos que operem em outros níveis de inversão, para poder constatar em qual faixa de nível de inversão o modelo proposto é mais eficiente.

Por fim, o método desenvolvido até o momento abordou somente a análise do ruído de fase, sendo que um enfoque interessante é aliar juntamente com esta análise, a questão referente ao consumo de energia, tão relevante quanto o ruído de fase no projeto de osciladores. Entende-se que é importante acrescentar no modelo proposto, variáveis como a tensão de alimentação e capacitância equivalente do

circuito, com o objetivo de obter curvas de operação do circuito a ser projetado, para identificar uma configuração otimizada. Ainda, é importante estender este método de análise para outras topologias de osciladores com dispositivos que operem em diferentes níveis de inversão, e também utilizem mais transistores.

REFERÊNCIAS

[1] NIELSEN IBOPE. Crianças e jovens da classe A utilizam mais o tablet do que adultos apontam estudos da Nilsen Ibope. Disponível em:

<<http://www.nielsen.com/br/pt/press-room/2015/Crianças-e-jovens-da-classe-A-utilizam-mais-o-tablet-do-que-adultos-aponta-estudo-da-Nielsen-Ibope.html>>

Acesso em: 20 janeiro 2016.

[2] NIELSEN IBOPE. Brasileiros com internet no smartphone são mais de 70 milhões. Disponível em: <<http://www.nielsen.com/br/pt/press-room/2015/Brasileiros-com-internet-no-smartphone-ja-sao-mais-de-70-milhoes.html>>. Acesso em: 20 janeiro

2016.

[3] SIQUEIRA, E. Pesquisa mostra a audiência da mídia. Disponível em:<<http://www.ethevaldo.com.br/portal/index.php/component/content/article?id=66>>.

Acesso em: 20 janeiro 2016.

[4] NERIS JR C. P.; FUCIDJI J. R.; GOMES R. **Transformações recentes na indústria de telefonia móvel: um exame de tecnologias emergentes**. 40º Encontro Nacional de Economia Área 8: Economia Industrial e da Tecnologia. Disponível em: <<http://www.anpec.org.br/encontro/2012/inscricao/files/i8-5a13bc99423a4470e9d19a498e2986c3.pdf>>. Acesso em: 20 janeiro 2016.

[5] TIEBOUT, M. **Low Power VCO design in CMOS**, p. 3-12, Springer, 2010.

[6] HAJIMIRI A. e LEE T. H. *A General Theory of Phase Noise in Electrical Oscillators*. **IEEE Journal of Solid-State Circuits**, vol. 33, pp. 179-194, Fevereiro, 1998.

[7] LEE T.H. e HAJIMIRI A. *Oscillator Phase Noise: A Tutorial*. **IEEE Journal of Solid-State Circuits**, vol. 35, no. 3, pp. 326-336, Março, 2000.

- [8] SCHNEIDER M. C. e GALUP-MONTORO C. **CMOS Analog Design Using All-Region MOSFET Modeling**, p. 45-57, Cambridge University Press, 2010.
- [9] ARNAUD A., GALUP-MONTORO C. *Consistent Noise Models for Analysis and Design of CMOS Circuits*. **IEEE Transactions on Circuits and Systems – I: Regular Papers**, vol. 51, no.10, pp. 1909-1915, Outubro, 2004.
- [10] MACHADO M. B.; SCHNEIDER M. C.; GALUP-MONTORO C. *On the Minimum Supply Voltage for MOSFET Oscillators*. **IEEE Transactions on Circuits and Systems – I: Regular Papers**, vol. 61, p. 347-357, 2014.
- [11] MACHADO M. B. *Ultra-Low-Voltage Oscillators with Application to Energy Harvesting Circuits*. 2014. 167 f. Tese (Doutorado em Engenharia Elétrica) – Universidade Federal de Santa Catarina, Florianópolis, 2014.
- [12] GALUP-MONTORO C.; SCHNEIDER M. C.; CARLI L.G. de; MACHADO M. B. *Introductory Ultra-Low Voltage Electronics*. **Argentine School of Micro-Nanoelectronics, Technology and Applications (EAMTA)**, p. 1-8, 2013.
- [13] BROWN T. W.; FARHABAKHSHIAN F.; ROY A. G.; FIEZ T. S.; MAYARAM K. A *475 mV, 4.9 GHz Enhanced Swing Differential Colpitts VCO With Phase Noise of -136 dBc/Hz at a 3 MHz Offset Frequency*. **IEEE Journal of Solid-State Circuits**, vol. 46, Agosto, 2011.
- [14] LEE T.H. e HAJIMIRI A. *The Design of Low Noise Oscillators*, 2003
- [15] GRÖZING M., STUMPF T, HAUGER S. e BERROTH M. MOSFET Thermal and 1/f Noise Modulating Functions for the Impulse Sensitivity Function Theory of Oscillator Phase Noise, **34th European Microwave Conference**, Oct. 2004.
- [16] IBM Microelectronics. **CMRF8SF PDK User's Guide**. Essex Junction, 2007. 84 p.

[17] IBM Microelectronis. ***CMOS8RF (CMRF8SF) Design Manual***. Essex Junction, 2010. 580 p.