

KELI FABIANA SEIDEL

**Análise do Transporte de Portadores de  
Carga em Transistores de Efeito de  
Campo em Arquitetura Planar e  
Desenvolvimento de Transistores em  
Arquitetura Vertical**

Tese apresentada ao Curso de Pós-Graduação em Física do Setor de Ciências Exatas da Universidade Federal do Paraná, como requisito parcial para a obtenção do grau de Doutor em Ciências.

Orientador: Prof. Dr. Ivo Alexandre Hümmelgen  
Co-orientador: Prof. Dr. Marlus Koehler

**Curitiba**

Novembro - 2011

UNIVERSIDADE FEDERAL DO PARANÁ  
SETOR DE CIÊNCIAS EXATAS  
PROGRAMA DE PÓS-GRADUAÇÃO EM FÍSICA

DEFESA DE TESE DE DOUTORADO

TÍTULO: ANÁLISE DO TRANSPORTE DE PORTADORES DE CARGA  
EM TRANSISTORES DE EFEITO DE CAMPO EM ARQUITETURA PLANAR E  
DESENVOLVIMENTO DE TRANSISTORES EM ARQUITETURA VERTICAL.

KELI FABIANA SEIDEL

Em sessão pública iniciada às treze horas e minutos desta data, após um Seminário sob o título acima, e posterior argüição, esta banca examinadora decidiu atribuir ao candidato o conceito global A.

Banca Examinadora	Assinatura	Conceito
Prof. IVO ALEXANDRE HÜMMELGEN (Orientador/Presidente) (UFPR)		<u>A</u>
Prof. CELSO ARAÚJO DUARTE (UFPR)		<u>A</u>
Prof. GUNTHER KELLERMANN (UFPR)		<u>A</u>
Prof. MICHELLE SOSTAG MERUVIA (PUC/PR)		<u>A</u>
Prof. ANDRÉ AVELINO PASA (UFSC)		<u>A</u>
Prof. MARLUS KOEHLER (Co-Orientador)		<u>A</u>

Curitiba, 22 de novembro de 2011.

MINISTÉRIO DA EDUCAÇÃO  
UNIVERSIDADE FEDERAL DO PARANÁ  
SETOR DE CIÊNCIAS EXATAS  
CURSO DE PÓS-GRADUAÇÃO EM FÍSICA

**PARECER**

Os abaixo-assinados, membros da banca examinadora de Defesa de Tese de Doutorado do estudante **Keli Fabiana Seidel**, são de parecer favorável e consideram aprovada a redação final da Defesa de Tese cujo título é: **Análise do Transporte de Portadores de Carga em Transistores de Efeito de Campo em Arquitetura Planar e Desenvolvimento de Transistores em Arquitetura Vertical**.

Curitiba, 22 de novembro de 2011.

**Banca Examinadora**

**Prof. IVO ALEXANDRE HUMMELGEN**  
(Orientador/ Presidente) (UFPR)

**Prof. CELSO DE ARAÚJO DUARTE**  
(UFPR)

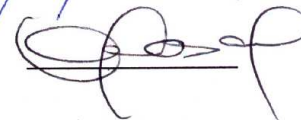
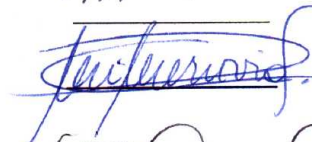
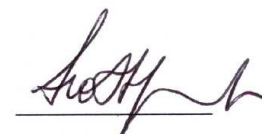
**Profa. MICHELLE SOSTAG MERUVIA**  
(PUC-PR)

**Prof. ANDRÉ AVELINO PASA**  
(UFSC)

**Prof. GUNTHER KELLERMANN**  
(UFPR)

**Prof. MARLUS KOEHLER**  
(CO-ORIENTADOR)

**Assinatura**



# Sumário

<b>Resumo</b>	<b>1</b>
<b>Abstract</b>	<b>2</b>
<b>Agradecimentos</b>	<b>3</b>
<b>1 Introdução</b>	<b>4</b>
<b>2 Fundamentação Teórica</b>	<b>7</b>
2.1 Materiais Orgânicos Conjugados . . . . .	7
2.2 Transistores . . . . .	11
2.2.1 Transistor Orgânico de Efeito de Campo em Arquitetura Planar	11
2.2.2 Transistor Híbrido em Arquitetura Vertical . . . . .	14
<b>3 Desenvolvimento de Transistores em Arquitetura Vertical</b>	<b>22</b>
3.1 Métodos Experimentais e Materiais Utilizados . . . . .	25
3.1.1 Silício . . . . .	26
3.1.2 Polianilina Sulfonada . . . . .	26
3.1.3 Microesferas de Poliestireno . . . . .	27
3.1.4 Fulereo C <sub>60</sub> . . . . .	28
3.1.5 Polimetacrilato de Metila - PMMA . . . . .	28
3.2 Preparo das Amostras . . . . .	29
3.2.1 Limpeza de Substratos . . . . .	29
3.2.2 Síntese da Polianilina Sulfonada . . . . .	29
3.2.3 Deposição Química da Polianilina Sulfonada . . . . .	30

3.2.4	Caracterização dos filmes de Polianilina Sulfonada . . . . .	30
3.3	Deposição das Microesferas de Poliestireno . . . . .	37
3.3.1	Imagens de filmes de SPAN com microesferas . . . . .	39
3.4	Descrição da Montagem do Transistor de Base-Permeável em Arquite- tura Vertical com Litografia de Microesferas na Base . . . . .	42
3.5	Construção e Medidas Elétricas de Transistores Híbridos Verticais . .	43
3.5.1	Convenção das Medidas Elétricas . . . . .	43
3.5.2	Deposição dos Materiais . . . . .	44
3.5.3	Resultados: Transistores de Base-Permeável com Litografia de Microesferas de Poliestireno na Base . . . . .	44
3.5.4	Resultados: Transistores de Base-Permeável com Trilhos Metáli- cas de Alumínio na Base . . . . .	53
3.6	Transistores de Efeito de Campo com Arquitetura Vertical - VFETs .	55
3.6.1	Resultados - Transistores de Efeito de Campo com Arquitetura Vertical - VFETs . . . . .	56
<b>4</b>	<b>Análise de Transistores de Efeito de Campo em Arquitetura Planar</b>	<b>66</b>
4.1	Revisão . . . . .	67
4.1.1	Transporte dos portadores de carga na presença de estados de armadilhas distribuídas em níveis discretos de energia . . . . .	68
4.2	Transporte de portadores de carga em IFETs na presença de estados de armadilhas com distribuição exponencial em energia . . . . .	71
4.2.1	Aproximação analítica para transporte em IFETs na presença de armadilhas distribuídas exponencialmente em energia . . . .	74
4.3	Resultados e Discussões . . . . .	76
<b>5</b>	<b>Conclusões</b>	<b>81</b>
	<b>Trabalhos Futuros</b>	<b>84</b>
	<b>Bibliografia</b>	<b>93</b>

# Resumo

Nesta tese são apresentados dois trabalhos distintos.

O primeiro, está relacionada ao trabalho experimental, no qual desenvolvemos (a) transistores híbridos em arquitetura vertical com base nanoestruturada por litografia de esferas e também, (b) transistores de efeito de campo em arquitetura vertical. O transistor (a) é baseado em dois trabalhos desenvolvidos no Grupo de Dispositivos Optoeletrônicos Orgânicos - UFPR, cujas técnicas e arquitetura são utilizadas para desenvolver um transistor de base-permeável com furos na grade metálica que possuam tamanho controlado. A segunda classe de dispositivos desenvolvida, consiste de transistores de efeito de campo em arquitetura vertical cujas camadas estão empilhadas de modo a formar uma célula capacitiva na parte inferior e um dispositivo a dois terminais na parte superior. Com esta arquitetura conseguimos obter um dispositivo onde a corrente no canal é modulada pelo efeito de campo gerado pela porta e que opera a baixas tensões.

Já na segunda parte, trata-se de um modelo teórico que descreve a influência dos estados de armadilha de carga no transporte de portadores de carga em transistores de efeito de campo. Neste caso, consideramos estados de armadilha discretos numa distribuição contínua em energia descrita por uma distribuição exponencial. Junto aos resultados numéricos apresentamos também uma aproximação analítica do modelo. Através destes resultados é possível observar que a espessura efetiva do canal condutor, produzida pela tensão da porta, depende fortemente da desordem energética do semicondutor. Assim, o transporte de cargas em materiais amorfos apresenta dois diferentes regimes: (i) Regime tipo-“*bulk*” (TB), onde a mobilidade dos portadores de carga decresce com a espessura do filme semicondutor e, (ii) o regime de transporte de superfície (TS), onde a mobilidade de portadores de carga satura e não depende da espessura do filme semicondutor.

# Abstract

This thesis presents two distinct works.

The first part is related to experimental work, in which we develop (a) hybrid transistors in vertical architecture with a nano-structured base obtained by lithography of spheres and also, (b) field effect transistor in vertical architecture. The transistor (a) is based on two works developed in the Group of Organic Optoelectronic Devices - UFPR, whose techniques and architecture are used to develop a permeable-base transistor with holes in metal grid that have controlled size. In the second class of devices developed, we have a field effect transistor in a vertical architecture whose layers are stacked to form a capacitive cell at the bottom and a device with two terminals on top. With this architecture we got a device where the channel current is modulated by the field effect generated by the gate and operates at low voltages. The second part it's a theoretical model which describes the influence of trapped charge states in the transport of charge carriers in field effect transistors. In this case, we consider discrete trap states in a continuous energy distribution described by an exponential distribution. Together with the numerical results we also present an analytical approximation of the model. Through these results it can be seen that the effective thickness of the conductor channel, produced by the gate voltage, depends strongly on the disorder energy of the semiconductor. Thus, the transport of charges in amorphous materials exhibit two different regimes: (i) Regime bulklike (TB), where the mobility of charge carriers decreases with the thickness of the semiconductor film, and (ii) the surface transport regime (TS), where the mobility of charge carriers saturates and does not depend on the thickness of the semiconductor film.

# Agradecimentos

Agradeço à todos aqueles que contribuíram de alguma forma para a realização deste trabalho, em especial:

- Aos professores Ivo A. Hümmelgen e Marlus Koehler pela orientação, pela paciência e pelos ensinamentos passados;

- À toda minha família mas em especial aos meus pais, Levino e Edeltraude e, aos meus irmãos, Hermes, Marcia e Leandro, pelo incentivo que sempre me deram, e pelos valores que me foram passados;

- Aos meus professores de pós-graduação, pelos ensinamentos;

- À Lucieli Rossi, pela amizade e pelas várias discussões produtivas sobre o trabalho; ao Sergio R. Lopes, pelo companheirismo, paciência e pelos bons conselhos dados e; também aos amigos da pós-graduação pelos discussões produtivas e pelas risadas divididas;

- Aos professores membros da banca de doutorado, Kleber D. Machado, Lucimara S. Roman, José A. O. Freire, Michelle S. Meruvia, Andre A. Pasa, Celso A. Duarte e Guinther Kellermann pelas correções e sugestões dadas ao trabalho;

- Aos colegas do grupo de Dispositivos Optoeletrônicos Orgânicos - UFPR, pelas discussões e sugestões ao trabalho;

- Ao CNPq, pelo financiamento da pesquisa;

- Ao centro de microscopia de força atômica - UFPR, pela realização das imagens de AFM;

- Ao centro de microscopia eletrônica - UFPR, pela realização das imagens de MEV.



# Capítulo 1

## Introdução

A evolução histórica dos transistores tem seu início no ano de 1925, quando J. E. Lilienfeld obteve a primeira patente de um transistor no Canadá [1], sendo que ele acabou por não publicar em nenhum artigo no meio científico o seu invento que na época continuou desconhecido. Na sequência, no ano de 1930, Lilienfeld propôs pela primeira vez o conceito de transistor de efeito de campo (do inglês, *Field Effect Transistor (FET)*), o qual foi utilizado na prática a partir de 1960, trazendo grandes avanços principalmente à microeletrônica [2].

Já no ano de 1948, J. Bardeen e W. Brattain inventaram um novo dispositivo de amplificação, no qual foi usado o germânio como semicondutor, o que foi denominado transistor [3]. Junto a W. Shockley, eles visualizaram um grande potencial neste dispositivo [4]. Mais tarde, no ano de 1956, Bardeen, Brattain e Shockley receberam o Prêmio Nobel em Física pelas suas pesquisas em semicondutores e o desenvolvimento do transistor. Já o uso do silício na construção do transistor teve início somente no ano de 1954 por G. Teal, também nos laboratórios Bell [5, 6].

Com o passar dos anos, varias evoluções foram acontecendo nessa área. Na década de 60, foram construídos os primeiros transistores de base metálica, o qual foi proposto separadamente por Atalla e Kahng [38] e Geppert [?, 40]. Este dispositivos chamou muito a atenção devido ao seu potencial como dispositivo de resposta rápida. Sua arquitetura é a mesma arquitetura vertical dos transistores bipolares, sendo formado por duas junções Schottky na estrutura semicondutor inorgânico/metal/semicondutor inorgânico [6].

Quanto aos transistores de base permeável, estes possuem uma estrutura similar aos transistores de base metálica. Neste caso, o eletrodo base do dispositivo é uma grade metálica permeável ao campo elétrico, a qual forma uma barreira Schottky

---

com os eletrodos emissor e coletor. O transporte de portadores de carga ocorre do emissor para o coletor, predominantemente através dos furos dessa grade metálica na base devido à redução de barreira de energia nesses locais. O fluxo de corrente entre emissor e coletor é controlado através do potencial aplicado na base. [5]

Anos mais tarde, com a descoberta acidental da condutividade elétrica em filmes de poliacetileno dopado, em 1977, inaugurou-se uma nova era na ciência e tecnologia dos polímeros. Em 1987, Koezuka e co-autores reportaram o primeiro transistor orgânico de efeito de campo usando como camada ativa o tiofeno [2, 10]. Já o primeiro transistor orgânico que funcionava como um transistor de base permeável, foi desenvolvido construído por Yang e Heeger em 1994, sendo denominado triodo de grade polimérica em analogia aos triodos a vácuo [6]. Na sequência, durante esta última década, vários materiais foram usados para desenvolver vários transistores em arquitetura vertical tanto híbridos orgânico/inorgânico, quanto totalmente orgânicos [11, 12, 13, 14].

Recentemente, em 2004, foi relatado na literatura o primeiro transistor de efeito de campo em arquitetura vertical [16]. Sua estrutura é composta por um empilhamento das camadas de modo a formar uma célula capacitiva na parte inferior e um dispositivo a dois terminais na parte superior. Com esta nova estrutura é possível construir transistores de efeito de campo com canais mais curtos do que na arquitetura planar o que, em princípio, nos fornece um dispositivo com menor tempo de resposta e operando com tensões menores.

Os trabalhos a serem apresentados nesta tese possuem focos diferentes, sendo um experimental e outro teórico, e por não estarem diretamente conectados encontram-se divididos nos capítulos 3 e 4, respectivamente.

No capítulo 3, desenvolvemos dois diferentes dispositivos em arquitetura vertical, sendo estes, (i) o transistor de base permeável e (ii) o transistor vertical de efeito de campo. No transistor de base permeável (i), os furos da grade foram feitos através de litografia de microesferas de poliestireno. Neste caso, a idéia foi utilizar como base uma arquitetura de transistor de base metálica já desenvolvida no Grupo de Dispositivos Optoeletrônicos Orgânicos - UFPR [15], o qual era formado por: um semicondutor inorgânico dopado tipo n no coletor, um condutor orgânico na base, e um semicondutor orgânico junto a contatos metálicos formando o emissor. Para transformá-lo em transistor de base-permeável, a idéia foi então reduzir a espessura do condutor orgânico e adicionar mais uma camada metálica inorgânica com litografia por esferas junto à base. O processo de litografia na base, que é feito através da deposição seguidas da remoção das microesferas de acordo com a técnica

---

utilizada no trabalho [5], nos fornece um transistor de base permeável, cuja grade metálica possui furos com diâmetro controlado. Já para a construção do transistor vertical de efeito de campo (ii), a estrutura utilizada foi: um semiconductor inorgânico dopado tipo p na porta, um óxido inorgânico como isolante da porta, uma camada de condutor orgânico junto a uma fina camada de condutor inorgânico para formar o eletrodo intermediário (fonte), um semiconductor orgânico para formar o canal do dispositivo e, por fim, um condutor inorgânico como eletrodo de topo (dreno). Por se tratar de uma arquitetura nova de dispositivo, sendo que o primeiro foi reportado na literatura apenas em 2004 [16], a caracterização elétrica utilizada e a descrição do modo de operação do dispositivo foram, em certos aspectos, desenvolvidos neste trabalho. Para este dispositivo, conseguimos resultados satisfatórios mostrando que é possível controlar a corrente entre fonte e dreno através do efeito de campo gerado pela tensão aplicada na porta que, por sua vez, permeia o eletrodo intermediário atingindo a área ativa.

No capítulo 4, buscamos estudar através de simulações numéricas o comportamento do transporte de portadores de carga em transistores de efeito de campo na presença de estados de armadilhas com uma distribuição exponencial em energia no semiconductor. Com isso, temos o objetivo de descrever o transporte de portadores em materiais desordenados que é o caso, por exemplo, da maioria dos semicondutores orgânicos. Isso nos forneceria uma melhor compreensão da influência destes estados de armadilhas sobre o transporte de portadores em FETs que é ainda uma área pouco estudada.

Assim, os trabalhos aqui desenvolvidos encontram-se organizados na seguinte forma: no capítulo 2, há a fundamentação teórica necessária para a compreensão do trabalho; no capítulo 3, encontra-se descritos os trabalhos referentes aos transistores em arquitetura vertical e também, os procedimentos experimentais usados e desenvolvidos, assim como os resultados obtidos até o momento; no capítulo 4, é apresentado o modelo teórico e os resultados das simulações numéricas sobre a influência do preenchimento de estados de armadilha com distribuição exponencial sobre o transporte de portadores de carga em transistores de efeito de campo em arquitetura planar; no capítulo 5 são apresentadas as conclusões destes trabalhos e; no capítulo 6 há a apresentação de alguns trabalhos futuros.

# Capítulo 2

## Fundamentação Teórica

### 2.1 Materiais Orgânicos Conjugados

O termo material orgânico conjugado designa uma classe de materiais que consiste principalmente em átomos de carbono e hidrogênio podendo conter também, alguns heteroátomos tais como o enxofre, oxigênio, nitrogênio, etc, incluídos [17]. Eles são formados por ligações conjugadas que podem apresentar cadeias longas (lineares ou ramificadas), sendo estes denominados polímeros, ou então, podem apresentar cadeias curtas (oligômeros, com baixo peso molecular), que inclui compostos com anéis aromáticos. No caso dos polímeros, ainda pode haver duas diferentes designações: (i) quando há um conjunto de milhares de repetições de unidades químicas do mesmo tipo, denominamos como homopolímeros, ou ainda, (ii) quando há a repetição de diferentes unidades químicas, sendo estas denominadas como copolímeros [5, 21]. Uma importante característica a ser ressaltada nos polímeros conjugados é a alternância entre ligações duplas e simples, ou triplas e simples, que acabam por dar as características elétricas desses materiais [2].

Para compreender melhor a estrutura eletrônica desses materiais, vamos analisar a figura 2.1, a qual descreve alguns níveis de energia de uma molécula  $\pi$  conjugada. Nesta figura, os quatro níveis energéticos representam:  $\sigma$  (estado ligante),  $\sigma^*$  (anti-ligante),  $\pi$  (ligante) e  $\pi^*$  (anti-ligante). As ligações do tipo  $\pi$  apresentam uma diferença de energia menor entre os orbitais moleculares (na ordem de energia de excitação óptica) do que as do tipo  $\sigma$ , e são essas ligações que fornecem as características principais a estes materiais tais como o caráter semiconductor e a flexibilidade desse tipo de material [2, 21, 24].

A maior parte dos polímeros conjugados apresentam desordem estrutural.

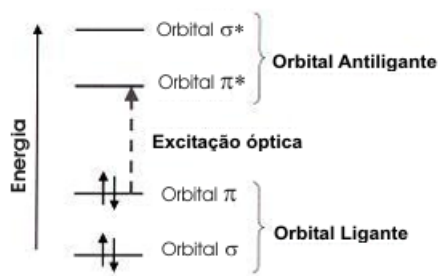


Figura 2.1: Níveis de energia de uma molécula  $\pi$ -conjugada. A menor excitação eletrônica ocorre entre o orbital- $\pi$  ligante e o orbital- $\pi^*$  antiligante. Figura adaptada da referência [22].

Assim, devido ao grande número de moléculas que formam esses polímeros, temos como consequência uma sobreposição dos orbitais moleculares que acabam formando uma densidade de estados localizados. Os orbitais de fronteira são denominados da seguinte forma: HOMO (do inglês, *highest occupied molecular orbital*) e LUMO (do inglês, *lowest unoccupied molecular orbital*). Se fizermos uma comparação com materiais inorgânicos cristalinos, estes orbitais de fronteira corresponderiam, respectivamente, à banda de valência e à banda de condução. Aqui, os níveis HOMO/LUMO são representados por uma distribuição de níveis discretos de energia  $\epsilon_i$ , que podem ser degenerados, e formam uma densidade de estados localizados com distribuição de energia  $N(\epsilon_i)$ . Esta distribuição de estados, por sua vez, é bem representada por uma distribuição gaussiana de orbitais moleculares localizados das moléculas individuais, como pode ser visto na figura 2.2. [22]

O transporte dos portadores de carga em polímeros ocorre entre os estados localizados por um processo denominado *hopping*, cujo transporte se dá por ativação térmica entre os orbitais moleculares. Assim, o elétron que se encontra em um determinado orbital molecular localizado pode absorver ou emitir energia vibracional (fônon) e saltar para um orbital molecular vizinho com energia diferente daquele encontrado no estado inicial [2, 23, 25].

Entretanto, não são todos os estados localizados que contribuem para o transporte, sendo que alguns podem atuar como estados de armadilha de carga. Esta distinção se dá porque no centro da distribuição gaussiana existe a grande concentração dos estados localizados, uns próximos dos outros, tanto em distância energética quanto em distância espacial, favorecendo assim o processo de *hopping*, como pode ser visto na figura 2.3. Já nas extremidades da distribuição gaussiana,

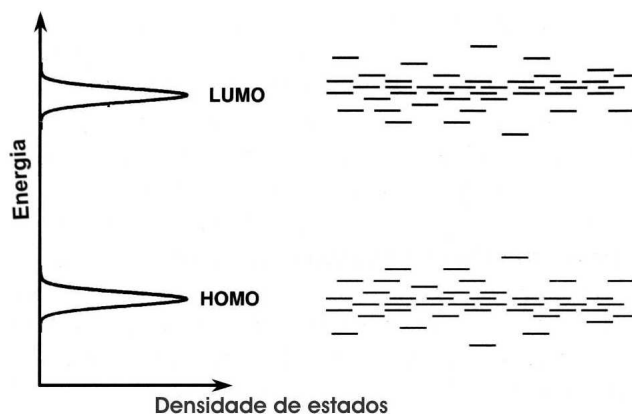


Figura 2.2: Gráfico da Energia versus densidade de estados. Distribuição dos níveis HOMO e LUMO em sistemas orgânicos desordenados. Figura adaptada da referência [22].

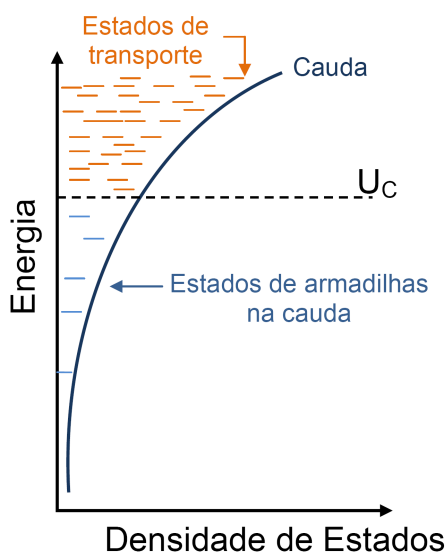


Figura 2.3: Gráfico da energia versus a densidade de estados. Representação esquemática dos estados localizados na cauda de uma distribuição gaussiana. Em laranja, os estados localizados que contribuem para o transporte de portadores de carga devido à proximidade espacial e energética entre eles e; em azul a densidade de estados localizados que atuam como armadilhas de carga devido à grande distância entre eles.  $U_c$  é a borda de condutividade elétrica, definida qualitativamente, sendo esta a energia que separa os estados de transporte dos estados de armadilhas de carga.

existem poucos estados com energias próximas o que dificulta o transporte entre os estados, tornando-os assim em estados de armadilhas de cargas. Desta forma, é pos-

sível denominar, qualitativamente, uma borda de condutividade ( $U_c$ ), como sendo a energia que separa esses estados de transporte dos estados de armadilhas de carga. [2, 22]

Na literatura já existem alguns modelos propostos para descrever transporte de carga tanto em materiais inorgânicos entre dois eletrodos com contatos ôhmicos [26, 27, 28], os quais são adaptados para os casos amorfos, assim como modelos específicos para transporte em materiais orgânicos. Um modelo muito conhecido nessa área é o de corrente limitada por carga espacial (do inglês, *space charge limited current - SCLC*) [29, 30]. Através deste modelo é possível descrever de forma fenomenológica, sem se preocupar com uma descrição microscópica, o comportamento das curvas de corrente versus voltagem em dispositivos tipo sanduíche. Na versão mais simples do modelo, considera-se a injeção de cargas através de contatos ôhmicos, em materiais sem ou com estados de armadilhas de carga. De modo geral o modelo baseia-se na equação da continuidade no estado estacionário, e na equação de Poisson que relaciona a densidade de carga com o campo elétrico local. Os regimes observados através deste modelo, são:

*Regime ôhmico*  $\Rightarrow$  Apresenta uma dependência linear da densidade de corrente ( $J$ ) com a tensão aplicada ( $V$ ) e é descrito pela equação  $J = en_0\mu(V/L)$ , onde,  $e$  é a carga elementar,  $n_0$  os portadores de cargas livres intrínsecos no material,  $\mu$  a mobilidade dos portadores de carga do material e  $L$  o comprimento da amostra. Este regime é observado em situações onde a tensão aplicada é muito baixa, havendo somente a condução dos portadores de carga intrínsecos ( $n_0$ ) do material. [29, 30]

*Regime quadrático livre de armadilhas*  $\Rightarrow$  Também conhecida como lei de Mott-Gurney, neste regime não há a presença de armadilhas de cargas interferindo no transporte, sendo que, a corrente apresenta uma dependência quadrática com a tensão aplicada. É possível observar esse tipo de comportamento, dado pela equação  $J = (9/8)\epsilon\mu(V^2/L^3)$ , em materiais onde as armadilhas de cargas já foram preenchidas (quando o nível de quase-Fermi encontra-se acima do nível de energia das armadilhas) ou também é usado para descrever situações idealizadas de materiais sem a presença de armadilhas de cargas ( $\epsilon$  é a permissividade do material). [29, 30]

*Regime quadrático limitado por armadilhas com um nível de energia discreto*  $\Rightarrow$  Neste caso é possível observar a dependência quadrática da corrente em relação à tensão, porém, com uma intensidade da corrente mais baixa do que no caso livre de armadilhas. A diminuição da intensidade é devido a presença destas armadilhas. Neste regime é observado que as tensões aplicadas ainda são baixas o suficiente para que o nível de quase-Fermi não tenha ultrapassado o nível de energia das armadilhas. Abaixo, a equação  $J = (9/8) \theta\mu\epsilon(V^2/L^3)$  descreve este tipo de comportamento

quando há a presença de armadilhas em níveis discretos de energia, onde  $\theta$  é a razão entre a densidade de portadores de carga livres ( $n_f$ ) sobre a densidade de portadores de carga aprisionados nas armadilhas ( $n_t$ ). Já a equação  $J \propto \mu(V^{\gamma+1}/L^{2\gamma+1})$ , descreve este regime para o caso onde as armadilhas possuem uma distribuição exponencial em energia, sendo que,  $\gamma$  é a razão entre a temperatura característica ( $T_c$ ), que está relacionada à profundidade energética da distribuição exponencial) e a temperatura ambiente ( $T$ ). [29, 30]

*Regime de preenchimento de armadilhas*  $\Rightarrow$  Nesta região, a corrente depende fortemente da tensão aplicada. Este regime ocorre enquanto o nível de Fermi está passando através dos níveis de energia das armadilhas, sendo que durante este processo as armadilhas são rapidamente preenchidas fazendo com que a corrente tenha um rápido aumento de intensidade com uma pequena variação na tensão aplicada. [29, 30]

Os diferentes comportamentos da curva característica descritos pelos regimes descritos acima, na teoria da corrente limitada por carga espacial, podem ser observados na figura 2.4.

## 2.2 Transistores

### 2.2.1 Transistor Orgânico de Efeito de Campo em Arquitetura Planar

Transistores de efeito de campo são dispositivos que possuem três terminais, sendo estes, a fonte, o dreno e a porta, como pode ser visto na figura 2.5. O funcionamento do FET é caracterizado da seguinte maneira: sendo a fonte o eletrodo comum, ao aplicar-se uma tensão entre a fonte e a porta, esta vai induzir portadores de carga no semiconductor formando um canal condutor sendo que sua espessura efetiva é modulada pela variação da tensão na porta [31, 33]. Já o fluxo de corrente no semiconductor resulta da tensão aplicada entre os eletrodos fonte e dreno e é modulado pela tensão aplicada na porta .

A idéia de desenvolver FETs híbridos utilizando como camada ativa materiais orgânicos, denominados como transistores orgânicos de efeito de campo (do inglês, *organic field effect transistor - OFET*), surgiu devido às várias vantagens de aplicações apresentadas por este tipo de material em dispositivos eletrônicos tais como, baixo custo, facilidade de produção e flexibilidade, sendo que esta última vantagem depende de todo o conjunto de camadas. [2, 10, 36]



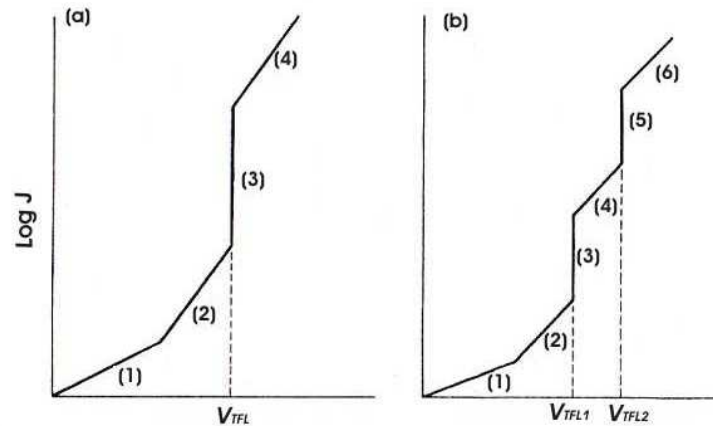


Figura 2.4: (a) Esquema para curva característica de SCLC (um-portador) para um isolante com apenas um nível de armadilha: (1) região ôhmica, (2) Lei de Mott-Gurney na presença de armadilhas rasas, (3) “trap-filled limit” (TFL), marcando o preenchimento de todas as armadilhas que ficam abaixo do quasi-nível de Fermi (4) Lei de Mott-Gurney na ausência de armadilhas, sendo que esta é a corrente máxima possível para SCLC. (b) curva característica de SCLC (um portador) para dois níveis discretos de armadilha: (1) região ôhmica, (2) e (4) Lei de Mott-Gurney na presença de armadilhas rasas, (3) e (5) são limites de preenchimento de armadilhas (TFL) e (6) Lei de Mott-Gurney na ausência de armadilhas. Adaptada da referência [29].

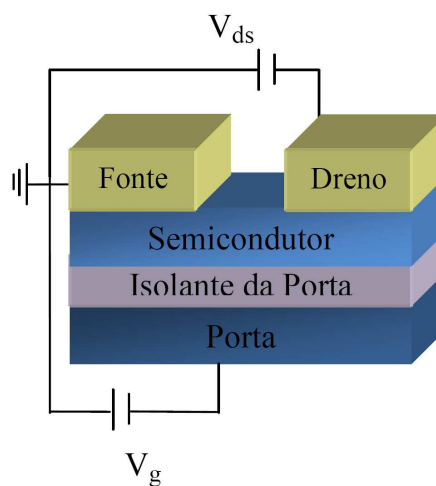


Figura 2.5: Representação esquemática do transistor de filme fino com contato de topo.

O FET (OFET) opera sob o modo de acumulação, ou seja, aplicada uma tensão entre a porta e a fonte, esta induz portadores majoritários no semiconductor orgânico na interface semiconductor/isolante, formando o que chamamos de canal condutor entre a fonte e o dreno. Sob este modo de operação é possível observar dois regimes [36]:

i) *Regime Linear*, ocorre quando  $V_{DS} < (V_g - V_T)$ , onde  $V_{DS}$  é a tensão aplicada entre a fonte e o dreno,  $V_g$  é a tensão aplicada entre a porta e a fonte e  $V_T$  é a tensão limiar (do inglês, *threshold voltage*) que é a tensão mínima a ser aplicada ao sistema para que comece a haver o acúmulo de portadores de cargas no canal condutor. Neste caso, como a densidade de portadores induzidos no canal condutor é proporcional à  $(V_g - V_T)$ , sempre que aplicada uma variação  $\Delta V_{DS}$  no dispositivo a corrente apresentará uma variação linearmente proporcional à tensão aplicada no dreno para o regime de acumulação. Este regime pode ser observado nas curvas da figura 2.6 na região onde  $V_{DS} < (V_g - V_T)$ , e é descrito pela equação abaixo [31, 37]:

$$I_{DS} = \frac{W}{L} \mu C_i [(V_g - V_T) V_{DS}] \quad (2.1)$$

onde  $W$  é a largura do canal condutor,  $L$  o comprimento do canal,  $\mu$  a mobilidade elétrica dos portadores no semiconductor e  $C_i$  a capacitância por unidade de área do isolante.

ii) *Regime de Saturação*, ocorre quando  $V_{DS} \geq (V_g - V_T)$ . Neste caso quando for

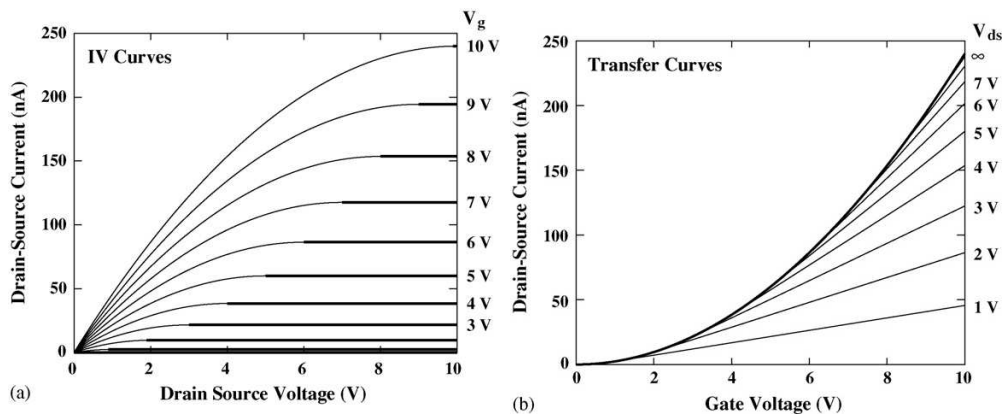


Figura 2.6: Análise do comportamento de uma curva característica  $I_{ds} \times V_{ds}$  (a) e, curva de transferência  $I_{ds} \times V_g$  (b), para um transistor de efeito de campo ideal, ou seja, para  $V_T=0$ . Figura retirada da referência [32].

aplicada uma variação de voltagem entre a fonte e o dreno  $\Delta V_{DS}$ , esta não conseguirá drenar mais portadores de carga do que está sendo induzido pela porta ocasionando, portanto, numa saturação da corrente. Este regime pode ser observado nas curvas

da figura 2.6 na região onde  $V_{DS} \geq (V_g - V_T)$  e neste caso, a equação abaixo é usada para descrever este comportamento [37]:

$$I_{sat} = \frac{W}{2L} \mu C_i (V_g - V_T)^2 \quad (2.2)$$

### 2.2.2 Transistor Híbrido em Arquitetura Vertical

Transistores em arquitetura vertical oferecem uma grande vantagem potencial, em relação aos transistores em arquitetura planar, por apresentarem canal mais curto, da ordem da espessura do filme. Em transistores híbridos, o canal é constituído por semicondutores orgânicos que normalmente apresentam menor mobilidade dos portadores de carga do que seus similares inorgânicos. Porém, por mais que a mobilidade dos portadores seja baixa nestes materiais, um canal mais curto diminui o caminho para os portadores de carga atravessarem o semiconductor, tornando o dispositivo mais rápido e ainda mais atrativo para aplicações que exigem rápido tempo de resposta [45, 48]. Tal arquitetura pode ser explorada em vários tipos de transistores como o transistor orgânico vertical de efeito de campo (do inglês, *Vertical Organic Field Effect Transistor - VOFET*) [16, 19, 20], figura 2.7(a); transistor de base-metálica (do inglês, *metal base transistor - MBT*) [38, 39, 40] e transistor de base-permeável (do inglês, *permeable base transistor - PBT*) [41, 42, 43], figura 2.7(b).

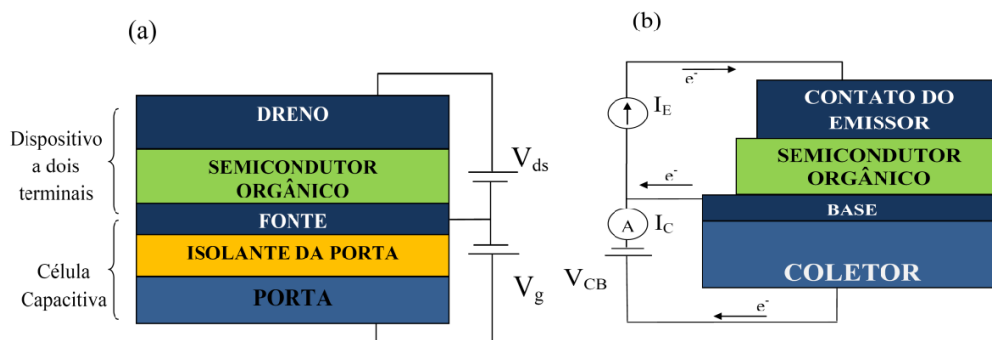


Figura 2.7: Representação esquemática de um transistor orgânico vertical de efeito de campo (a), e de um transistor de base-metálica ou base-permeável (b).

Nesta parte do trabalho, faremos uma descrição sucinta do funcionamento e modos de operação de transistores verticais de efeito de campo, assim como os transistores de base-metálica e de base-permeável, cujas descrições serão vistas nos três subítens seguintes.

### 2.2.2.1 Transistor Orgânico de Efeito de Campo em Arquitetura Vertical

No transistor orgânico vertical de efeito de campo (VOFET), as camadas depositadas encontram-se empilhadas de modo a formar uma célula capacitiva na parte inferior e um dispositivo a dois terminais na parte superior, como foi visto na figura 2.7(a). Nesta estrutura, o eletrodo intermediário deve ser fino o suficiente, sendo que a grandeza desta espessura dependerá da morfologia do material, para que o eletrodo seja permeável ao campo elétrico na direção perpendicular à interface do filme de modo que este atinja o canal do dispositivo. Porém, esta espessura também não pode ser muito fina para que não haja uma resistência elétrica muito alta do filme para o transporte dos portadores de carga que ocorre na direção paralela à interface do filme que ocorre devido à posição lateral do contato no eletrodo intermediário.

No VOFET, podemos afirmar que o comprimento do canal é muito menor, apenas da ordem da espessura do filme, quando comparado ao FET em arquitetura planar. Assim, o caminho a ser percorrido pelos portadores de carga é muito menor, tornando este dispositivo mais atrativo comercialmente em aplicações que exigem rápido tempo de resposta e baixas tensões de operação.

O modo de operação deste dispositivo pode ser feito sob duas diferentes configurações. Considerando que o eletrodo fonte sempre é o eletrodo em comum, podemos dizer que: (i) o eletrodo intermediário é a fonte e o eletrodo de topo o dreno, como ilustrado na figura 2.7(a), ou então, (ii) o eletrodo intermediário é o dreno e o eletrodo de topo é a fonte. Assim, o funcionamento do VOFET se resume a um dispositivo de dois terminais na parte superior sendo modulado pelo efeito de campo gerado pela célula capacitiva na parte inferior.

Outro diferencial do VOFET em relação ao FET em arquitetura planar, é que há condução de portadores no canal mesmo para pequenas tensões aplicadas. Devido ao curto comprimento da camada ativa, não há a necessidade de aplicar uma tensão na porta para formar o canal condutor no VOFET, ao contrário do que acontece no FET em arquitetura planar. Como consequência disso, também não observamos o regime de saturação em VOFETs, como foi visto na equação 2.2 para o caso do FET planar.

### 2.2.2.2 Transistor de Base-Metálica

O transistor de base metálica é constituído por três terminais (veja na figura 2.7(b)): emissor, base e coletor. A base é constituída por uma fina camada de metal e encontra-se entre dois semicondutores, o emissor (representado pelo semicondutor

orgânico da figura 2.7(b)) e o coletor. Assim, sua estrutura é do tipo semicondutor-metal-semicondutor (SMS). Este tipo de transistor, quando possui dois semicondutores inorgânicos, é formado por duas junções Schottky. A junção base-emissor desse dispositivo é polarizada diretamente enquanto que a junção base-coletor é polarizada reversamente. Neste caso entende-se por polarização direta o fato de aplicar uma tensão negativa num semicondutor tipo-n e tensão positiva num semicondutor tipo-p, e vice-versa para o que chamamos de tensão reversa [5, 6].

Como o dispositivo possui arquitetura vertical, a injeção de portadores acaba ocorrendo na direção perpendicular à camada, através da interface semicondutor/metal. A corrente gerada é devida à emissão termiônica dos portadores majoritários, sendo que a energia desses portadores, ao entrar na base, é determinada pela altura da barreira Schottky entre o emissor e a base. [5, 6]

O ganho destes dispositivos, no chamado modo base-comum, é dado pela razão entre a corrente drenada pelo coletor e a corrente emitida pelo emissor. Em transistores essa eficiência é o que chamamos de ganho de corrente, e quando este estiver operando em modo base-comum, é denominado pela letra grega  $\alpha$ . Assim,  $\alpha$  pode assumir valores entre 0, onde nenhum portador de carga estaria sendo drenado no coletor, até o valor máximo de 1, que seria o caso ideal indicando que todos os portadores de carga injetados no emissor são drenados pelo coletor. [6]

Supondo que o transporte através da base seja de elétrons, a corrente obtida no coletor é [5]:

$$J_{nC} = \alpha_T J_{nE} = \alpha_B \alpha_{BC} \alpha_C J_{nE}, \quad (2.3)$$

onde  $J_{nE}$  é a densidade de corrente do emissor,  $J_{nC}$  é a densidade de corrente do coletor e  $\alpha_T$  é o fator de transporte através da base. Quanto aos fatores  $\alpha$ 's da equação (2.3), estes serão descritos nos parágrafos seguintes. [5, 45]

Analisando primeiramente o fator  $\alpha_B$ , o qual representa o fator de espalhamento eletrônico, este apresenta o seguinte comportamento [45, 46],

$$\alpha_B = \exp(-d/l_B), \quad (2.4)$$

onde  $d$  é a espessura da base e  $l_B$  é o livre caminho médio dos portadores de carga na base.

Já o fator  $\alpha_{BC}$  representa a reflexão quanto-mecânica na interface base-coletor, e é dado por [5, 45]:

$$\alpha_{BC} \approx 1 - \left[ \frac{1 - \sqrt{1 - (q\phi_{BC}/E)}}{1 + \sqrt{1 - (q\phi_{BC}/E)}} \right]^2, \quad (2.5)$$

onde  $q$  é a carga elementar,  $q\phi_{BC}$  é a altura de barreira entre a base-coletor e  $E$  é a energia do elétron em relação ao nível de Fermi do metal em primeira aproximação. Num dispositivo simétrico temos que  $E \approx q\phi_{BE} \approx q\phi_{BC}$ , e neste caso  $\alpha_{BC}$  é aproximadamente igual a zero. É através desta relação que podemos observar a necessidade de uma assimetria na configuração das alturas de barreira do sistema para obter, então, um alto valor de ganho na corrente. [5, 45]

O terceiro fator a ser analisado na equação 2.3 é  $\alpha_C$ . Este fator está relacionado com o efeito de carga imagem na interface base-coletor e pode ser expresso por (ver figura 2.8):

$$\alpha_C = \exp(-x_m/l_C), \quad (2.6)$$

onde  $x_m$  é uma distância da interface para dentro do coletor resultado do retro-espalhamento de um portador de carga e  $l_C$  é o livre caminho médio dos portadores no coletor.

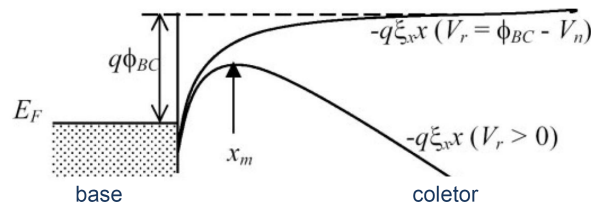


Figura 2.8: Diminuição da barreira de carga imagem da junção base-coletor.  $\xi_x$ : intensidade do campo elétrico na camada de depleção do coletor;  $V_r$ : tensão reversa entre base e coletor. Figura adaptada da Ref. [45].

Para afirmarmos que um transistor possui caráter de base-metálica, espera-se que a tensão entre emissor-base ( $V_{BE}$ ), para uma determinada corrente de emissor ( $I_E$ ) constante, seja independente da tensão aplicada entre base-coletor ( $V_{CB}$ ). Este fenômeno ocorre devido ao efeito de blindagem do campo elétrico pela camada metálica [5, 45]. O comportamento pode ser descrito através da expressão abaixo [6] e, observado no gráfico 2.9

$$\left. \frac{\partial V_{BE}}{\partial V_{CB}} \right|_{I_E=cte} = 0. \quad (2.7)$$

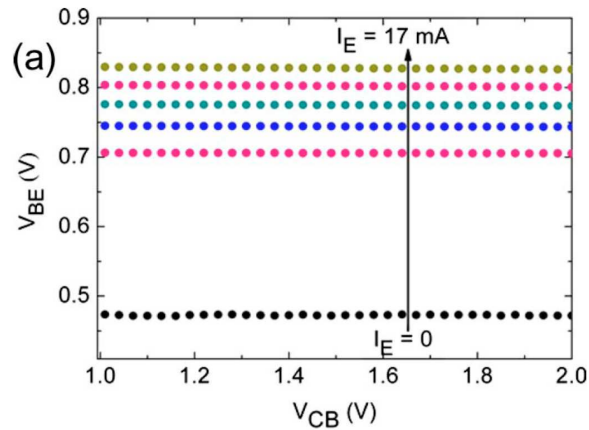


Figura 2.9: Gráfico de demonstração do caráter de base-metálica do transistor. Tensão  $V_{BE}$  necessária para manter a corrente  $I_E$  constante quanto variamos  $V_{CB}$  para diferentes valores de  $I_E$  entre 0 e 17 mA. Figura retirada da referência [44].

### 2.2.2.3 Transistor de Base-Permeável

O transistor de base permeável possui uma arquitetura similar ao transistor de base metálica, mas neste caso a sua base é mais fina e atua como uma grade de metal que acaba formando uma barreira Schottky tanto com o emissor quanto com o coletor. Estas aberturas na grade, também conhecidas como *pinholes*, fazem com que haja uma redução local da altura de barreira nas interfaces emissor-base e base-coletor como pode ser visto na figura 2.10. O tamanho e a distribuição destas aberturas na base dependem apenas da morfologia do material da base. [5, 6]

A detecção destes orifícios na base pode ser feita através de medidas elétricas. Ao contrário do transistor de base-metálica, no transistor de base-permeável, a altura de barreira entre emissor-base é modulada pelo potencial aplicado entre base-coletor. Desta forma, para que a corrente de emissor ( $I_E$ ) seja mantida constante enquanto variamos  $V_{CB}$ , é necessário que haja uma correção na tensão aplicada entre base-emissor ( $V_{BE}$ ), como pode ser observado na figura 2.11. Assim [6],

$$\left. \frac{\partial V_{BE}}{\partial V_{CB}} \right|_{I_E=cte} \approx 1. \quad (2.8)$$

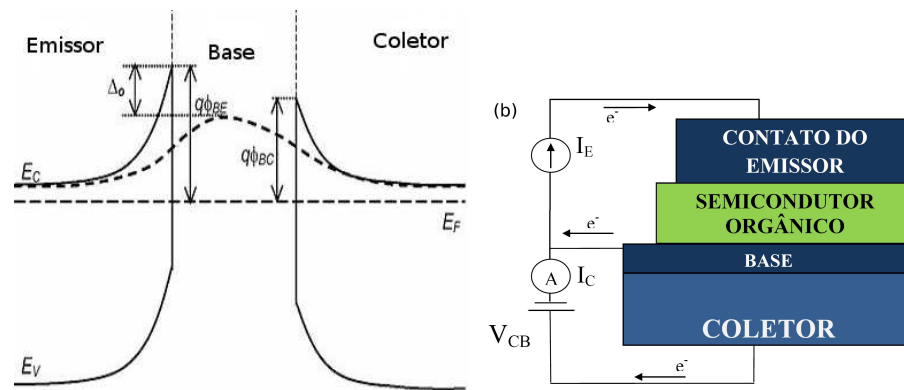


Figura 2.10: (a) Diagrama de energia de bandas de um transistor de base metálica (linhas cheias) e de um transistor de base permeável (linhas tracejadas). Onde  $E_F$  é o nível de Fermi,  $\Delta_0$  é a diminuição da altura de barreira de transferência do elétron do emissor para o coletor para a comparação de um transistor de base metálica para um transistor de base permeável na região dos furos na grade,  $q$  é a carga elementar,  $E_V$  e  $E_C$  é a energia da banda de valência e condução, respectivamente e,  $q\phi_{BE}$  e  $q\phi_{BC}$  são as alturas de barreira entre base-emissor e base-coletor, respectivamente. Figura adaptada da referência [45]. (b) Representação esquemática do transistor de base permeável. Na figura, o semiconductor orgânico é o emissor do dispositivo.

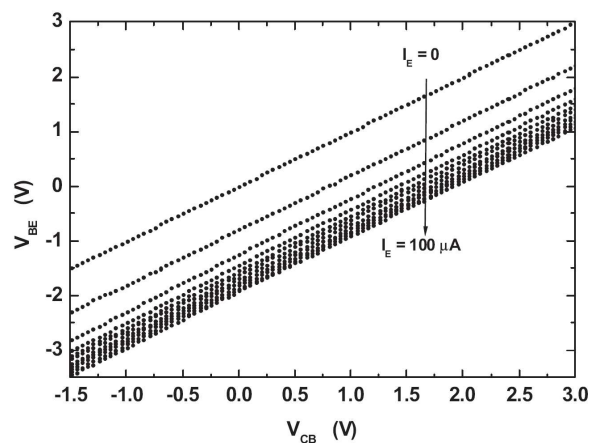


Figura 2.11: Gráfico de demonstração do caráter de base permeável do transistor. Variação da tensão  $V_{BE}$  necessária para manter a corrente  $I_E$  constante quanto variamos  $V_{CB}$  para diferentes valores de  $I_E$  entre 0 e  $100 \mu A$ . Figura retirada da referência [45].

Na sequência vamos descrever os modos de operação utilizados por nós para caracterizar este tipo de dispositivo, que são o modo emissor-comum e base-comum.



i) Modo emissor-comum: o terminal emissor é comum aos terminais de entrada e saída do dispositivo. Assim, a corrente de entrada é a corrente de base ( $I_B$ ), e a corrente de saída é a corrente de coletor ( $I_C$ ). Desta forma o ganho de corrente é dado pela equação [45, 6]

$$\beta = \left. \frac{\partial I_C}{\partial I_B} \right|_{V_{CE}=cte} \quad (2.9)$$

Já o comportamento esperado de uma curva característica I(V) de um transistor bipolar n-p-n operando em modo emissor-comum, pode ser observado na figura 2.12.

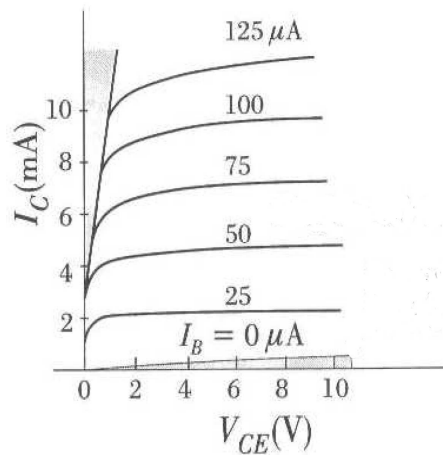


Figura 2.12: Exemplo de uma curva característica I(V) de um transistor bipolar n-p-n operando em modo emissor-comum. Figura retirada da referência [18].

ii) Modo base-comum: o terminal base é comum aos terminais de entrada e saída do dispositivo. Desta forma, a corrente de entrada é a corrente de emissor ( $I_E$ ), e a corrente de saída é a corrente de coletor ( $I_C$ ). Nesta configuração a junção emissor-base é diretamente polarizada enquanto a junção base-coletor é reversamente polarizada. O comportamento esperado de uma curva característica I(V) de um transistor bipolar n-p-n operando em modo base-comum, pode ser observado na figura 2.13.

Quanto ao ganho de corrente em modo base-comum, este é dado por [6],

$$\alpha = \left. \frac{\partial I_C}{\partial I_E} \right|_{V_{BC}=cte} \quad (2.10)$$

As correntes no transistor estão relacionadas pela equação  $I_E = I_C + I_B$ , enquanto os ganhos de corrente em um transistor ideal, podem ser relacionados da seguinte maneira [6]:

$$\beta = \frac{\alpha}{1 - \alpha}, \quad \alpha = \frac{\beta}{1 + \beta} \quad (2.11)$$

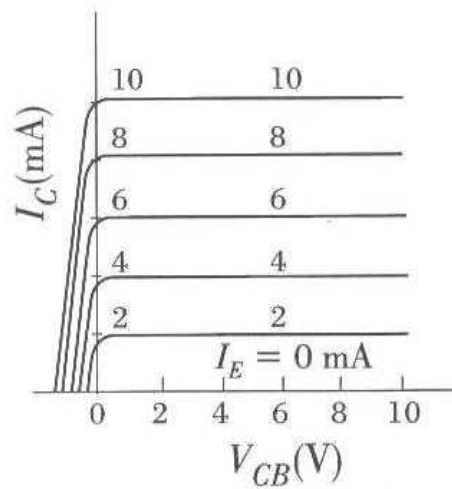


Figura 2.13: *Exemplo de uma curva característica  $I(V)$  de um transistor bipolar n-p-n operando em modo base-comum. Figura retirada da referência [18].*

Assim, podemos observar que, para se obter um alto ganho de corrente em modo emissor-comum, é necessário que o ganho de corrente no modo base-comum seja próximo de 1.

## Capítulo 3

# Desenvolvimento de Transistores em Arquitetura Vertical

Este trabalho tem como intuito otimizar o funcionamento de um tipo de transistor com arquitetura vertical já desenvolvido no Grupo de Dispositivos Orgânicos Optoeletrônicos - UFPR no qual foi utilizado como estrutura: um semiconductor inorgânico dopado tipo n no coletor, um condutor orgânico na base, e um semiconductor orgânico junto a contatos metálicos formando o emissor. Este dispositivo funcionou como transistor de base metálica e demonstrou bons resultados, fornecendo um ganho de corrente em modo emissor comum de até 8 [15]. Junto a esta idéia vamos utilizar uma técnica de litografia por microesferas no eletrodo base, a fim de construir um transistor de base permeável, cujos furos na base possuam um tamanho controlado.

Esta técnica de litografia já foi utilizada neste mesmo grupo [5, 48] na construção de transistores de base permeável. Neste caso, as esferas de poliestireno eram depositadas diretamente sobre uma lâmina de Si, onde posteriormente era feita a deposição de uma camada de Al sobre as esferas. Na sequência, com a ajuda de uma fita adesiva, as esferas eram então removidas deixando a litografia de esferas na camada de Al, sendo que nesta situação esta técnica foi muito bem sucedida.

A técnica de litografia por esferas já foi explorada também por outros grupos [60, 61] na produção de SIT's (*Static Induction Transistor*) [58] e transistores limitados por carga espacial (*space-charge-limited transistor*) [59], trazendo embasamento para utilização desta técnica neste trabalho. A arquitetura do dispositivo a ser construído pode ser observada na figura 3.1. Vale ressaltar que esta arquitetura de transistor composto por uma grade metálica com furos controlados, tem sido recentemente explorada e pode ser encontrada na literatura também com o nome de transistor limitado por carga espacial (do inglês, *Space Charge Limited Transistor* -

*SCLT*) [64, 65, 66].

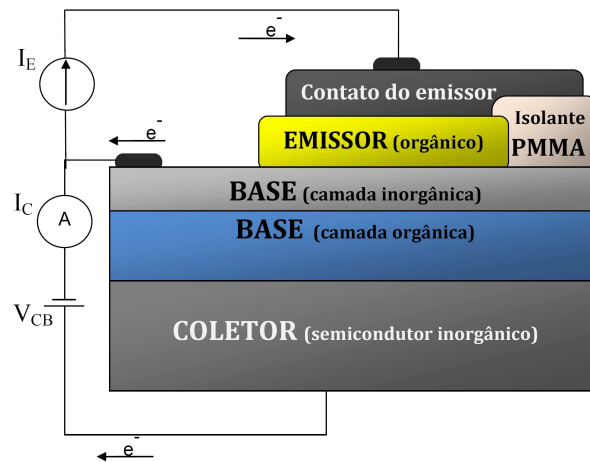


Figura 3.1: *Estrutura esquemática do transistor de base permeável: semicondutor inorgânico no coletor, uma camada de condutor orgânico mais uma camada de condutor inorgânico com litografia por esferas na base e semicondutor orgânico e contatos metálicos para formar o emissor.*

Como já foi comentado, a idéia de utilizar litografia de microesferas na base tem como intuito construir um transistor de base permeável cuja grade metálica possua furos de tamanho controlado. A importância destes furos na base pode ser compreendida analisando dois fatores relacionados ao transporte de portadores em transistor com arquitetura vertical. Primeiro, devemos analisar a equação (2.3), que é a equação da corrente no coletor, e a equação (2.4), que nos fornece o fator de espalhamento eletrônico ( $\alpha_B$ ), do qual a corrente no coletor depende diretamente, como já foi visto na seção 2.2.2. Este fator  $\alpha_B$  apresenta um decrescimento exponencial com a espessura da base. Desta forma, a princípio a idéia é obter um filme extremamente fino para aumentar o ganho de corrente no coletor.

Porém, como veremos existe um valor limiar de espessura para que esse princípio continue sendo verdade, sendo este o segundo ponto a ser analisado. Para compreender melhor este valor limiar de espessura é necessário analisar a direção com que ocorre o transporte de portadores de carga na base. Devido à posição do contato da base estar na lateral do dispositivo, como é possível ver na figura 3.1, o transporte na base também ocorre na direção do plano da interface, ou seja, na direção horizontal. Desta forma, caso a espessura do filme seja muito fina a consequência é que a resistência elétrica do filme se torna muito alta. Portanto, é necessário que se construa um filme cuja espessura seja fina o suficiente para diminuir

o fator  $\alpha_B$ , porém, não tão fina de modo que não aumente muito a resistência elétrica do filme.

Desta forma surgiu a idéia de construir um transistor de base permeável formado por duas camadas na base. Uma primeira camada utilizando o mesmo polímero condutor da referência [15] que foi a polianilina sulfonada (SPAN), porém, com uma espessura mais fina para que esta camada seja permeável ao campo elétrico (figura 3.2(a)). Porém, apenas este filme muito fino teria uma resistência elétrica muito alta o que dificultaria o transporte na direção horizontal, como foi explicado no parágrafo anterior. Desta forma, vamos então depositar uma segunda camada na base, agora utilizando um metal, para solucionar o problema da alta resistência elétrica do filme. Porém, as duas camadas juntas podem se tornar muito espessas, diminuindo o fator  $\alpha_B$ , do qual a corrente no coletor depende diretamente (figura 3.2(b)). Para isto então é feita a litografia por esferas na camada metálica de modo que fiquem furos com tamanhos controlados na base por onde os elétrons irão atravessar preferencialmente.

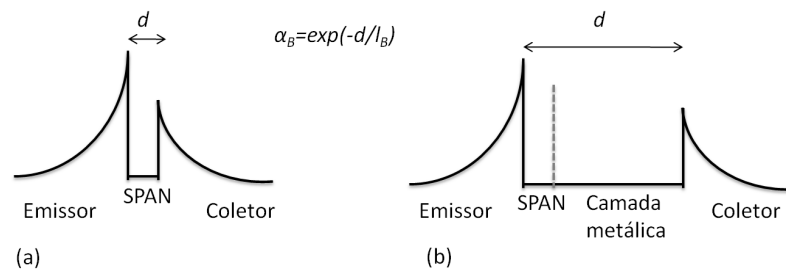


Figura 3.2: Distribuição esquemática de energia de banda em um dispositivo: (a) com base formada por uma camada de SPAN e, (b) com a base formada por uma camada de SPAN mais uma camada metálica. Neste caso,  $d$  é a espessura da base,  $l_B$  é o livre caminho médio dos portadores de carga na base e  $\alpha_B$  é o fator de espalhamento eletrônico.

O dispositivo aqui proposto foi desenvolvido utilizando a seguinte estrutura. Como coletor usaremos uma lâmina de silício tipo n (n-Si). Após ter limpado devidamente as lâminas de n-Si, a próxima etapa é crescer um filme de SPAN que irá formar a primeira camada da base. A escolha destes materiais é devido ao fato de que há uma grande altura de barreira na interface entre o n-Si/SPAN de aproximadamente 1 eV, que por sua vez já é uma interface bem conhecida e estudada em outros trabalhos [44, 72]. Esse filme de SPAN comporta-se como uma grade metálica cujos furos possuem tamanhos diversificados dependendo da morfologia do material.

Como consequência, na região destes furos há a diminuição da altura de barreira sendo que, esta diminuição poderá ser maior ou menor dependendo do tamanho dos furos, como pode ser visto na figura 3.3. Na sequência, antes de fazer a deposição da segunda camada da base, vamos fazer a deposição de esferas de poliestireno e só depois depositar mais uma camada metálica de Al. O próximo passo é fazer a remoção das esferas com a ajuda de uma fita adesiva. Para formar o emissor faremos a deposição do semiconductor orgânico, fulereno  $C_{60}$  e, na sequência a deposição dos contatos do emissor que foram feitos de Ag.

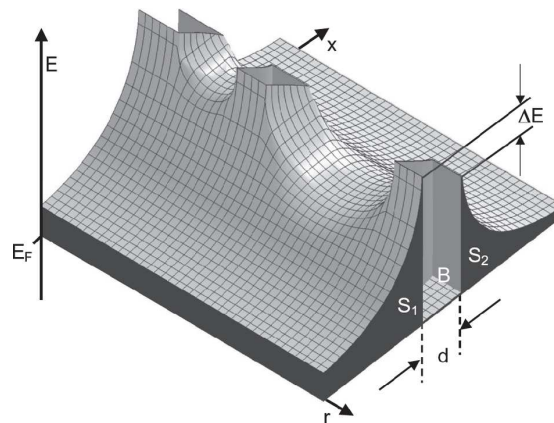


Figura 3.3: *Distribuição esquemática da energia do fundo da banda de condução em um dispositivo tipo semiconductor/metal/semiconductor, que contém furos na base. A base com uma espessura  $d$ , forma duas barreiras Schottky com os semicondutores  $S_1$  e  $S_2$ . Essas barreiras podem ter diferentes alturas levando  $\Delta E$  a um favorecimento do potencial aplicado. Os portadores de carga que fluem de um semiconductor para o outro através da base apresentam diferentes caminhos para atravessá-la: (1) balisticamente, quando a perda de energia dentro da base é menor do que  $\Delta E$  ou; (2) através dos canais de energia mais baixos nas aberturas da base localizados na direção das coordenadas  $r$  no plano base. As profundidades dos canais dependem do diâmetro, como exemplificados pelas duas aberturas.  $E_F$  é a energia de Fermi. Figura retirada da referência [48].*

### 3.1 Métodos Experimentais e Materiais Utilizados

Nesta seção faremos uma rápida explanação dos materiais utilizados na construção do dispositivo, assim como algumas propriedades destes materiais.

### 3.1.1 Silício

Nos trabalhos que serão desenvolvidos na sequência, serão utilizados os seguintes tipos de Si.

Para desenvolver o transistor de base-permeável, lâminas de n-Si serão utilizadas. Como já foi citado anteriormente, a escolha do n-Si foi pelo fato de que junto à camada de polianilina sulfonada, ele produz uma altura de barreira de aproximadamente 1 eV na interface, que é um valor bastante alto e adequado para este dispositivo. Portanto, usaremos o silício tipo n (n-Si), dopado com fósforo, com orientação de superfície (100) e resistividade 8-12  $\Omega$ .cm. As bandas de valência e condução no silício têm energia de, respectivamente,  $-5,2$  eV e  $-4,1$  eV, em relação ao nível de vácuo.

Já para construir os transistores de efeito de campo em arquitetura vertical, foram utilizadas lâminas de silício tipo p (p-Si), dopado com Boro, com orientação de superfície (100) e resistividade 5-30  $\Omega$ .cm. Estas lâminas são adquiridas comercialmente com uma camada de dióxido de Silício ( $\text{SiO}_2$ ) de aproximadamente 250 nm de espessura.

### 3.1.2 Polianilina Sulfonada

A Polianilina Sulfonada (SPAN) é obtida através da auto-dopagem da polianilina (PANI), que é um polímero condutor, usando o ácido sulfúrico como agente dopante. Esta síntese da SPAN foi relatada pela primeira vez em 1990, por A. J. Epstein et al, como primeiro polímero condutor auto-dopado com ácido sulfúrico [15, 62].

Foi em 1994 que Karyakin et al [75] constataram dentre os ácidos estudados, sendo estes o ácido antranílico, ácido m-aminobenzóico e ácido metanílico, que o ácido metanílico (veja Figura 3.4) era o melhor ácido para reagir com a anilina e produzir uma PANI auto-dopada mais estável eletroquimicamente, em termos da extensão das propriedades eletroquímicas a altos valores de pH.

Nosso interesse para a utilização da SPAN é devido a facilidade e seu baixo custo de fabricação, alta condutividade elétrica e boa estabilidade em condições ambiente. Estas vantagens fazem com que este polímero condutor apresente grande potencial na produção de dispositivos tais como sensores de gás [67], diodos Schottky [68], transistores de efeito de campo [69], diodos emissores de luz [70], etc [71]. A representação molecular da SPAN em sua forma condutora pode ser vista na figura

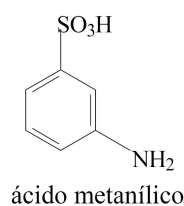


Figura 3.4: Estrutura eletrônica do ácido metanílico. Figura adaptada da Ref. [63].

3.5 [15, 63].

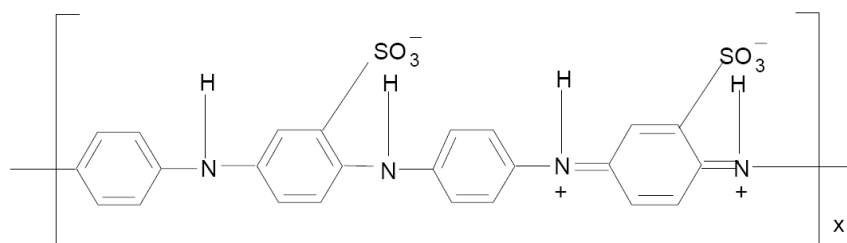


Figura 3.5: Representação molecular da SPAN em sua forma condutora. Figura retirada da Ref. [63].

Neste trabalho o método utilizado para obter a SPAN é o processo por deposição química, através da copolimerização entre anilina e o ácido metanílico (ácido maminobenzenossulfônico) [63].

### 3.1.3 Microesferas de Poliestireno

Utilizamos neste trabalho dois tipos diferentes de microesferas. (i) microesferas com superfície modificada (carregadas eletricamente) em suspensão aquosa com concentração sólida de 10%, as quais foram adquiridas comercialmente da *Merck*. Já a introdução dos grupos químicos ionizáveis ou altamente polares fazem com que aumente a estabilidade coloidal da suspensão, sendo que esta funcionalidade tem sua superfície modificada com Amônia Quaternari  $[(-\text{CH}_3)_3\text{N}^+]$  (*Funcionalized Estapor Microspheres - K6 100*). O diâmetro das esferas é de  $1,130 \mu\text{m}$  [5]. (ii) microesferas neutras em suspensão aquosa com concentração sólida de 2% adquiridas comercialmente da Sigma-Aldrich (Código: 1288182 51606P03). O diâmetro destas microesferas é de  $0,5 \mu\text{m}$ .



### 3.1.4 Fulereno $C_{60}$

O fulereno  $C_{60}$ , com sessenta carbonos, é a terceira forma mais estável entre os carbonos e possui alta simetria. Sua estrutura tridimensional é similar a uma bola de futebol, como pode ser visto na figura 3.6. Já no estado sólido as moléculas se arranjam numa estrutura cúbica de face centrada. Estas moléculas são adquiridas comercialmente da Sigma-Aldrich (Código: 379646), cujo grau de pureza é de 99.5%.



Figura 3.6: *Desenho esquemático de uma molécula de fulereno  $C_{60}$ . Figura adaptada da Ref. [5]*

A deposição do filme de  $C_{60}$  é feita através de evaporação térmica no vácuo, que nos fornece filmes uniformes com alto grau de pureza. Quanto ao caráter semicondutor destas moléculas, isso ocorre devido à energia de ionização da molécula ser de 7,6 eV e sua afinidade eletrônica de 2,65 eV. [5]

### 3.1.5 Polimetacrilato de Metila - PMMA

O material isolante utilizado para fazer o isolamento entre os eletrodos base e emissor ou, eletrodos fonte e dreno, é o PMMA (Polimetacrilato de Metila,  $[-CH_2C(CH_3)(CO_2CH_3)-]_n$ ), adquirido comercialmente da Aldrich, sendo que sua deposição é feita manualmente por deposição simples com espátula na região desejada. Para o preparo do isolante utilizamos o produto diluído em acetona. A sua espessura não é controlada já que esta camada isolante tem como intuito apenas isolar os contatos na região fora da área ativa do dispositivo. Após a evaporação do solvente, o que ocorre rapidamente, o filme está seco e pronto para a deposição da próxima camada.

## 3.2 Preparo das Amostras

Antes de desenvolver o transistor vertical com base nanoestruturada por litografia de microesferas, vários testes sobre o crescimento da SPAN e sobre a deposição das microesferas foram feitos. Assim, na sequência serão primeiramente descritos alguns resultados sobre estas etapas, para na sequência mostrar a aplicação destas em dispositivos.

### 3.2.1 Limpeza de Substratos

A primeira parte a ser preparada são as lâminas de n-Si, sendo que estas são cortadas num tamanho de aproximadamente 1 cm × 1,5 cm. Na sequência, as amostras são colocadas em acetona em banho de ultra-som por 10 minutos para a remoção de gorduras sobre a amostra. O passo seguinte é introduzir a amostra em isopropanol, também em banho de ultra-som por 10 minutos para remover resíduos da acetona. Todas as etapas citadas acima são intercaladas por um banho de ultra-som de 10 minutos na água. A última etapa é feita com o intuito de remover a camada de óxido de silício ( $SiO_2$ ) que se forma na superfície das lâminas de silício quando exposta ao ar. A remoção desta camada é feita colocando as amostras submersas por 20 segundos numa solução de ácido fluorídrico ( $HF$ ) diluído em água destilada numa concentração de 5%. Ao remover a lâmina da solução na posição vertical, esta deve sair sem nenhum gota da solução sobre a superfície, o que indica que toda a camada de óxido de silício foi removida. Na sequência secamos a lâmina com um jato de ar seco comprimido e usamos imediatamente antes que a camada de óxido volte a se formar.

### 3.2.2 Síntese da Polianilina Sulfonada

Após feitos os procedimentos de limpeza do substrato, as lâminas de silício são colocadas na solução de SPAN, de modo que estas lâminas ficam boiando sobre a solução, sendo que a face onde a SPAN deve ser depositada fica diretamente em contato com a solução.

Para o preparo da solução de polianilina sulfonada foi usada a técnica desenvolvida nas referências [72, 74]. Na primeira etapa, a solução começa a ser preparada em dois béqueres diferentes.

No primeiro béquer, com capacidade de 500 mL, são pesados numa balança de precisão 0,245 g de ácido metanílico. Na sequência, são adicionados 200 mL de

água purificada pelo sistema mili-Q e o béquer é levado para um banho de ultra-som por seis minutos. Em seguida são colocados mais 200 mL de água e o béquer é levado para mais um banho de ultra-som por mais seis minutos. Após este procedimento, esta parte da solução é colocada num balão volumétrico com capacidade de 500 mL. Depois disso, são adicionados 65,0  $\mu\text{L}$  de anilina neste balão junto a mais 100 mL de água purificada pelo sistema mili-Q. Após estas etapas, o balão é tampado e levado à geladeira por, pelo menos, uma hora numa temperatura de aproximadamente 10 °C.

Já no outro béquer, com capacidade volumétrica de 80 mL, são colocados 2,85 g de persulfato de amônia pesado numa balança de precisão. O passo seguinte é colocar 62 mL de água purificada do sistema mili-Q, levando ao ultra-som por seis minutos. Depois é só tampar o béquer com plástico parafilme e levar à geladeira por uma hora.

Após deixar as soluções por uma hora na geladeira, elas são misturadas num béquer de 600 mL, despejando primeiramente a solução contendo monômeros e anilina, e na sequência a solução com o persulfato de amônia (oxidante). Misturadas as soluções, é necessário ainda agitar o béquer manualmente por um minuto, aproximadamente. Finalmente, a solução está pronta para ser dividida entre os béqueres para a deposição.

### 3.2.3 Deposição Química da Polianilina Sulfonada

O volume total da solução preparada é de aproximadamente 562 mL. Assim, dividimos este volume em cinco béqueres com capacidade volumétrica de 250 mL cada, o que resulta numa quantidade de, aproximadamente, 110 mL de solução em cada. As lâminas de silício são colocadas de modo que estas fiquem boiando sobre a solução. A face na qual irá crescer o filme fica diretamente em contato com a solução. O tempo de deposição dependerá da espessura de filme desejada, o qual pode ser consultada na curva de crescimento na referência [15].

### 3.2.4 Caracterização dos filmes de Polianilina Sulfonada

Apesar de o método de síntese e deposição de SPAN mostrado nas seções 3.2.2 e 3.2.3 ser um método já estudado e que demonstra um bom controle de crescimento do filme, este ainda possui o problema de ser um método de crescimento de filmes muito demorado. Por exemplo, um filme de SPAN de  $\sim 200$  nm demora aproximadamente duas semanas para ser crescido em temperatura ambiente.

Assim, a primeira etapa do trabalho foi testar novas concentrações para crescer filmes de SPAN mais rápido, sem que haja uma diferença significativa de propriedades elétricas. Para isso, foram testadas três diferentes concentrações. Primeiro, usamos como base a solução descrita na seção 3.2.2, a qual chamamos de solução *C1*, sendo que para esta concentração foram mudadas somente as proporções do ácido metanílico e da anilina, mantendo todos os outros componentes sem mudanças na massa ou volume. Assim, nas novas concentrações foram aumentadas as porções do ácido metanílico e da anilina em três vezes, cinco vezes e sete vezes, sendo denominadas como, concentração *C3*, *C5* e *C7*, respectivamente. Esses novos valores de concentração utilizados foram valores aleatórios escolhidos para os testes iniciais. Nenhuma concentração maior foi testada já que com a concentração *C7* nós conseguimos alcançar os objetivos esperados sobre o crescimento mais rápido dos filmes concluindo que se aumentássemos ainda mais a concentração haveria um desperdício de material, que neste caso seria desnecessário.

O crescimento dos filmes com as novas concentrações foram testadas em temperatura ambiente, como já era feito anteriormente e fizemos testes, também, de deposição de SPAN com temperatura controlada de aproximadamente 10 °C dentro de uma geladeira. Os resultados obtidos serão mostrados na sequência. Na figura 3.7 é possível ver as imagens dos filmes de SPAN depositados sobre a lâmina de n-Si, p-Si/SiO<sub>2</sub> (~ 250 nm) e vidro. As diferentes cores das amostras são devido à diferença de espessura entre elas, sendo que o período de crescimento dos filmes foi de 2 à 10 dias. Na sequência, são mostrados os gráficos com as curvas de crescimento que foram feitas para os filmes de SPAN depositados sobre o n-Si. Assim, a espessura dos filmes de SPAN depositados sobre os substratos de p-Si/SiO<sub>2</sub> é estimada pela curva de crescimento das amostras com substrato de n-Si.

Nos gráficos seguintes, são apresentadas as curvas da espessura da SPAN *versus* tempo e rugosidade da SPAN *versus* tempo para os filmes crescidos sobre substrato de n-Si. Para isto, foi utilizado o perfilômetro *Dektak-3* da *Veeco Instruments*, sendo que a ponta que percorre a superfície é de diamante e possui um raio de 12,5 μm. Para realizar a medida de espessura é feito um risco com uma ponta fina na amostra de forma que o filme seja removido podendo-se ver o substrato. Na sequência é feita então a medida, onde a ponta do perfilômetro percorre esta superfície e a espessura medida é o resultado da diferença de altura entre o fundo do risco e a linha média da superfície da SPAN. Já para a medida de rugosidade a ponta percorre a superfície do filme de SPAN medindo o perfil desta amostra. Assim, a rugosidade

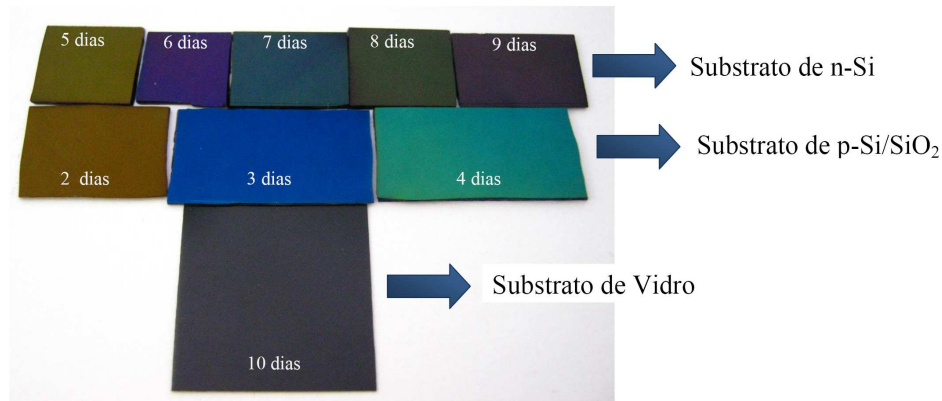


Figura 3.7: Imagem dos filmes de SPAN com concentração  $C7$  crescidos à temperatura de  $\sim 10^\circ\text{C}$  para diferentes espessuras que vão de aproximadamente  $30\text{ nm}$  até  $600\text{ nm}$ , equivalente ao período de crescimento de 2 à 10 dias.

da amostra é dada pela média aritmética ( $R_a$ ), conforme a equação [15, 73].

$$R_a = \frac{1}{L} \int_0^L |m - z| dx, \quad (3.1)$$

onde

$$m = \frac{1}{L} \int_0^L z dx \quad (3.2)$$

onde  $L$  é a distância percorrida pela ponta do perfilômetro,  $m$  é a linha média e  $z$  é a posição vertical do perfilômetro em relação à superfície do filme. Em ambos os casos, nas medidas da espessura e rugosidade, a distância percorrida pela ponta do perfilômetro foi de  $1500\ \mu\text{m}$  em um tempo médio de 25 s.

Nos gráficos da figura 3.8 é possível observar as curvas de crescimento da SPAN (espessura *versus* tempo) assim como a rugosidade do filme de SPAN (rugosidade *versus* tempo), usando a concentração  $C3$ . Observando os gráficos é possível ver que no gráfico 3.8(a), a temperatura ambiente, o crescimento do filme é bem mais rápido do que no caso com a concentração  $C1$ , no qual para atingir um filme de  $\approx 200\text{ nm}$  o tempo necessário era de aproximadamente 288 horas. Além disso, a rugosidade tem se mostrado baixa. Já no gráfico 3.8(b), com temperatura controlada de  $\sim 10^\circ\text{C}$ , o crescimento do filme é bem mais lento, porém, ele apresenta a vantagem de uma rugosidade ainda mais baixa do que a observada no gráfico 3.8(a). Esta situação é extremamente útil para situações onde se deseja um filme muito fino e com baixa rugosidade. A barra de erro mostrada nos gráficos é referente à três medidas feitas em três diferentes amostras.

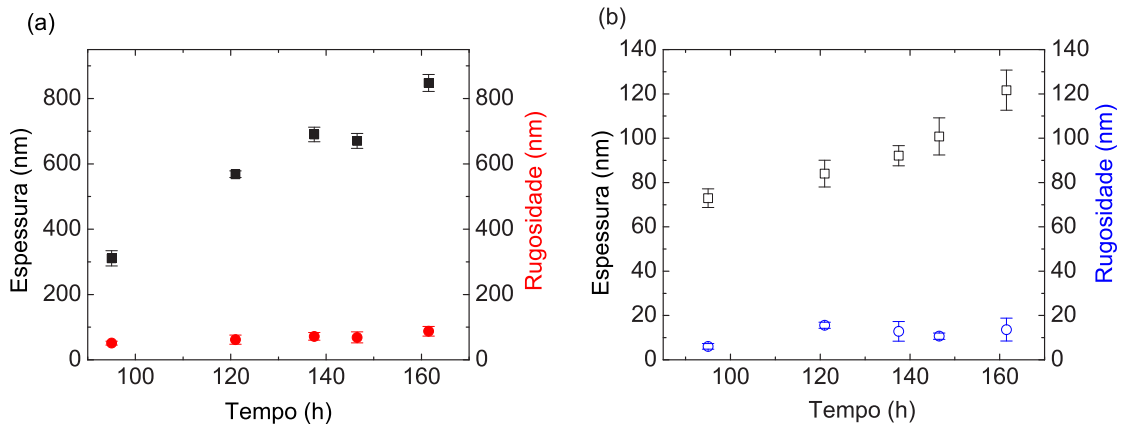


Figura 3.8: Gráficos de análise da SPAN com concentração C3, sendo que, os filmes foram crescidos: (a) a temperatura ambiente e, (b) a temperatura controlada à aproximadamente 10 °C. Os quadrados demonstram o comportamento da curva de espessura versus tempo enquanto círculos descrevem o comportamento da curva de rugosidade versus tempo.

Já nos gráficos da figura 3.9 foi usada a concentração C5, crescidos também, a temperatura ambiente e a temperatura controlada de  $\sim 10^{\circ}\text{C}$ . O comportamento observado nas curvas é similar ao da figura 3.8, porém, com um crescimento mais rápido do que na concentração C3.

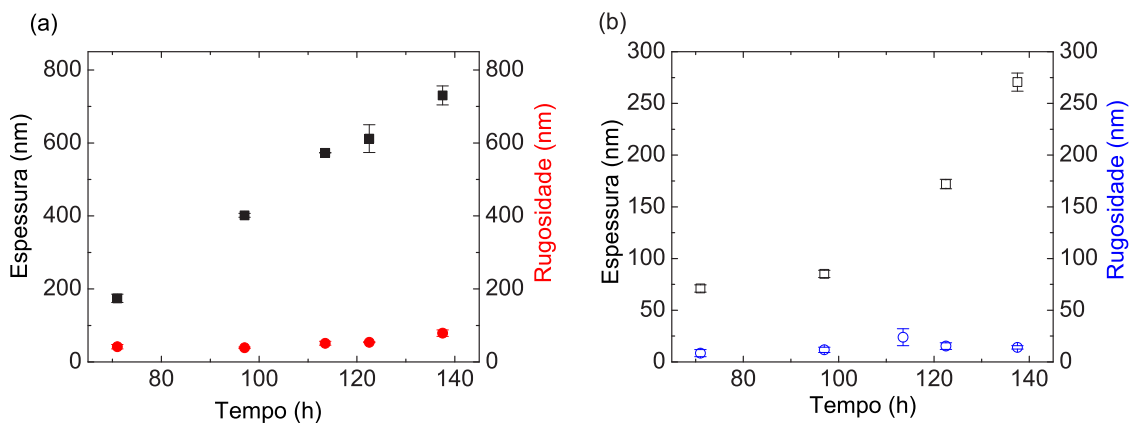


Figura 3.9: Gráficos de análise da SPAN com concentração C5 onde os filmes foram crescidos: (a) a temperatura ambiente e, (b) a temperatura controlada à aproximadamente 10 °C. O quadrados demonstram o comportamento da curva de espessura versus tempo enquanto os círculos demonstram o comportamento da curva de rugosidade versus tempo.

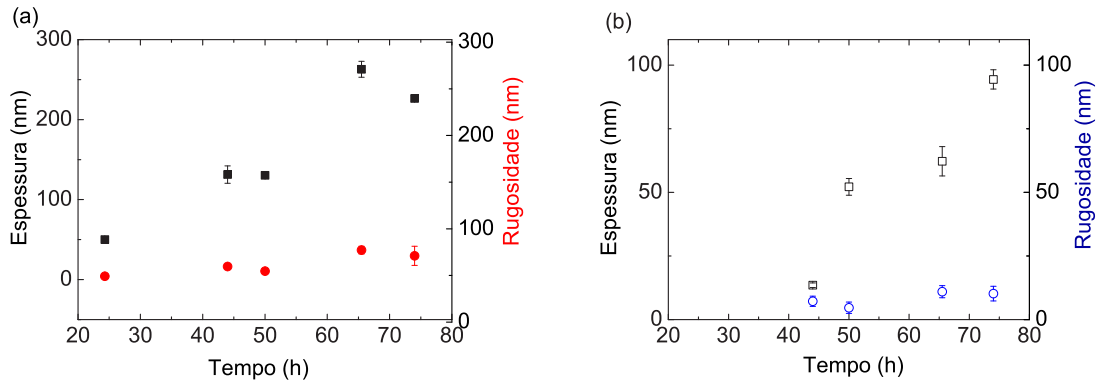


Figura 3.10: Gráficos de análise da SPAN com concentração C7, sendo que, os filmes foram crescidos: (a) a temperatura ambiente e, (b) a temperatura controlada à aproximadamente 10 °C. Os quadrados demonstram o comportamento da curva de espessura versus tempo enquanto os círculos demonstram o comportamento da curva de rugosidade versus tempo.

Na figura 3.10 foi usada a concentração C7, com filmes crescidos, a temperatura ambiente e a temperatura controlada de  $\sim 10$  °C. O comportamento observado nas curvas é similar ao das figuras 3.8 e 3.9, e novamente, devido ao aumento nas porções do ácido metanílico e da anilina o crescimento do filme é ainda mais rápido do que nas duas situações anteriores. Novamente, a rugosidade medida é bastante baixa.

É possível analisar a dependência da rugosidade com a espessura dos filmes crescidos à temperatura ambiente na figura 3.11(a) e com temperatura de  $\sim 10$  °C na figura 3.11(b). Os valores de rugosidade observados são de aproximadamente 10% do valor da espessura para as três diferentes concentrações C3, C5 e C7. Em especial, para os filmes crescidos com temperatura controlada de  $\sim 10$  °C, processo através do qual conseguimos obter filmes bem finos e uniformes, este valor se torna muito baixo fazendo com que obtenhamos bons filmes para serem aplicados à dispositivos.

A SPAN exibe um comportamento retificador em interfaces de n-Si/polianilina [72]. Para confirmar este comportamento em nossas amostras, fizemos medidas a dois terminais e calculamos o valor da altura de barreira entre o n-Si/SPAN, através da fórmula (veja mais detalhes no apêndice A):

$$\phi_B = \frac{kT}{q}(26,15 - \ln J_0), \quad (3.3)$$

onde  $k$  é a constante de Boltzmann,  $T$  é a temperatura ambiente na qual consideramos 300 K,  $q$  é a carga elementar do elétron e  $J_0$  é a densidade de corrente

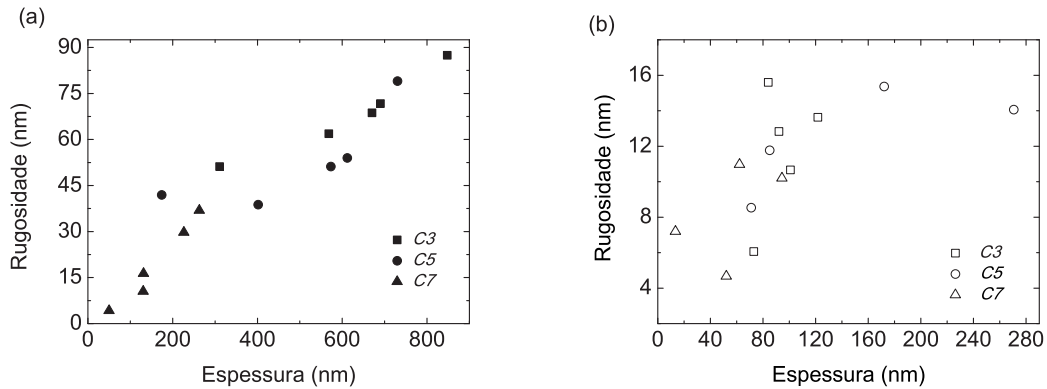


Figura 3.11: Gráficos de análise da espessura versus a rugosidade da SPAN para as três concentrações, sendo que, os filmes foram crescidos: (a) em temperatura ambiente e, (b) em temperatura controlada à aproximadamente 10 °C. Os quadrados demonstram o comportamento da concentração C3, os círculos da concentração C5 e os triângulos da concentração C7.

medida quanto a tensão vale zero.

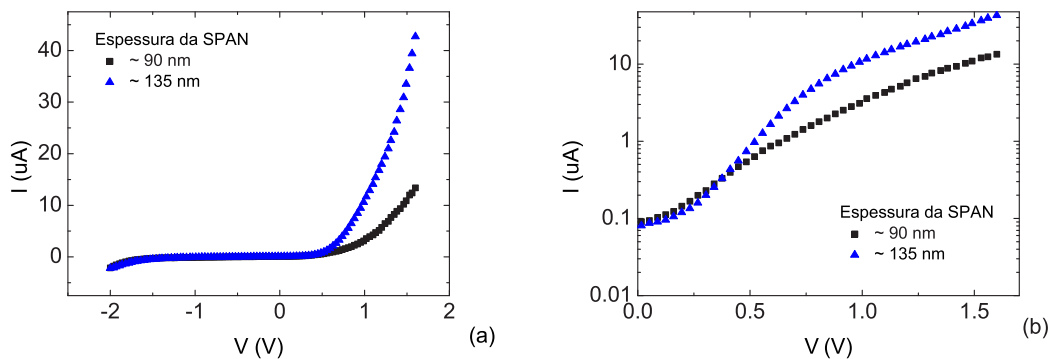


Figura 3.12: Gráfico para a análise do caráter retificador (a) e da altura de barreira (b) entre *n*-Si / SPAN. Estrutura do dispositivo: *n*-Si / SPAN / Al. Os quadrados pretos representam o dispositivo com espessura de SPAN de ~ 90 nm e os triângulos azuis com espessura de ~ 135 nm.

Para fazer esta análise, foram feitas medidas a dois terminais para a seguinte estrutura, *n*-Si / SPAN / Al, como pode ser visto na figura 3.12. Foram utilizadas duas diferentes espessuras de SPAN de aproximadamente 90 nm e 135 nm para observarmos também a dependência da condutividade elétrica com a espessura do filme de SPAN. De acordo com a configuração utilizada, a tensão foi aplicada no



contato de alumínio que possui uma área de  $2 \text{ mm} \times 3 \text{ mm}$ . O valor de altura de barreira calculado através da fórmula 3.3, para as duas diferentes espessuras de SPAN, foi de aproximadamente 1,02 eV, o qual é coerente com o encontrado na literatura [72], entre 0,9 e 1,3 eV.

É de nosso interesse também, analisar a morfologia da SPAN. Para isto, fizemos algumas imagens de microscópio de força atômica (AFM) obtidas no Departamento de Física-UFPR.

Na figura 3.13 temos as imagens de AFM de duas diferentes amostras com um filme de SPAN depositado sobre o substrato de n-Si, cujas concentrações são, respectivamente, de  $C3$  e  $C7$ . É possível observar, analisando a morfologia dos dois filmes, que há uma grande similaridade entre eles, sendo que na primeira imagem a distribuição dos grânulos formados pela SPAN é mais uniforme. Este comportamento se repetiu em todas as outras amostras analisadas.

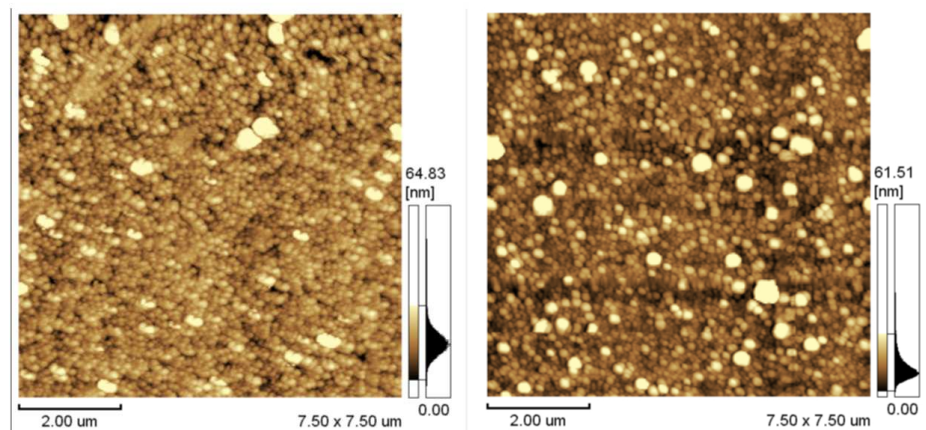


Figura 3.13: Imagem de microscopia de força atômica (AFM) das amostras com um filme de SPAN com concentração de  $C3$  e  $C7$ , respectivamente, depositadas sobre um substrato de silício tipo  $n$ .

Sob as análises feitas sobre as curvas de crescimento e imagens dos filmes de SPAN, concluímos que os filmes crescidos à temperatura controlada de  $\sim 10^\circ\text{C}$  possuem um perfil adequado para o que precisamos para nosso trabalho, isto porque através dessa técnica obtemos filmes muito finos, com baixa rugosidade e com um padrão de uniformidade por toda a superfície da amostra desde o primeiro dia de crescimento. Assim, as análises feitas nas seções seguintes, utilizamos somente os filmes crescidos com esta técnica e com a concentração  $C7$  que nos fornece filmes com uma taxa de crescimento maior.

### 3.3 Deposição das Microesferas de Poliestireno

A etapa seguinte foi fazer o estudo sobre a deposição das esferas de poliestireno. Para a deposição das esferas utilizamos duas diferentes técnicas. Deposição por *electrospray* [48] e, deposição por imersão do substrato na solução de microesferas [59]. Em ambos os casos a solução utilizada para a deposição é uma solução de microesferas com etanol, cuja proporção pode ser variada dependendo da densidade de microesferas depositadas que se deseja.

A deposição por *electrospray* é feita no *LITS* - Laboratório de Inovação Tecnológica em Sensores da UFPR. A montagem do experimento é descrita na sequência e pode ser vista na figura 3.14. A solução com microesferas é colocada numa seringa que é posicionada horizontalmente e fixada no equipamento. À sua frente, a uma certa distância, existe um anteparo metálico onde é fixada a amostra. Assim, aplica-se uma diferença de potencial entre a ponta da seringa e o anteparo fazendo com que as esferas que estão em suspensão na solução fiquem imersas num campo elétrico. Esse campo elétrico, irá carregar esta solução fazendo com que gotas da solução movam-se na direção do anteparo, sendo que o solvente evapora durante o arraste fazendo com que, a princípio, somente as microesferas cheguem até a amostra. Assim, as esferas são depositadas através de força eletrostática. O controle da densidade de esferas sobre a amostra é feito através de variação do tempo de exposição.

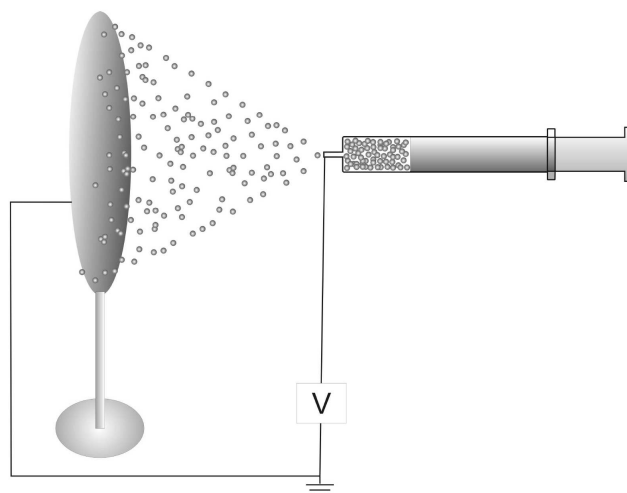


Figura 3.14: *Desenho esquemático da montagem experimental para o processo de deposição das microesferas de poliestireno por electrospray. Figura retirada da Ref. [5].*

A outra maneira de fazer a deposição é através da imersão das amostras

dentro de uma solução com microesferas. Neste processo, que pode ser visto na figura 3.15, é necessário um primeiro béquer (béquer-1) onde é colocada a solução de microesferas em etanol e um segundo béquer (béquer-2) onde é colocado álcool isopropílico. Este segundo é levado até uma placa aquecedora, o qual será aquecido até ferver (até começar a borbulhar). O procedimento de deposição é o seguinte. Pegamos uma amostra na posição vertical, como pode ser vista na figura 3.15, e imergimos por dez segundos na solução do béquer-1 removendo-a na sequência ainda na posição vertical. Em seguida, a amostra é imersa no isopropanol em ebulição por mais dez segundos, sendo removida na sequência. Após este procedimento é passado um fraco jato de ar para evaporar o solvente, caso ainda haja algo sobre a amostra.

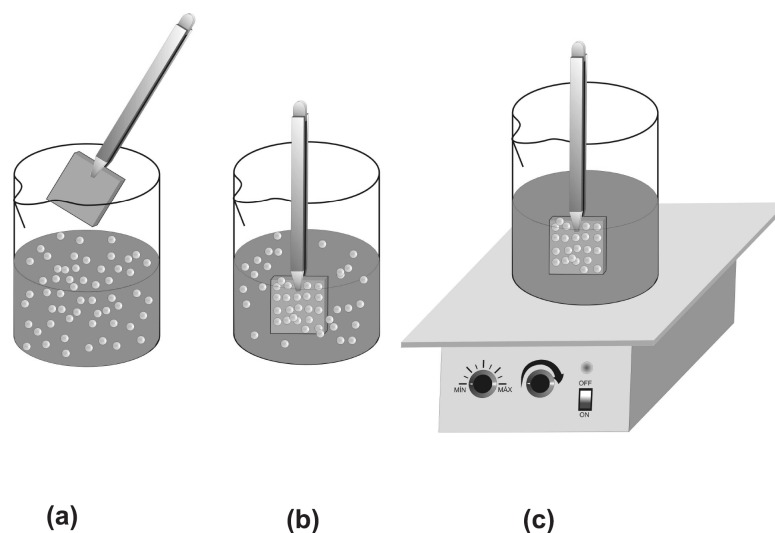


Figura 3.15: *Desenho esquemático da montagem experimental usada para deposição das microesferas sobre a lâmina de silício com SPAN. (a) béquer com solução de microesferas em etanol, (b) imersão do substrato na solução, (c) lavagem da amostra no isopropanol fervente. Figura retirada da Ref. [5].*

O passo seguinte é realizar a remoção das microesferas com o auxílio de uma fita adesiva. Este procedimento é realizado depois da deposição da camada metálica sobre as microesferas, lembrando que esta camada metálica junto com a SPAN formam o eletrodo base do dispositivo. Para remover as esferas usamos uma fita adesiva dupla face colada sobre uma lâmina de vidro. Assim, colocamos a lâmina de vidro com a fita adesiva voltada sobre a amostra com esferas e apertamos levemente sobre a amostra. Em seguida, puxamos a lâmina de vidro para arrancar as esferas tentando minimizar ao máximo qualquer movimento lateral que possa danificar o filme

de alumínio e SPAN.

### 3.3.1 Imagens de filmes de SPAN com microesferas

Para analisar a distribuição das microesferas depositadas sobre os filmes de SPAN, foram feitas imagens de microscópio eletrônico de varredura (MEV) no Centro de Microscopia Eletrônica - UFPR. Para isto utilizamos filmes de SPAN com concentração C7 nos quais foram depositados dois diferentes tipos de esferas com a técnica de imersão: (i) as esferas com superfície modificada (carregadas eletricamente) com diâmetro de  $1,13\mu\text{m}$ , (ii) e as esferas com superfície não modificada (eletricamente neutras) com o diâmetro de  $0,5\mu\text{m}$ . Ambas as soluções são de  $40\mu\text{L}$  de microesferas em suspensão em 14 mL de etanol. Em todas as amostras nós tentamos remover as microesferas com fita dupla face Adere.

As imagens da figura 3.16 são de amostras de microesferas de poliestireno com superfície modificada depositadas por imersão sobre o filme de SPAN com concentração C7. As esferas possuem  $1,130\mu\text{m}$  de diâmetro. A magnificação das ima-

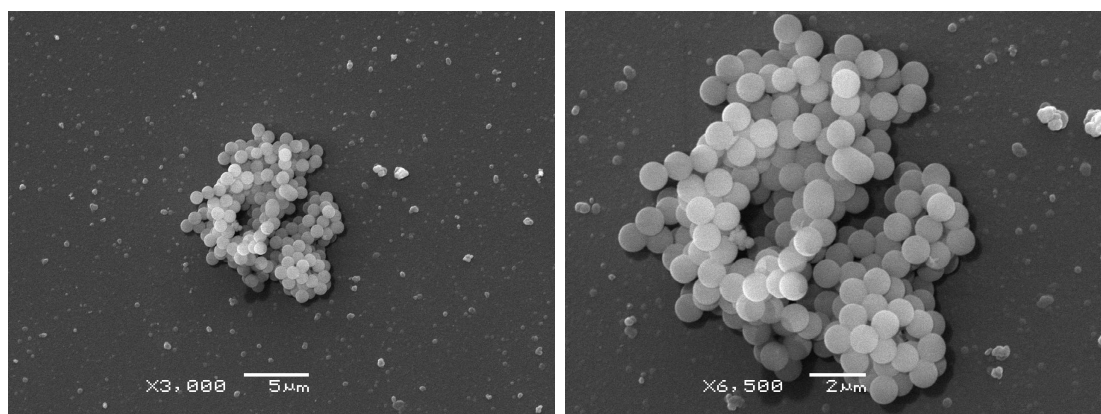


Figura 3.16: Imagem de microscopia eletrônica de varredura (MEV). Amostra das microesferas de poliestireno com superfície modificada depositadas por imersão sobre a camada de SPAN (concentração C7). O diâmetro médio das esferas é de  $1,130\mu\text{m}$ . A camada metálica depositada sobre as microesferas é de ouro (Au).

gens é de 3000 vezes e 6500 vezes, respectivamente. Por estas esferas possuírem uma superfície modificada (carregada eletricamente), esperávamos que elas estivessem distribuídas aleatoriamente, umas longe das outras, devido à repulsão elétrica entre elas. Porém, o que foi observado, foram alguns aglomerados de esferas em alguns locais da amostra. Uma explicação para a formação destes aglomerados é que hajam alguns

portadores de carga presentes na camada de SPAN que ao entrarem em contato com as esferas carregadas fazem com que estas se neutralizem e formem aglomerados.

Na figura 3.17 foram usados os mesmos procedimentos da amostra da figura 3.16. Neste caso, podemos observar algumas regiões onde as esferas foram removidas. Porém, todo o aglomerado de esferas foi removido deixando, ao invés de furos com um tamanho igual ao diâmetro das microesferas, grandes buracos na camada metálica da base.

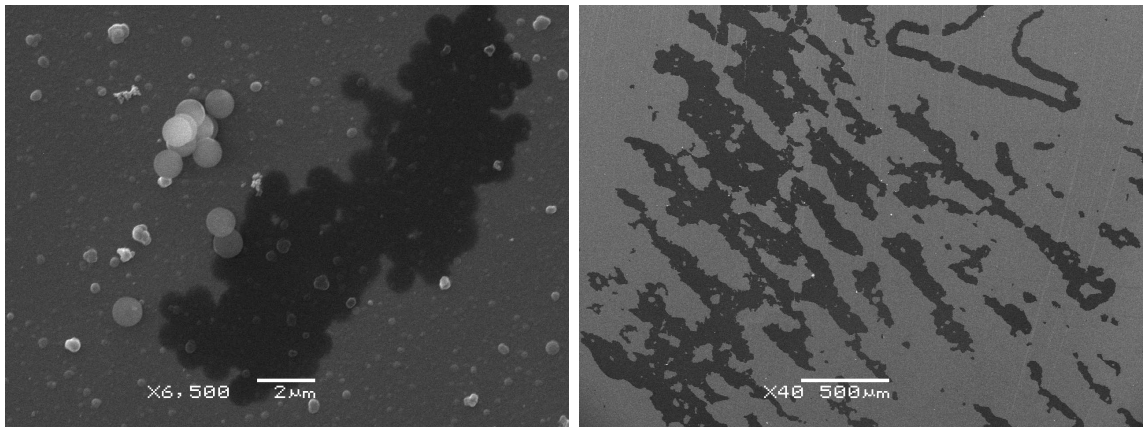


Figura 3.17: Imagem de microscópio eletrônico de varredura (MEV). Amostra de SPAN (concentração C7) com microesferas de poliestireno eletricamente carregadas depositadas por imersão. O diâmetro médio das esferas é de  $1,130 \mu\text{m}$ . A camada metálica depositada sobre as microesferas é de ouro (Au).

Na figura 3.18, as imagens são de amostras de microesferas de poliestireno eletricamente neutras depositadas através do processo de imersão sobre o filme de SPAN com concentração C7. As esferas possuem  $0,5 \mu\text{m}$  de diâmetro. A magnificação das imagens é de 3000 vezes e 6500 vezes, respectivamente. Aqui, novamente podemos observar que formaram-se alguns aglomerados de esferas. Desta vez, os aglomerados formados são diferentes daqueles formados com as esferas carregadas eletricamente, sendo que neste caso os aglomerados são mais planos e ordenados, formados por apenas poucas camadas de esferas. Nesta situação as esferas não foram removidas em nenhuma das amostras testadas, o que nos indica que também precisamos melhorar a técnica de remoção das microesferas.

Até este momento, não havíamos feito deposição por eletrospray e por isso não mostramos nenhuma imagem a respeito desta técnica. Porém, nos resultados sobre as medidas elétricas dos dispositivos, serão mostrados resultados com o uso desta técnica.

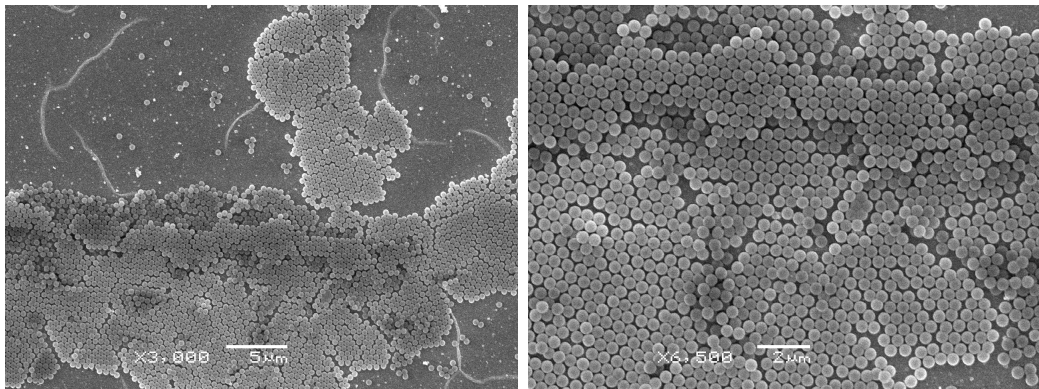


Figura 3.18: Imagem de microscópio eletrônico de varredura (MEV). Amostra de SPAN (concentração C7) com microesferas de poliestireno eletricamente neutras depositadas por imersão. O diâmetro médio das esferas é de  $0,5 \mu\text{m}$ . A camada metálica depositada sobre as microesferas é de ouro (Au).

Quanto aos estudos realizados até este momento, a deposição das microesferas sobre a camada de SPAN e a sua remoção após a deposição da camada metálica não demonstraram-se tão bons quanto aos mostrados em outros trabalhos onde as esferas eram depositadas diretamente sobre o substrato de Si [48, 59]. As esferas que deveriam estar distribuídas de forma homogênea, não se encontraram desta forma, encontrando-se em aglomerados. As possíveis explicações para este fenômeno são: (i) há uma demora na evaporação do solvente para este caso onde também temos uma camada de SPAN, fazendo com que as esferas se unam onde formam algumas gotas do solvente; (ii) as esferas deveriam se repelir devido a sua carga estática, porém não ocorre por esta carga estática ser compensada por portadores de carga presentes na SPAN.

Em relação à remoção das esferas, observamos que para as amostras com deposição de esferas eletricamente carregadas a remoção era mais fácil, sendo que acreditamos que seja devido à formação dos aglomerados que por sua vez eram mais altos. O mesmo não aconteceu com as amostras com esferas eletricamente neutras por seus aglomerados serem mais planares, dificultando sua remoção. Outro problema observado quando aplicávamos um pouco mais de pressão sobre a fita adesiva para remover essas esferas, é que o filme de SPAN não apresenta uma grande aderência ao substrato de n-Si. Assim, ao tentar remover as esferas, facilmente todos os filmes depositados eram removidos (SPAN/esferas/Al). Isto nos indica que possa ser possível termos que mudar o material utilizado para compor a base do dispositivo.

### 3.4 Descrição da Montagem do Transistor de Base-Permeável em Arquitetura Vertical com Litografia de Microesferas na Base

Para o desenvolvimento deste transistor vertical faremos os seguintes procedimentos, na respectiva ordem, como pode ser visto na figura 3.19: (i) limpeza de substrato e deposição do filme de SPAN sobre a lâmina de Silício, (ii) deposição das microesferas de poliestireno sobre o filme de SPAN, (iii) evaporação do filme metálico sobre as esferas, (iv) remoção das esferas com o auxílio de uma fita adesiva, (v) deposição da camada isolante de PMMA, (vi) evaporação do filme de  $C_{60}$ , (vii) evaporação da camada metálica para fazer os contatos do emissor utilizando uma máscara de sombreamento, (viii) formação do contato ôhmico entre o silício e o fio de ouro, usando uma liga eutética de Ga:In, (ix) os contatos externos de fio de ouro são colados com cola carbono.

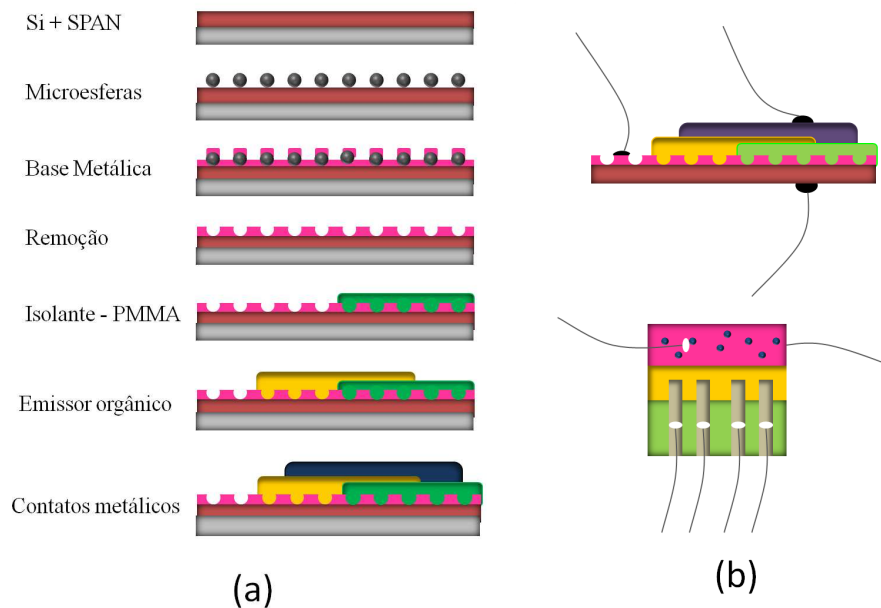


Figura 3.19: *Desenho esquemático das etapas de construção do transistor híbrido vertical. (a) Perfil lateral das etapas de construção, e (b) perfil lateral e frontal do dispositivo.*

## 3.5 Construção e Medidas Elétricas de Transistores Híbridos Verticais

### 3.5.1 Convenção das Medidas Elétricas

A caracterização elétrica dos dispositivos foi feita utilizando um Analisador de Parâmetros Semicondutores 4155C da Agilent Technologies. Para a caracterização foram feitas medidas a dois e três terminais. Nas medidas a dois terminais (emissor/base (EB), base/coletor (BC) e emissor/coletor (EC)), é aplicada uma rampa de tensão entre dois eletrodos para medir a corrente que passa entre eles. Já nas medidas a três terminais, uma rampa de tensão ou corrente é aplicada entre dois terminais, mantendo o outro terminal aterrado. A três terminais, duas diferentes medidas foram realizadas: (i) modo base-comum, onde a base é mantida comum e aplica-se uma rampa de tensão entre base e coletor, medindo a corrente do coletor para diferentes valores de corrente de emissor constantes; (ii) modo emissor-comum, mantém-se o emissor comum, aplicando uma rampa de tensão entre emissor e coletor medindo, então, a corrente de coletor para diferentes valores constantes de corrente de base. A convenção de sinais utilizados para a caracterização elétrica dos transistores pode ser vista na figura 3.20.

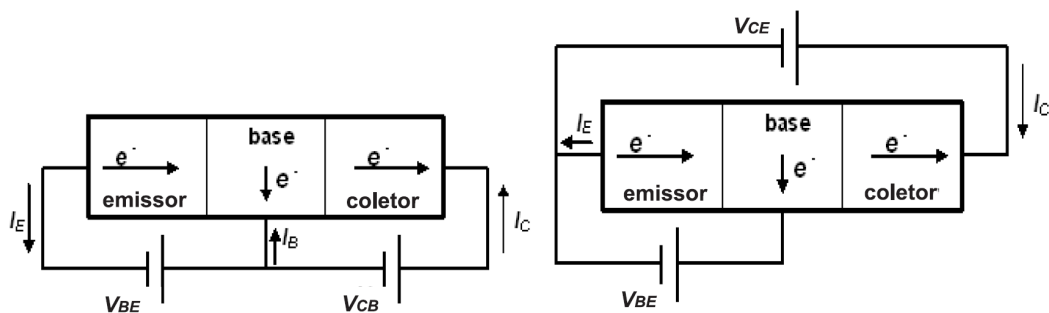


Figura 3.20: Figura ilustrativa da convenção de sinais utilizada na caracterização elétrica dos dispositivos tipo *n* (a) modo base comum (b) modo emissor comum. As setas indicam o sentido positivo das correntes. Enquanto operando diretamente polarizado as correntes do transistor são todas positivas. Figura retirada da ref. [5]



### 3.5.2 Deposição dos Materiais

Como já citado anteriormente, ver figura 3.19, os procedimentos para a construção do dispositivo inicia-se pela limpeza do substrato de n-Si, deposição da camada de SPAN sobre o n-Si, deposição das microesferas sobre a SPAN, evaporação da camada de Al e remoção das esferas com fita adesiva.

A partir destas etapas, já descritas na seção anterior, partimos para a deposição das camadas subsequentes do dispositivo. O material isolante utilizado para fazer o isolamento entre o eletrodo base e o eletrodo emissor é o PMMA, sendo que esta deposição é feita manualmente, sem controle de espessura, já que esta camada não participa da área ativa do dispositivo.

A deposição das camadas metálicas assim como a deposição da camada orgânica de  $C_{60}$ , são feitas através de evaporação térmica à vácuo. Para isto, colocamos o material num cadinho de Tântalo (Ta), Tungstênio (W) ou Molibdênio (Mo) dentro da câmara evaporadora à vácuo onde é aquecido para a evaporação. A pressão de base da câmara é em torno de  $10^{-6}$  torr. Já a espessura do material é controlada através da quantidade de material colocado para evaporar no cadinho, assim como através da distância que posicionamos a amostra em relação ao cadinho.

### 3.5.3 Resultados: Transistores de Base-Permeável com Litografia de Microesferas de Poliestireno na Base

Nesta seção são apresentados alguns resultados das medidas elétricas obtidas em transistores de base-permeável utilizando a técnica de estrutura por litografia de microesferas de poliestireno na base. Para isto, foram testados diferentes valores de espessura dos filmes, assim como diferentes materiais afim de otimizar a arquitetura do dispositivo.

Nosso primeiro teste foi construir um transistor sem microesferas de poliestireno para comparar esses resultados com os próximos nos quais foram depositadas as esferas. A arquitetura utilizada foi a seguinte: n-Si/SPAN/Al/ $C_{60}$ /Ag, como pode ser visto na figura 3.21. Para isto, utilizamos uma lâmina de n-Si com uma camada de SPAN de  $\sim 100$  nm. Na sequência foi evaporado Al sobre a amostra com uma espessura estimada de  $\sim 30$  nm. A próxima etapa foi fazer a deposição do PMMA para formar o isolamento entre a base e o emissor. Depois disso, foi feita a evaporação do fulereno  $C_{60}$  com uma espessura estimada de  $\sim 40$  nm. Por último foi evaporada uma camada de Ag usando uma máscara de sombreamento para fazer os contatos

metálicos do emissor. Já para fazer o contato ôhmico com o Si é utilizado uma liga de Ga:In e para os contatos externos foram utilizados fios de Au colados com cola carbono (CCC - Conductive Carbon Cement after Göcke).

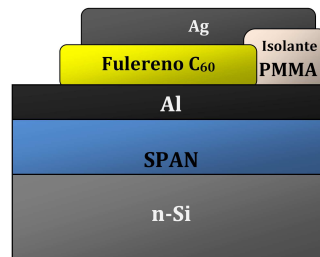


Figura 3.21: Representação esquemática do transistor de base permeável com a seguinte estrutura:  $n\text{-Si}/\text{SPAN}/\text{Al}/\text{C}_{60}/\text{Ag}$ .

Na figura 3.22, é apresentada a medida a três terminais em modo emissor-comum, onde  $V_{CE} = V_C - V_E$ , sendo  $V_C$  a tensão no coletor e  $V_E$  a tensão no emissor,  $I_C$  é a corrente no coletor e  $I_B$  é a corrente de base. No gráfico 3.22(a) é possível observar que a corrente de fuga é muito alta, ou seja, não há a saturação da corrente no coletor ( $I_C$ ), e a consequência é um pequeno ganho de corrente. Já no gráfico 3.22(b) é feita a análise do ganho de corrente em modo emissor-comum, sendo que ainda não foram obtidos resultados satisfatórios. O esperado seriam valores mais altos de ganho de corrente, assim como um valor estável de modo que o ganho de corrente não tenha dependência com a variação de tensão, pelo menos, numa determinada faixa de tensão.

Na figura 3.23, são mostradas as medidas feitas a três terminais em modo base-comum, onde  $V_{BC} = V_B - V_C$  e  $I_E$  é a corrente no emissor. Através deste gráfico podemos analisar as características do transistor para diferentes valores constantes de  $I_E$ . O comportamento esperado é que haja uma modulação de  $I_C$  à medida que variamos a corrente  $I_E$ , o que não é observado neste caso. Uma possível explicação para não termos observado este comportamento é o fato de a base estar muito espessa, sendo necessário então, testar novas espessuras afim de tentar otimizar o dispositivo. Outra explicação possível, é a escolha da faixa de corrente utilizada que pode não ter sido suficiente para que houvesse a modulação, já que estes foram nossos primeiros dispositivos.

Os resultados que serão apresentados na sequência, são de transistores nos quais as microesferas de poliestireno eletricamente carregadas e com diâmetro de  $1,13\mu\text{m}$  foram depositadas por imersão e depois removidas afim de construir tran-

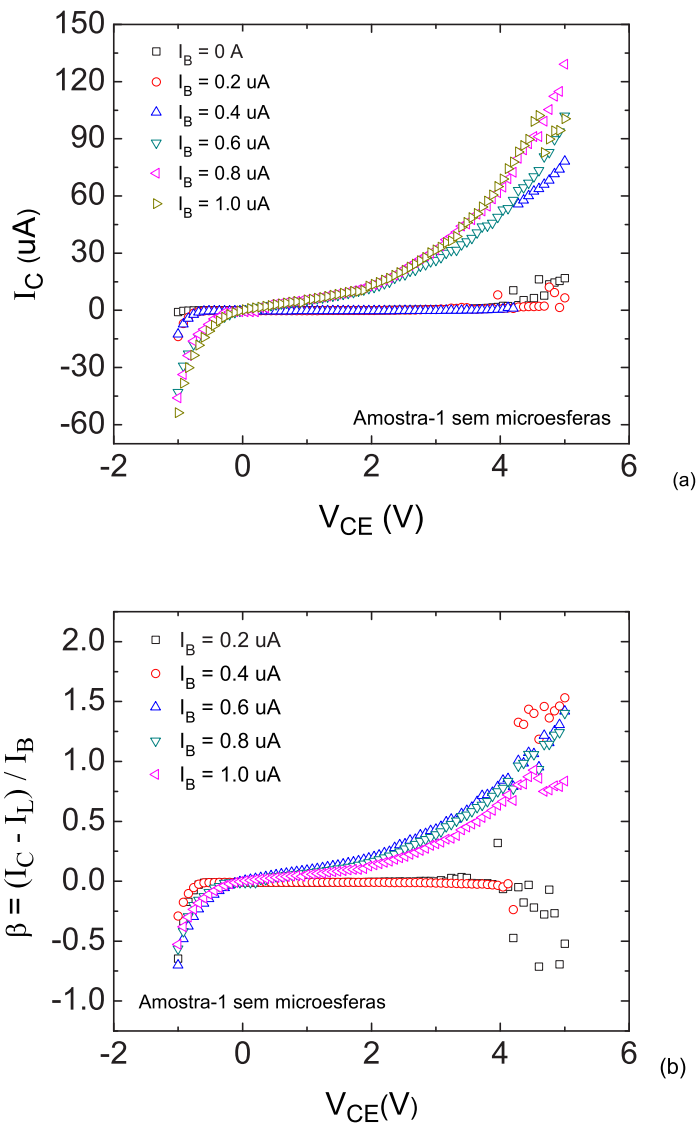


Figura 3.22: *Amostra-1 sem microesferas*. (a) *Medidas elétricas corrente versus tensão a três terminais em modo emissor-comum*. (b) *Medida de ganho de corrente em modo emissor-comum, onde  $I_L = I_C$  ( $I_B = 0$ )*. O transistor possui a seguinte estrutura: *Ga:In/n-Si/SPAN/Al/C<sub>60</sub>/Ag*.

sistores de base-permeável com furos de tamanho controlados. A concentração de microesferas utilizada foi de 20  $\mu\text{L}$  de microesferas/ 14  $\text{mL}$  de etanol.

Primeiramente construímos um transistor com a seguinte estrutura: Ga:In/n-Si/SPAN/Al/C<sub>60</sub>/Ag, como já ilustrado na figura 3.21, mas agora ainda foi feito o uso das microesferas. A quantidade de material utilizada e o modo de deposição foram os mesmos da amostra-1 demonstrado no gráfico 3.22.

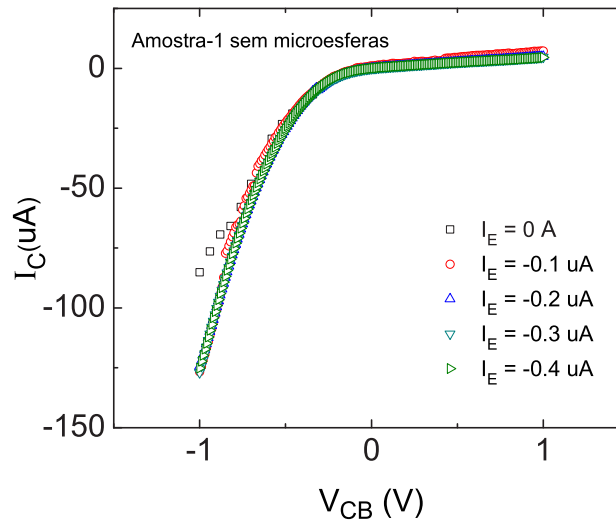


Figura 3.23: *Amostra-1 sem microesferas. Medidas elétricas corrente versus tensão a três terminais em modo base-comum para um transistor com a seguinte estrutura: Ga:In/n-Si/SPAN/Al/C<sub>60</sub>/Ag sem o uso das microesferas.*

Na figura 3.24, temos as medidas a três terminais em modo emissor-comum. No gráfico 3.24(a), assim como no gráfico 3.22, há uma corrente de fuga muito alta, ou seja, não há a saturação da corrente no coletor ( $I_C$ ). Já no gráfico 3.24(b) é feita a análise do ganho de corrente em modo emissor-comum, no qual foram obtidos valores de ganho mais altos do que no caso das amostras sem microesferas, como observado no gráfico 3.22(b). Como foi visto nas imagens de AFM, ao tentar remover as microesferas estamos removendo aglomerados de esferas deixando grandes furos no filme metálico da base, o que não era esperado. Assim, uma possível explicação para o aumento no ganho de corrente em modo emissor-comum é que estamos usando um filme de SPAN ainda muito espesso, na ordem de  $\sim 100$  nm, o que nos fornece um fator  $\alpha_B$  alto. Desta forma, podemos concluir que com estes parâmetros não é possível observar o funcionamento esperado para este dispositivo, sendo necessário fazer a variação das espessuras das camadas de SPAN ou Al na base.

Na figura 3.25, são apresentadas medidas a três terminais em modo base-comum. Novamente, a intenção deste gráfico é analisar as características do transistor para diferentes valores constantes de  $I_E$ . Da mesma forma que foi observado no gráfico 3.23, não foi possível observar as curvas serem moduladas à medida que variamos a corrente  $I_E$ . Novos testes variando a espessura da base devem ser testados para tentar solucionar este problema.

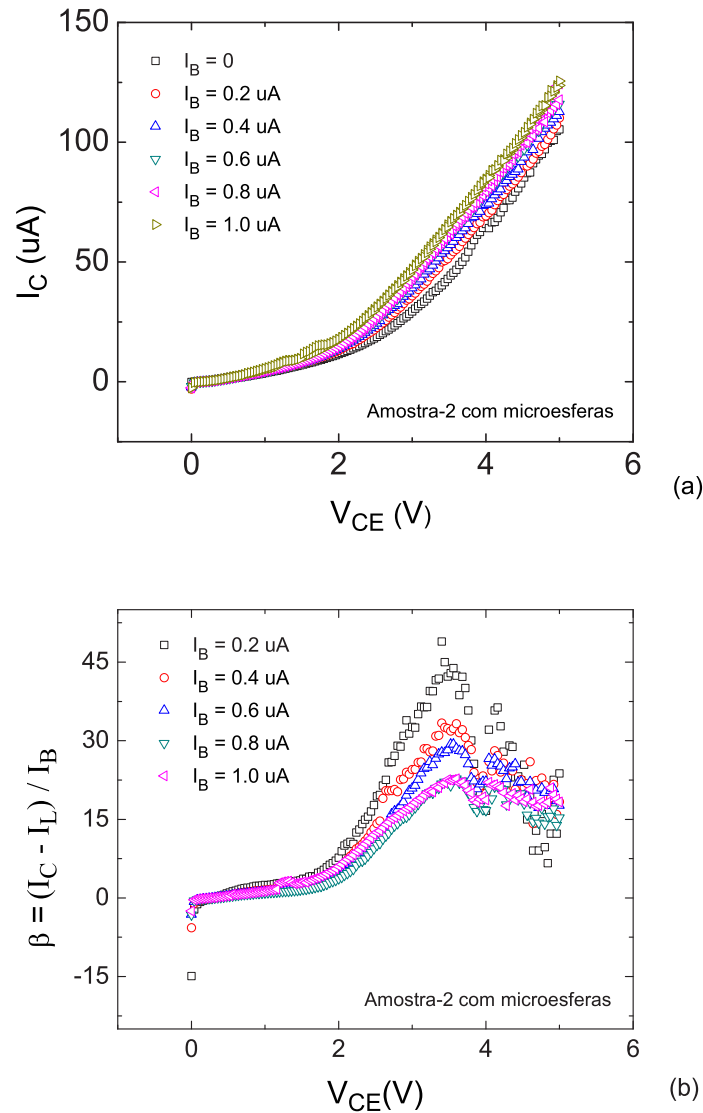


Figura 3.24: Amostra-2 com microsferas. (a) Medidas elétricas da corrente versus tensão a três terminais em modo emissor-comum. (b) Medida de ganho de corrente em modo emissor-comum. O transistor possui a seguinte estrutura: Ga:In/n-Si/SPAN/Al/C<sub>60</sub>/Ag com o uso das microsferas.

Na sequência foram construídos transistores com a seguinte estrutura: Ga:In/n-Si/SPAN/Al/C<sub>60</sub>/Ag, com o uso das microsferas. Os materiais e espessuras utilizados foram os mesmos da amostra 3.24, modificando-se somente a concentração da solução de microsferas depositadas para 40  $\mu L$  de microsferas/ 14 mL de etanol.

Na figura 3.26, temos novamente as medidas a três terminais em modo emissor-comum. No gráfico 3.26(a) assim como no gráfico 3.24(a) há uma corrente

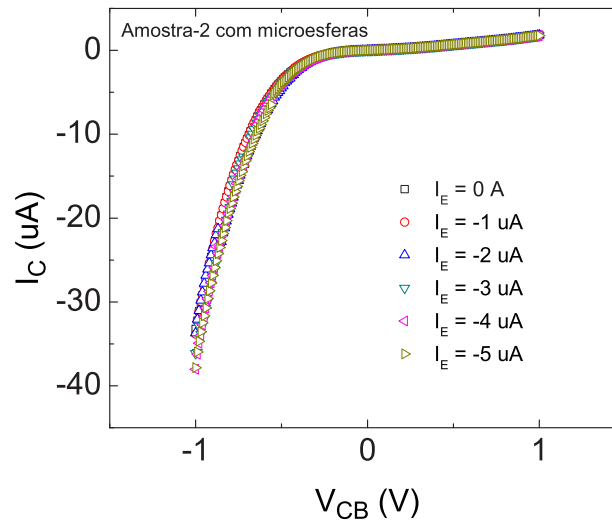


Figura 3.25: *Amostra-2 com microesferas. Medidas elétricas corrente versus tensão a três terminais em modo base-comum para um transistor com a seguinte estrutura: Ga:In/n-Si/SPAN/Al/C<sub>60</sub>/Ag com o uso das microesferas.*

de fuga grande. Já no gráfico 3.26 (b) é feita a análise do ganho de corrente em modo emissor-comum no qual observamos novamente, assim como no gráfico 3.24(b), que houve um aumento no ganho de corrente em relação à amostra-1 sem microesferas. Porém, ao comparar as amostras com microesferas que possuem diferentes concentrações, nenhuma mudança significativa é observada não nos fornecendo nenhuma conclusão neste sentido.

Por último, analisaremos o gráfico 3.27 com medidas de modo base-comum. Neste gráfico, observamos pela primeira vez uma pequena modulação da corrente do coletor ( $I_C$ ) em função da variação da corrente de emissor ( $I_E$ ). Esta modulação ocorre apenas para os primeiros valores de  $I_E$ , sendo que para os outros valores esta modulação já não é mais vista. A explicação para o dispositivo não ter apresentado mais a modulação pode ser o fato dele ter degradado, não respondendo mais aos sinais elétricos aplicados.

Na sequência, a idéia foi construir um dispositivo similar utilizando a técnica de deposição das microesferas por eletrospray. A arquitetura utilizada foi a seguinte: Ga:In/n-Si/SPAN+Al/C<sub>60</sub>/Al com microesferas de poliestireno. Para isto, utilizamos uma lâmina de n-Si com uma camada de SPAN de  $\sim 100$  nm. Na sequência foi evaporado Al sobre a amostra com uma espessura estimada de  $\sim 30$  nm. A próxima etapa foi depositar as microesferas por eletrospray. As esferas utilizadas

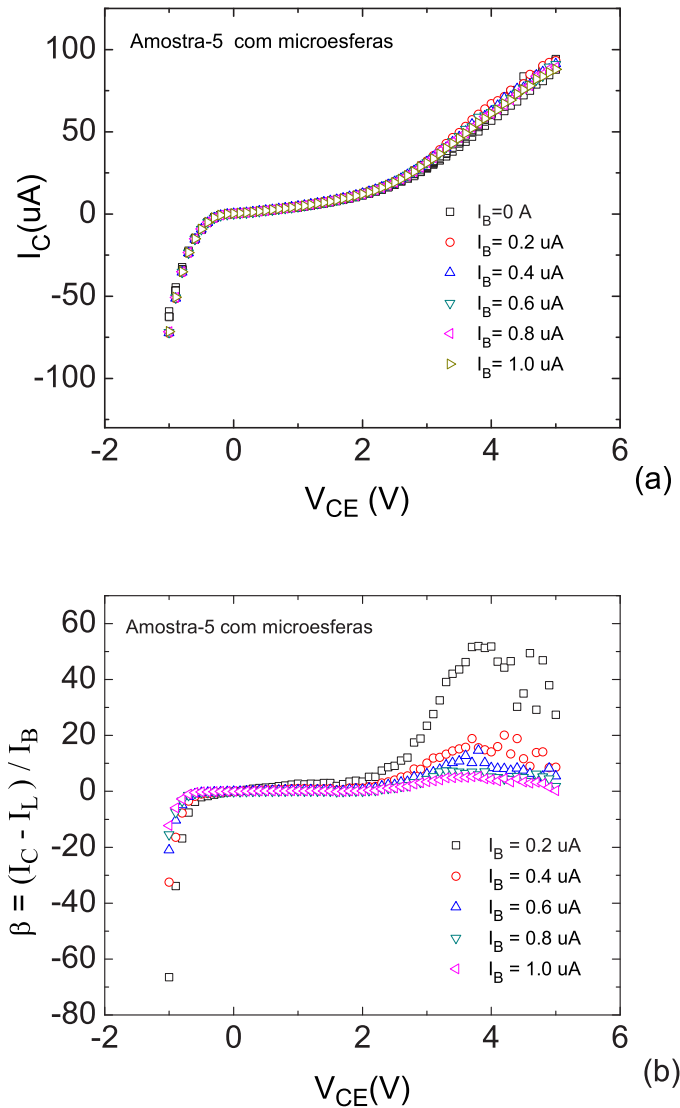


Figura 3.26: *Amostra-5 com microsferas.* (a) *Medidas elétricas corrente versus tensão a três terminais em modo emissor-comum.* (b) *Medida de ganho de corrente em modo emissor-comum.* O transistor possui a seguinte estrutura: *Ga:In/n-Si/Span/Al/C<sub>60</sub>/Ag* com o uso das microsferas.

foram as de 0,5  $\mu m$  de diâmetro e eletricamente neutras, as quais foram utilizadas numa concentração de 40  $\mu L$  de microsferas/14 mL de etanol. O anteparo foi colocado aproximadamente a 12 cm da seringa e a diferença de potencial aplicada foi de 6 kV, entre a seringa e o anteparo. Um motor contínuo alimentado por uma fonte onde é aplicada uma tensão de 1,5 V empurra o êmbolo da seringa para a deposição das microsferas a uma taxa de 7  $\mu L$  por minuto. Após esta etapa, foi feita a deposição

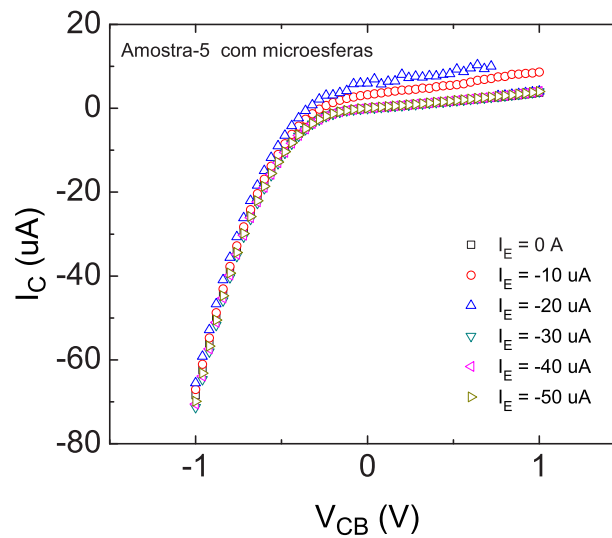


Figura 3.27: *Amostra-5 com microesferas. Medidas elétricas corrente versus tensão a três terminais em modo base-comum para um transistor com a seguinte estrutura: Ga:In/n-Si/SPAN/Al/C<sub>60</sub>/Ag com o uso das microesferas.*

do PMMA para fazer o isolamento entre a base e o emissor. Depois disso, foi feita a evaporação do fulereno C<sub>60</sub> com uma espessura estimada de  $\sim 40$  nm. Por último foi evaporada uma camada de Al usando uma máscara de sombreamento para fazer os contatos metálicos do emissor.

Os resultados obtidos podem ser vistos na figura 3.28. No gráfico 3.28(a), temos a curva de medida a três terminais em modo base-comum onde, apesar de haver a modulação, esta modulação decresce à medida que aumenta a corrente do emissor, o que não é esperado. Já no gráfico 3.28(b) temos a medida de emissor-comum, onde o esperado era que a corrente aumentasse a medida que a corrente da base é aumentada, porém, este comportamento não foi observado neste dispositivo. Outros dispositivos usando esta técnica de eletrospray foram construídos, porém, em nenhum deles foi obtido algum êxito. Uma possível explicação para este fenômeno é que a espessura da base seja muito espessa. Talvez, assim como no caso onde foram depositadas as esferas eletricamente neutras as quais não conseguimos remover por terem formado aglomerados muito planos, possa ter ocorrido nesta situação. Como consequência, por não existirem os furos na camada metálica, os portadores de carga não conseguem atravessar a base do dispositivo.

Estes resultados preliminares nos mostraram que este dispositivo com litografia de esferas na base tem potencial para ser explorado, porém, ainda deve ser atri-



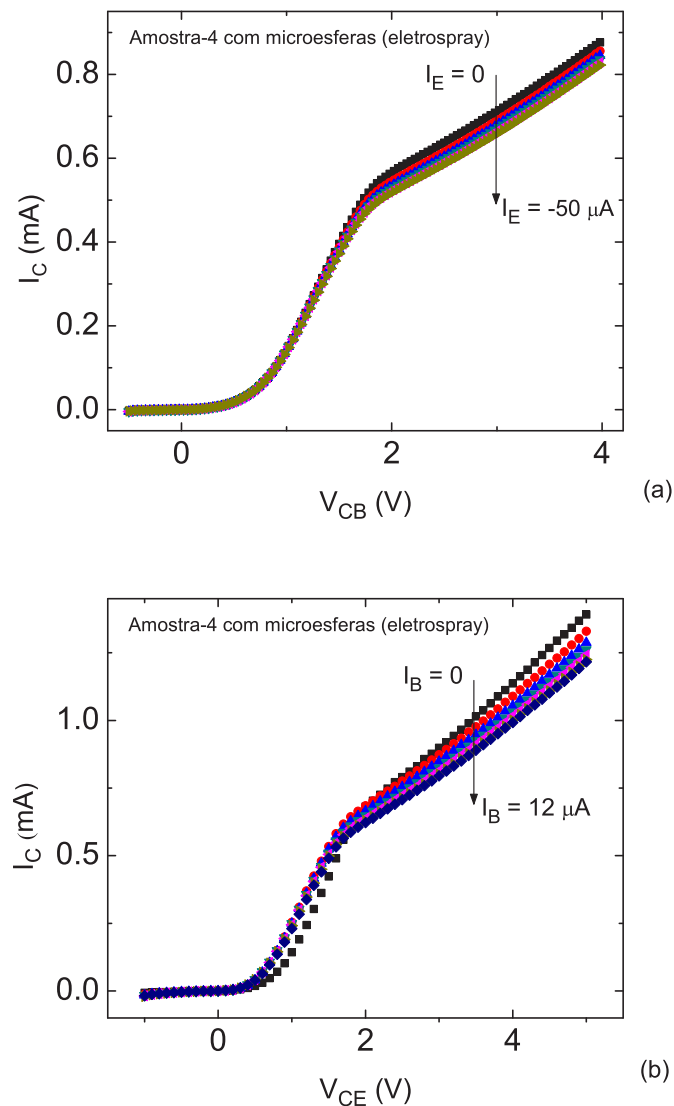


Figura 3.28: *Amostra-5 com microesferas. (a) Medidas elétricas corrente versus tensão a três terminais em modo emissor-comum. (b) Medida de ganho de corrente em modo emissor-comum. O transistor possui a seguinte estrutura: Ga:In/n-Si/SPAN/Al/C<sub>60</sub>/Ag com o uso das microesferas.*

morado. O primeiro passo para solucionar o problema é trabalhar com um material diferente na base, já que a SPAN não apresenta uma alta aderência ao substrato de n-Si, de modo que no momento em que as esferas forem removidas os filmes de SPAN e Al não sejam removidos também. Outra possibilidade é investigar um substrato o qual a SPAN tenha uma maior aderência, para então, poder utilizar esta técnica.

Assim, devido aos problemas encontrados na construção do dispositivo, tais

como a dificuldade de remoção das microesferas e a facilidade de remover partes do filme que não desejamos, este trabalho com litografia de microesferas de poliestireno foi descontinuado. Novas idéias, a fim de contornar estes problemas surgiram e serão apresentadas nas duas subseções seguintes.

### 3.5.4 Resultados: Transistores de Base-Permeável com Trilhos Metálicas de Alumínio na Base

Devido a dificuldade encontrada para a deposição das microesferas com uma distribuição homogênea e também para a remoção das microesferas de poliestireno, buscamos novas idéias que pudessem substituir estas esferas de modo a obter um resultado final similar, sendo que para isto utilizamos uma grade metálica junto à camada de SPAN. Para isto construímos uma máscara de sombreamento para a camada de alumínio em forma de trilhos paralelos que ajudam na condução dos portadores na direção horizontal do dispositivo, sendo que entende-se por direção horizontal a direção paralela à interface dos filmes como pode ser visto na imagem da figura 3.29. Neste caso, os portadores de carga irão atravessar a base preferencialmente na região onde não há a camada de Al, que foi a região sombreada pela máscara e que possui largura de aproximadamente 0,1 mm.

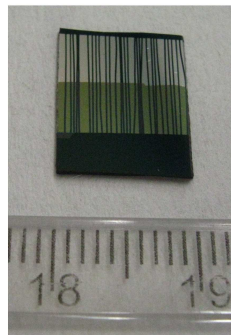


Figura 3.29: Imagem do dispositivo com grade metálica de alumínio na base, ainda sem o contato adicional da base e o contato de topo.

A estrutura utilizada neste dispositivo foi Ga:In/n-Si/SPAN/Al(grade)/ C<sub>60</sub>/Pd. Para isto, utilizamos uma lâmina de n-Si com uma camada de SPAN de  $\sim 130$  nm. Na sequência foi depositada uma camada de  $\sim 20$  nm de Al usando a máscara

de sombreamento com os trilhos e mais a deposição de uma camada adicional, fora da área ativa, somente com o intuito de unir estes trilhos. A próxima etapa foi fazer a deposição do PMMA para fazer o isolamento entre a base e o emissor. Depois disso, foi feita a evaporação do fulereno  $C_{60}$  com uma espessura estimada de  $\sim 50$  nm. Por último, foi evaporada uma camada de Pd usando uma máscara de sombreamento para fazer os contatos metálicos do emissor. Já para fazer o contato ôhmico com o n-Si é utilizada uma liga de Ga:In e para os contatos externos foram utilizados fios de Au colados com cola carbono (CCC - Conductive Carbon Cement after Göcke).

As medidas de caracterização elétrica do dispositivo podem ser vistas na figura 3.30. Na medida a três terminais em modo base-comum 3.30(a), foi possível observar a modulação da corrente de coletor  $I_C$  para as diferentes correntes de emissor  $I_E$  aplicadas. Porém, para o modo emissor-comum 3.30(b) o comportamento observado na curva é o oposto do comportamento esperado, já que a modulação das curvas deveriam subir à medida que a corrente de base  $I_B$  é aumentada. Uma possível explicação para este fenômeno é a espessura muito grande da base, fazendo com que os portadores não cheguem até o coletor. Desta forma, ao invés de o coletor estar coletando os elétrons, ele está injetando elétrons no dispositivo.

Outros dispositivos com esta mesma estrutura e utilizando esta grade metálica, e inclusive mudando o material do contato de topo para Ag, foram construídos. Porém, todos demonstraram o mesmo comportamento dos gráficos da figura 3.30.

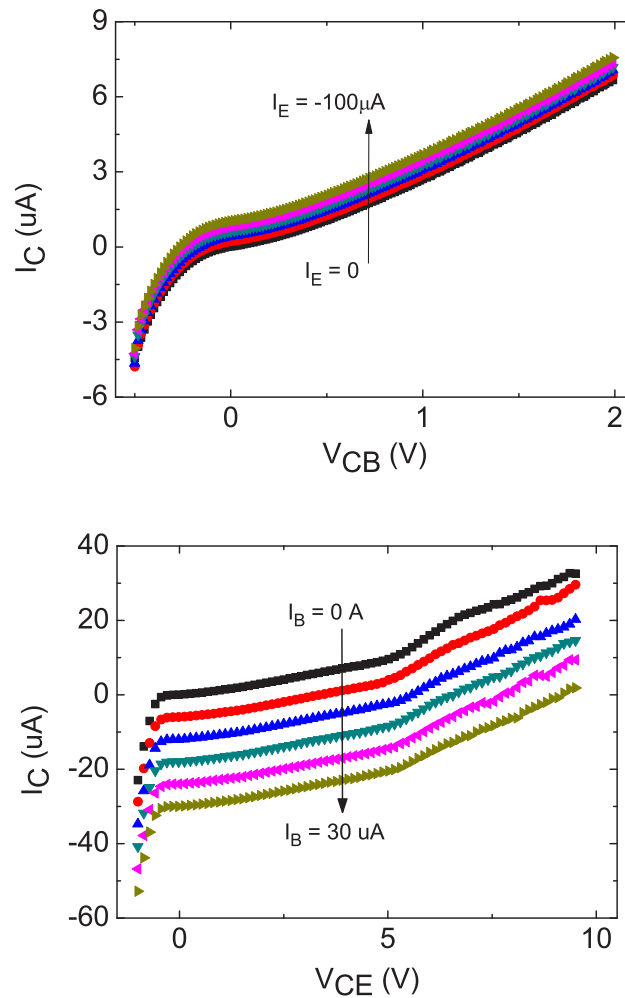


Figura 3.30: Medidas elétricas corrente versus tensão a três terminais em modo base-comum (a) e modo emissor-comum (b) o qual está demonstrando um comportamento contrário do esperado. A estrutura do transistor é: Ga:In/n-Si/SPAN/grade de Al/C<sub>60</sub>/Pd.

### 3.6 Transistores de Efeito de Campo com Arquitetura Vertical - VFETs

Devido à similaridade na construção do VFET com o PBT, optamos também por desenvolver e estudar o VFET. A estrutura utilizada para este dispositivo foi p-Si/SiO<sub>2</sub>/SPAN/Al/C<sub>60</sub>/Ag, como pode ser visto na figura 3.31. A troca do Si dopado tipo n para o Si dopado tipo p foi feita por possuímos somente lâminas de p-Si com uma camada de dióxido de silício disponíveis no momento. Neste dispositivo o Si

tipo p é a porta, o  $\text{SiO}_2$  é o isolante da porta, a camada de SPAN junto à camada de Al atuam como fonte, a camada de  $\text{C}_{60}$  é a camada ativa e os dedos de Ag são os eletrodos superiores, que neste caso é o dreno. O PMMA neste caso tem apenas o papel de isolar o eletrodo intermediário do eletrodo superior, e não participa da área ativa do dispositivo.

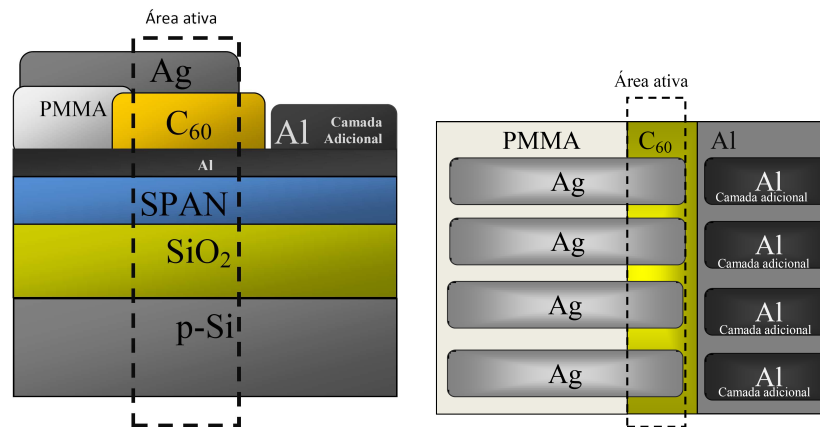


Figura 3.31: Representação esquemática do VFET com a seguinte estrutura:  $\text{Ga:In} / p\text{-Si} / \text{SiO}_2 / \text{SPAN} / \text{Al} / \text{C}_{60} / \text{Ag}$ . (a) Perfil lateral e (b) perfil frontal do dispositivo. A área pontilhada delimita a área ativa do dispositivo.

Após feitos alguns testes neste tipo de dispositivo, percebemos que devido ao eletrodo intermediário ser bastante fino, havia uma resistência elétrica alta na direção horizontal, dificultando o transporte de portadores. Isso ocorre devido a posição lateral do contato no eletrodo intermediário como pode ser visto na figura 3.31. Para contornar este problema, fizemos a deposição de uma camada adicional de alumínio no contato intermediário para ajudar no transporte de portadores na direção horizontal, sendo que esta camada não atua diretamente na área ativa do dispositivo. Também foram utilizadas diferentes espessuras na camada de SPAN e de  $\text{C}_{60}$ , cujos resultados serão mostrados na sequência.

### 3.6.1 Resultados - Transistores de Efeito de Campo com Arquitetura Vertical - VFETs

O primeiro teste realizado foi variar a espessura da camada de SPAN sobre as lâminas de p-Si/ $\text{SiO}_2$ . Como as laterais das lâminas não contém  $\text{SiO}_2$ , utilizamos uma solução de hidróxido de amônia [76] para remover eventuais resíduos de SPAN nas

bordas da amostra e na sequência colamos fita adesiva Durex ao redor da amostra, aproximadamente numa largura de 2mm a partir das bordas, para evitar que algum material seja evaporado nessa região. Depois, depositamos uma camada de Al com espessura estimada de  $\sim 20$  nm usando máscara de sombreamento, e na sequência mais uma camada adicional de Al de  $\sim 100$  nm (ver figura 3.31), sendo que esta camada adicional não faz parte da área ativa do dispositivo, ajudando somente na injeção de portadores na direção paralela a camada. A próxima etapa foi fazer a deposição do PMMA para fazer o isolamento entre a fonte e o dreno. Depois disso, foi feita a evaporação do fulereno  $C_{60}$  com uma espessura estimada de  $\sim 50$  nm. Por último foi evaporada uma camada de Ag usando uma máscara de sombreamento para fazer os contatos metálicos do dreno. Para fazer o contato ôhmico com o n-Si é utilizada uma liga de Ga:In e para os contatos externos foram utilizados fios de Au colados com cola carbono.

A primeira espessura de SPAN utilizada foi de aproximadamente  $\sim 90$  nm, cujos resultados podem ser vistos na figura 3.32. No gráfico 3.32(a) temos a comparação entre a corrente de fuga  $I_g$  e a corrente entre fonte e dreno  $I_{ds}$ . A ordem de grandeza dessa corrente fuga deve ser menor que a modulação de  $I_{ds}$  para que a corrente no canal seja realmente modulada pelo efeito de campo, que é o que ocorre em nosso dispositivo. No gráfico 3.32(b) temos a curva característica  $I_{ds}$  versus  $V_{ds}$  para vários valores de  $V_g$ . Nestas curvas, é possível ver a modulação produzida por  $V_g$ , tanto para valores positivos quanto para valores negativos de tensão. Nota-se que à medida que  $V_g$  fica mais negativo, a corrente  $I_{ds}$  cresce, enquanto que a corrente decresce à medida que  $V_g$  fica mais positivo.

Este comportamento, pode ser explicado analisando o diagrama de energia da figura 3.33 onde temos os níveis de energia dos materiais da estrutura, antes de eles entrarem em contato uns com os outros. A explicação será apenas qualitativa, já que não temos um estudo aprofundado para saber em detalhes o que ocorre com os níveis de energia dos materiais após eles entrarem em contato.

Analisando primeiramente só os níveis de energia dos materiais que formam a parte do topo do VFET, ou seja, a estrutura SPAN/Al/ $C_{60}$ /Ag, vemos que os níveis de energia entre o Al e Ag estão quase em equilíbrio. Porém, lembrando que a SPAN conduz majoritariamente buracos, vamos considerar que o HOMO do material entre em equilíbrio com a função trabalho do Al e da Ag. Devido ao grande desnivelamento destes níveis dos materiais, este deslocamento irá gerar uma inclinação nas bandas do  $C_{60}$  de modo que ela fique mais baixa (mais longe do nível de vácuo) próxima à interface com Ag e mais alta (mais perto do nível de vácuo) próxima à interface

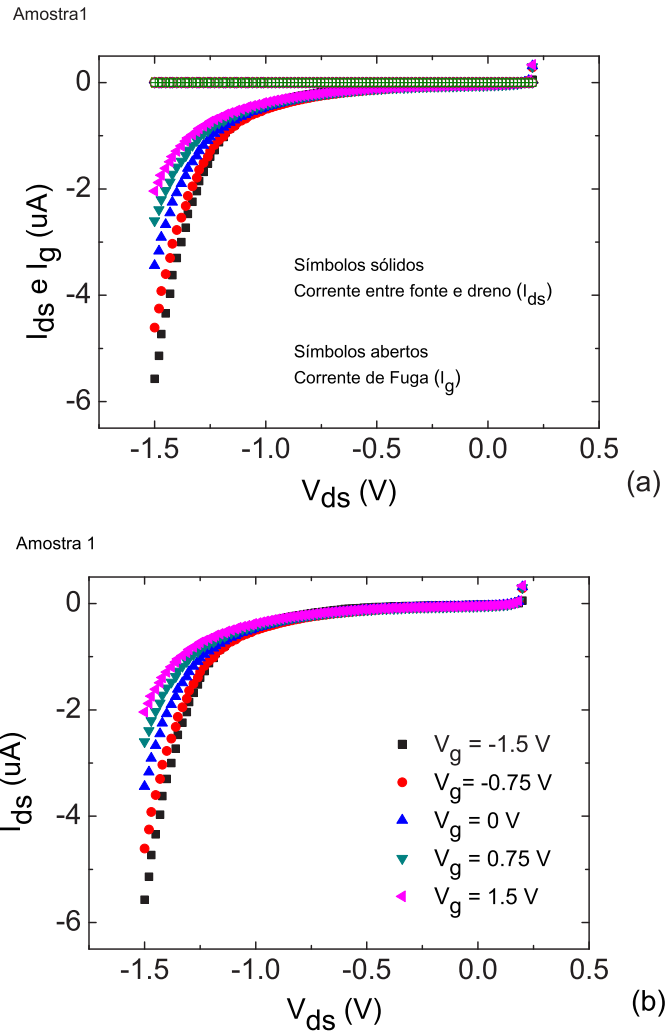


Figura 3.32: No gráfico (a) são plotados tanto a corrente entre fonte e dreno  $I_{ds}$  versus  $V_{ds}$  quanto a corrente entre fonte e porta ( $I_g$ ) versus  $V_{ds}$ , para comparação da ordem de grandeza entre elas e no gráfico (b) temos a curva característica  $I_{ds}$  versus  $V_{ds}$ . A estrutura utilizada foi:  $p\text{-Si} / \text{SiO}_2 / \text{SPAN} / \text{Al} / \text{C}_{60} / \text{Ag}$ . As espessuras dos materiais usados são de aproximadamente:  $\text{SiO}_2 \sim 250 \text{ nm}$ ;  $\text{SPAN} \sim 90 \text{ nm}$ ;  $\text{Al} \sim 20 \text{ nm}$  e;  $\text{C}_{60} \sim 50 \text{ nm}$ .

com Al. Além destes materiais, existe a parte da base do VFET, formada pelo  $p\text{-Si}/\text{SiO}_2$ . Neste caso, o nível de Fermi do  $p\text{-Si}$ , que se encontra mais próximo da banda de valência, irá entrar em equilíbrio com o resto do dispositivo causando também, um grande deslocamento no nível de energia, fazendo com que as bandas do  $\text{C}_{60}$  curvem-se ainda mais.

Ao aplicar-se uma tensão negativa na porta, as bandas no  $\text{C}_{60}$  irão diminuir a inclinação, facilitando a condução no canal, enquanto ao aplicar-se uma tensão posi-

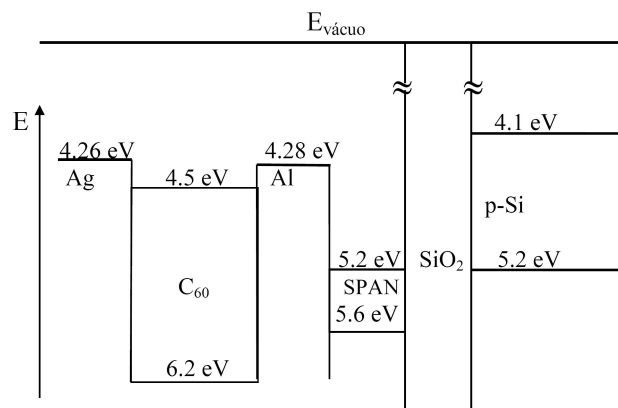


Figura 3.33: Diagrama de energia dos materiais utilizados na estrutura do VFET, antes de entrarem em contato uns com os outros.

tiva em  $V_g$  estas bandas irão inclinar-se mais, dificultando a condução de portadores no canal.

Na figura 3.34 temos a curva de  $I_{ds} - I_0$ , onde  $I_0 = I_{ds}(V_g = 0)$ , versus  $V_{ds}$ , referente aos dados do gráfico 3.32(b). Através desta análise é possível observar a modulação efetiva da corrente  $I_{ds}$  provocada pela tensão aplicada na porta.

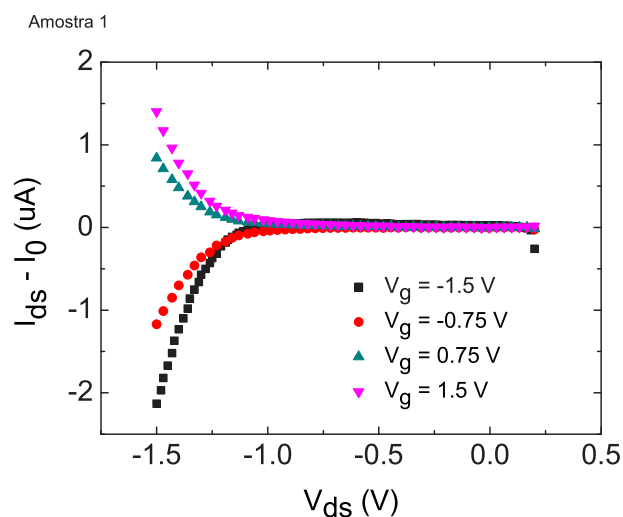


Figura 3.34: Curva da modulação efetiva da corrente,  $I_{ds} - I_0$  versus  $V_{ds}$ , sendo  $I_0 = I_{ds}(V_g = 0)$ . Os resultados são referentes ao gráfico 3.32(b).

O próximo passo foi construir este dispositivo utilizando a mesma estrutura, modificando somente a espessura da camada de SPAN para 135 nm. Os resultados podem ser vistos na figura 3.35, onde o comportamento observado na curva é o mesmo



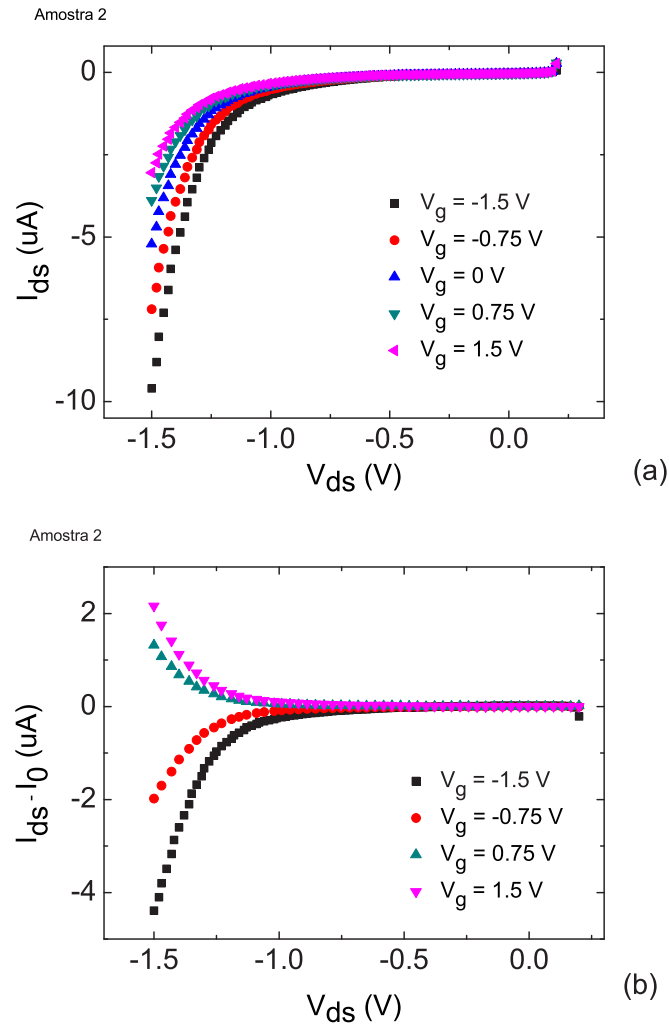


Figura 3.35: No gráfico (a) temos a curva característica  $I_{ds}$  versus  $V_{ds}$  para diferentes valores de  $V_g$  e no gráfico (b) a curva da modulação efetiva da corrente,  $I_{ds} - I_0$  versus  $V_{ds}$ . A estrutura utilizada foi:  $p\text{-Si} / \text{SiO}_2 / \text{SPAN} / \text{Al} / \text{C}_{60} / \text{Ag}$ . As espessuras dos materiais usados são de aproximadamente:  $\text{SiO}_2 \sim 250\text{ nm}$ ,  $\text{SPAN} \sim 135\text{ nm}$ ,  $\text{Al} \sim 20\text{ nm}$  e  $\text{C}_{60} \sim 50\text{ nm}$ .

dos dispositivos com SPAN de  $\sim 90\text{ nm}$ , porém, com magnitude de corrente  $I_{ds}$  maior (figura 3.35(a)). Ao analisar a figura 3.35(b), é possível ver que a modulação da corrente  $I_{ds}$  causada pela tensão  $V_g$  também é maior se comparada ao gráfico 3.34.

Em princípio, o que observamos nos gráficos 3.32(b) e 3.35(a) é que a corrente entre fonte e dreno possui uma dependência com a espessura da camada de SPAN. Para ver o quanto essa camada de SPAN pode influenciar neste dispositivo, foi construído outro dispositivo com a mesma estrutura e espessuras dos materiais utilizados nas figuras 3.32 e 3.35, removendo somente a camada de SPAN. Os

resultados obtidos podem ser vistos na figura 3.36.

No gráfico 3.36(a), temos a corrente entre fonte e dreno  $I_{ds}$  versus  $V_{ds}$  e a corrente de fuga ( $I_g$ ) versus  $V_{ds}$ , para comparação da ordem de grandeza entre elas. Comparando com os resultados dos dispositivos com a camada de SPAN, é possível ver que a corrente  $I_{ds}$  tem uma diminuição de pelo menos uma ordem de grandeza enquanto a corrente  $I_g$  aumenta a sua magnitude significativamente. No gráfico 3.36(b) temos a curva de saída para diferentes tensões  $V_g$ , onde podemos confirmar que a ordem de grandeza da corrente é menor que no caso das amostras com a camada de SPAN.

Na figura 3.37, temos a curva da modulação efetiva da corrente,  $I_{ds} - I_0(V_g=0)$  versus  $V_{ds}$ , a qual demonstra um valor bastante baixo, comparado aos gráficos 3.32 e 3.34.

Com as medidas apresentadas até este momento, é possível concluir que a camada de SPAN, assim como sua espessura, tem um papel importante neste dispositivo fazendo com que a corrente  $I_{ds}$  tenha uma aumento em sua magnitude e, por outro lado, a corrente de fuga tenha uma diminuição em seu valor.

Outro ponto interessante destes dispositivos é que eles apresentam uma boa modulação das curvas  $I_{ds}$  para diferentes tensões de porta. Porém, esta modulação tem acontecido somente para tensões maiores, a partir de aproximadamente 1V, não ocorrendo para os valores de tensão menores. Outro fator a ser considerado é que mesmo as curvas para  $V_g = 0$  não apresentam regimes conhecidos para dispositivos a dois terminais, tais como, regime ôhmico ( $I \propto V$ ) ou regime tipo carga espacial ( $I \propto V^2$ ). Por acreditar que este dispositivo possa funcionar melhor num regime de carga espacial, onde a curva tem uma inclinação menor das mostradas até este momento, podendo nos fornecer um valor de modulação efetiva maior, o próximo passo foi construir um dispositivo com uma camada ativa mais espessa para tentar obter o regime de carga espacial. Outra vantagem de se obter um regime de carga espacial, é que seria possível observar também o regime de saturação. Em princípio, isso nos traria mais aplicações tecnológicas aos dispositivos.

Para ver esta dependência da espessura do canal nas curvas de saída do VFET, construímos o dispositivo utilizando a mesma estrutura e espessuras dos materiais usados no gráfico 3.35, variando somente a espessura da camada de  $C_{60}$  que neste caso foi estimada em aproximadamente 65 nm. Os resultados podem ser vistos na figura 3.38.

Na figura 3.38(a) podemos ver que o regime de transporte de carga ainda não é do tipo carga espacial, porém, já possui uma inclinação menor, que conse-

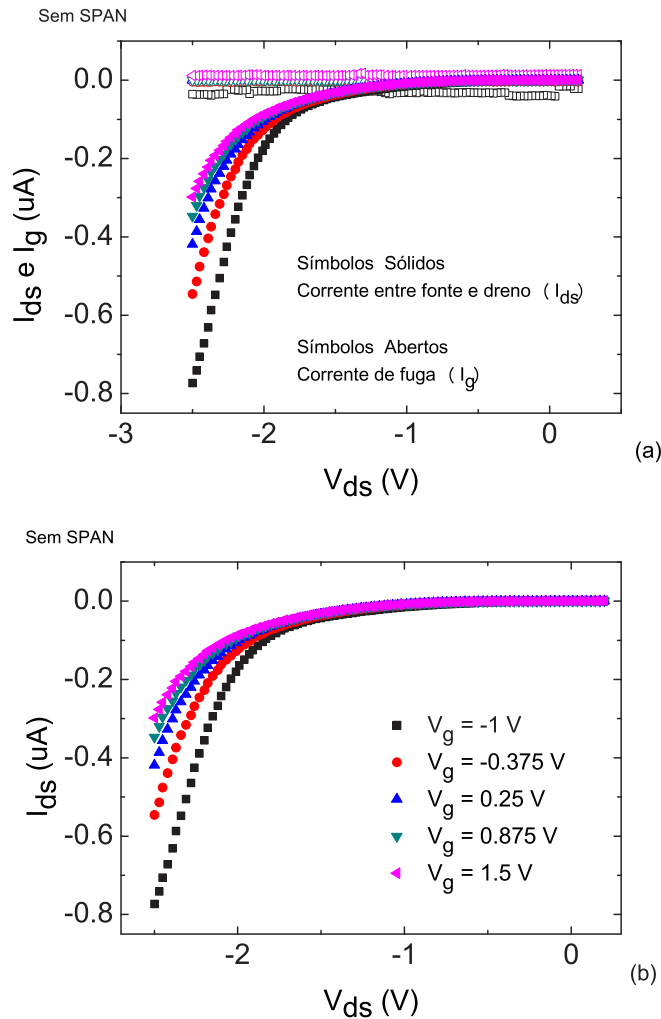


Figura 3.36: No gráfico (a) são plotados tanto a corrente entre fonte e dreno  $I_{ds}$  versus  $V_{ds}$  quanto a corrente entre fonte e porta ( $I_g$ ) versus  $V_{ds}$ , para comparação da ordem de grandeza entre elas e no gráfico (b) temos a curva característica  $I_{ds}$  versus  $V_{ds}$ . A estrutura utilizada foi:  $p$ -Si /  $SiO_2$  / Al /  $C_{60}$  / Ag. As espessuras dos materiais usados são de aproximadamente:  $SiO_2 \approx 250$  nm, Al  $\approx 20$  nm e  $C_{60} \approx 50$  nm.

quentemente nos fornece uma corrente com magnitude menor quando comparada ao gráfico 3.35(a). Esta comparação pode ser melhor visualizada na figura 3.39, onde a varredura de tensão  $V_{ds}$  é a mesma para os dois gráficos, mudando apenas a tensão  $V_g$ . Porém, mesmo com a tensão de porta sendo maior para o caso onde a espessura do  $C_{60}$  é de  $\sim 65$  nm (3.39(b)), a magnitude de corrente é menor do que do gráfico 3.39(a).

No gráfico 3.38(b) a curva da modulação efetiva da corrente,  $I_{ds} - I_0(V_g=0)$

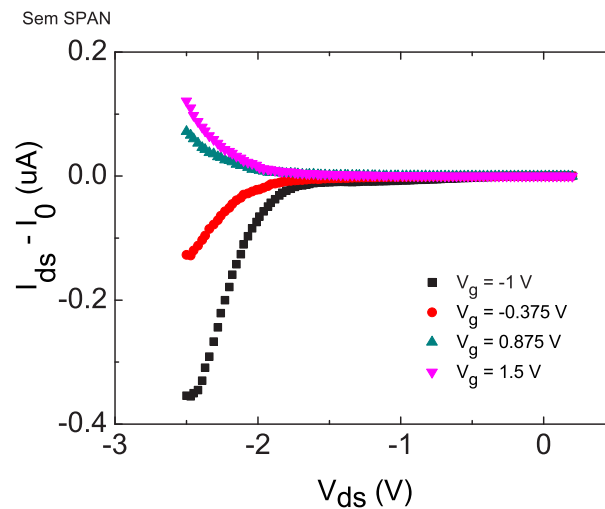


Figura 3.37: Curva da modulação efetiva da corrente,  $I_{ds} - I_0$  versus  $V_{ds}$ . Os resultados são referentes ao gráfico 3.36(b).

versus  $V_{ds}$  ainda apresenta baixa modulação efetiva, mesmo com o aumento da espessura do canal. Assim, para maiores conclusões sobre a dependência do comportamento do transporte de portadores de carga neste dispositivo com a espessura do canal, mais estudos ainda devem ser feitos. Porém, de acordo com os resultados mostrados já temos indícios de que o comportamento da corrente também apresenta uma dependência com a espessura do canal.

Com os estudos desenvolvidos até este momento podemos afirmar que para esta estrutura utilizada no VFET, a camada de SPAN é de fundamental importância para que o dispositivo apresente uma eficiência maior. Isso porque na presença da camada de SPAN, este dispositivo nos fornece um aumento na corrente  $I_{ds}$  e uma diminuição da corrente  $I_g$ , o que é esperado em VFETs. Além disso, ainda foi demonstrado que há uma dependência da corrente  $I_{ds}$  com a espessura da camada de SPAN, de modo que quanto maior é a espessura desta camada de SPAN, maior é a magnitude da corrente entre fonte e dreno, dentro das espessuras estudadas até o momento.

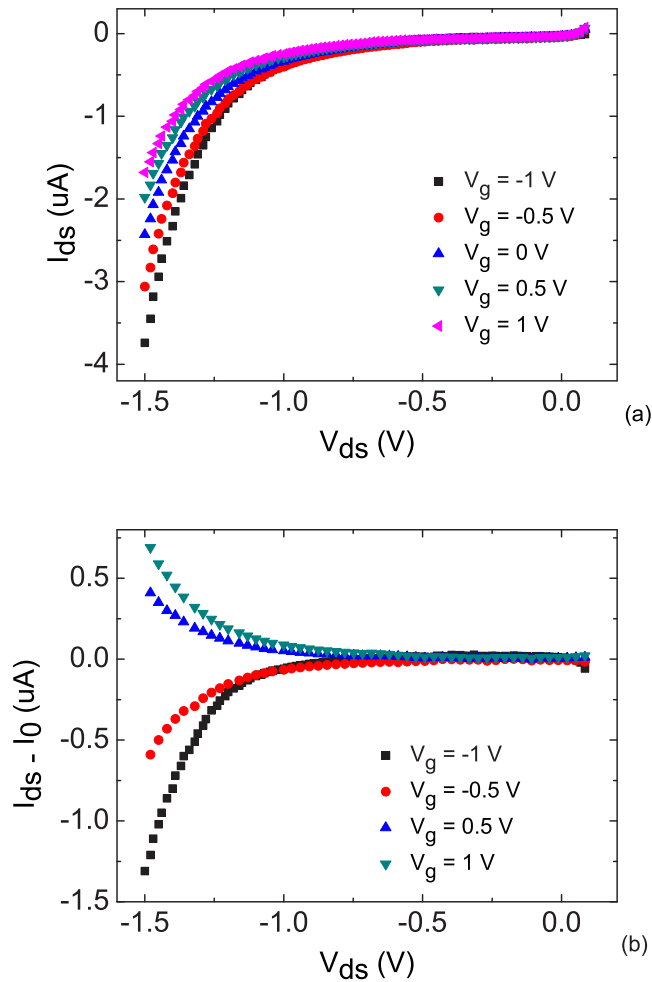


Figura 3.38: No gráfico (a) temos a curva característica  $I_{ds}$  versus  $V_{ds}$  para diferentes valores de  $V_g$  e no gráfico (b) a curva da modulação efetiva da corrente,  $I_{ds} - I_0$  versus  $V_{ds}$  para diferentes  $V_g$ . A estrutura utilizada foi:  $p\text{-Si} / \text{SiO}_2 / \text{SPAN} / \text{Al} / \text{C}_{60} / \text{Ag}$ . As espessuras dos materiais usados são de aproximadamente:  $\text{SiO}_2 \sim 250 \text{ nm}$ ,  $\text{SPAN} \sim 135 \text{ nm}$ ,  $\text{Al} \sim 20 \text{ nm}$  e  $\text{C}_{60} \sim 65 \text{ nm}$ .

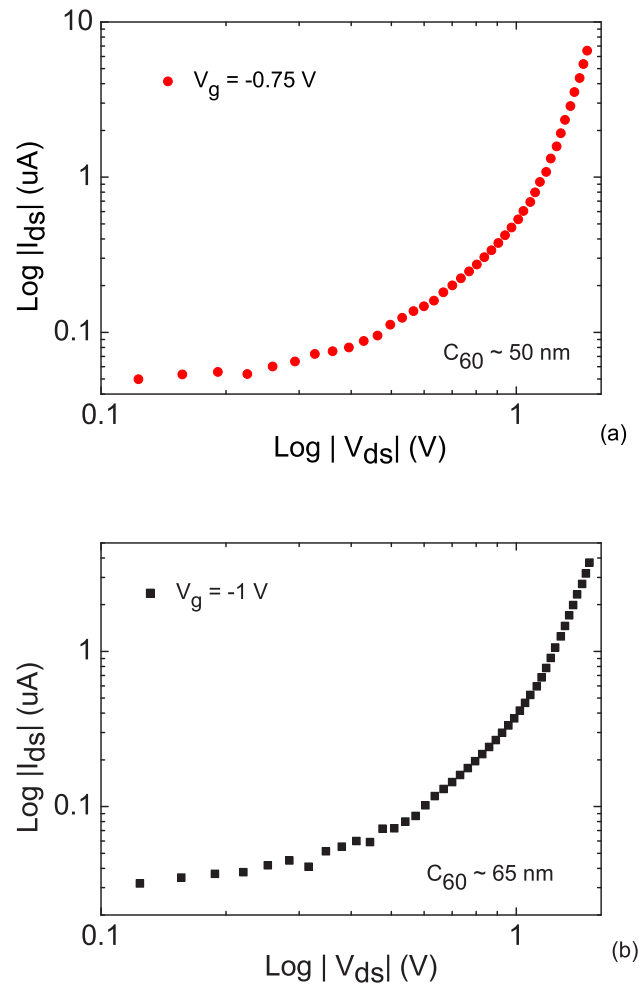


Figura 3.39: Comparação do comportamento do transporte de portadores de carga nos dispositivos. No gráfico (a) temos a curva  $\log I_{ds}$  versus  $\log V_{ds}$  para  $V_g = -0.75$  V e, no gráfico (b) a curva  $\log I_{ds}$  versus  $\log V_{ds}$  para  $V_g = -1$  V. A estrutura utilizada foi:  $p\text{-Si} / \text{SiO}_2 / \text{SPAN} / \text{Al} / \text{C}_{60} / \text{Ag}$ . As espessuras dos materiais usados são de aproximadamente:  $\text{SiO}_2 \sim 250$  nm,  $\text{SPAN} \sim 135$  nm,  $\text{Al} \sim 20$  nm e, gráfico (a)  $C_{60} \sim 50$  nm e gráfico (b)  $C_{60} \sim 65$  nm.

## Capítulo 4

# Análise de Transistores de Efeito de Campo em Arquitetura Planar

Vários modelos têm sido propostos nos últimos anos para descrever o transporte de portadores de cargas em OFETs [49, 50, 51]. No entanto, eles não exploram as semelhanças dos efeitos de preenchimento de armadilha de portadores observada em OFETs comparado ao efeito de preenchimento de armadilhas observados em dispositivos de dois terminais.

Recentemente, um modelo desenvolvido por M. Koehler e K.F. Seidel [52] foi proposto na literatura, o qual descreve o transporte de cargas na presença de estados de armadilhas distribuídas em níveis discretos em energia para um transistor de efeito de campo baseado na injeção de superfície (do inglês, *injection-based surface field effect transistor - IFETs*). Este modelo utilizou tanto cálculos numéricos quanto analíticos. Os IFETs tem como característica o fato da camada ativa ser um filme semiconductor com alta resistividade entre os eletrodos fonte e dreno. Da mesma maneira como ocorre nos FETs, como já foi explicado na seção 2.2.1, a operação dos IFETs depende da injeção de portadores de cargas induzidos pela tensão aplicada entre os eletrodos porta e a fonte [56]. Para o caso em que a camada ativa destes IFETs possua estados de armadilhas, o resultado é que muitas das cargas injetadas pela tensão na porta podem ficar imobilizadas nessas armadilhas, havendo uma diminuição significativa na magnitude da corrente e na forma com que a corrente que flui entre os eletrodos fonte e dreno depende de  $V_{ds}$ . Outro ponto descrito neste modelo é a variação da espessura do canal condutor na camada ativa deste dispositivo, que é obtida através do equilíbrio entre as equações de arrasto e difusão na direção perpendicular à interface semiconductor/isolante [52].

O modelo da referência [52] é uma boa aproximação para materiais com alta

ordem estrutural e pureza química, porém, para materiais com uma certa desordem estrutural, este modelo pode deixar de ser uma boa aproximação. Desta forma, nós estendemos a teoria desenvolvida na referência [52] para a situação onde há uma distribuição exponencial em energia de estados de armadilhas na camada ativa do IFET, afim de descrever o transporte de cargas em FETs que possuam como camada ativa materiais amorfos. Este é o caso dos semicondutores orgânicos que, quando depositados sobre o isolante, acabam formando um filme fino policristalino que possui um alto grau de desordem estrutural.

O modelo desenvolvido a seguir tem como intuito descrever a influência de estados de armadilhas no transporte de cargas em FETs que possuam como camada ativa materiais policristalinos ou amorfos. Quando falamos em materiais amorfos temos que lembrar que estes possuem os níveis energéticos HOMO e LUMO dados por uma distribuição gaussiana, como foi visto na seção 2.1. Como na cauda dessa gaussiana há poucos estados localizados próximos uns dos outros, tanto em energia quanto em distância espacial, temos que estes estados acabam atuando como estados de armadilhas de carga. Desta forma, vamos fazer uma consideração de que esta distribuição da cauda gaussiana se comporte como uma distribuição exponencial. Considerando esta aproximação conceitual, é feita então, uma descrição fenomenológica onde é considerado que a densidade de estados de armadilhas possuem uma distribuição exponencial contínua, a ser descrita na seção seguinte.

O trabalho aqui apresentado já está publicado no periódico *Physical Review B*, (81), (2010), intitulado como *Transition from bulk transport to surface transport in organic field effect transistors* e encontra-se em anexo no apêndice B [53].

Antes de entrar na discussão sobre transporte de cargas em IFETs com armadilhas que possuam distribuição exponencial em energia, é necessário fazer uma revisão do trabalho desenvolvido na referência [52] descrevendo alguns dos pontos principais, os quais serão utilizados na descrição deste modelo da referência [53].

## 4.1 Revisão

Este trabalho tem como intuito examinar o transporte de portadores de carga na presença de estados de armadilhas distribuídas em níveis discretos de energia em transistores de efeito de campo em arquitetura planar. Esta estudo foi feito através da análise do comportamento de curvas características ( $I_{ds} \times V_{ds}$ , onde  $I_{ds}$  é a corrente entre a fonte e o dreno e  $V_{ds}$  é a tensão aplicada entre a fonte e o dreno) e de curvas de transferência ( $I_{ds} \times V_g$ , onde  $V_g$  é a tensão aplicada na porta).



### 4.1.1 Transporte dos portadores de carga na presença de estados de armadilhas distribuídas em níveis discretos de energia

Para desenvolver este modelo, em princípio, a análise é feita somente levando em consideração a corrente de arrasto, já que vamos considerar que o comprimento ( $L$ ) do canal do dispositivo seja longo o suficiente para que possamos desprezar a corrente de difusão na direção  $x$  (direção que mede o comprimento do semiconductor da fonte até o dreno, como pode ser visto na figura 4.1). Aqui é usado ainda o formalismo de carga superficial, ou seja, consideramos uma densidade superficial de portadores de cargas por unidade de área ( $Q_i(x) = n_i(x)el$ ), onde  $i$  descreve o estado em que a carga se encontra (por exemplo: livre ou aprisionada),  $n_i(x)$  é a densidade de portadores de carga no estado  $i$ ,  $e$  é a carga elementar e  $l$  é a espessura do canal condutor que depende, indiretamente, da posição  $x$  dentro do canal e será analisada mais a frente [2, 52, 54, 55]. Assim, temos que a equação da corrente entre fonte e dreno é dada por [52]:

$$I_{ds} = \mu \frac{W}{L} \int_0^{V_{ds}} |Q_f(x)| dV, \quad (4.1)$$

onde  $\mu$  é a mobilidade dos portadores de carga no material,  $W$  é a largura do canal,  $Q_f(x)$  é a densidade superficial de portadores de cargas livres por unidade de área. Os limites de integração em 4.1 vão de  $V(0) = 0$  na fonte, a qual está aterrada, até a tensão no dreno onde  $V(L) = V_{ds}$ .

Para analisar a influência das armadilhas de carga no transporte, vamos assumir uma densidade de estados de armadilha  $N_{t,j}$ , onde  $j$  é a profundidade energética característica das armadilhas, já que estamos considerando armadilhas com uma distribuição discreta em energia. A partir desta consideração podemos relacionar a densidade de portadores de cargas livres ( $n_f$ ) com a densidade de portadores de cargas aprisionados nas armadilhas ( $n_t$ ), através da equação de balanço:

$$\frac{\partial n_{t,j}}{\partial t} = \lambda_j n_f (N_{t,j} - n_{t,j}) - \beta_j n_{t,j}, \quad (4.2)$$

onde  $\lambda_j(\beta_j)$  é o parâmetro de taxa de captura (emissão) para o  $j$ -ésimo nível de energia. Como a análise é feita para o estado estacionário, temos:

$$n_{t,j}(x) = \frac{N_{t,j}}{[1 + \delta_j/n_f(x)]}, \quad (4.3)$$

onde  $\delta_j = \beta_j/\lambda_j$ , sendo que  $\delta$  é um parâmetro de profundidade energética da armadilha e tem unidade de uma densidade [2, 52].

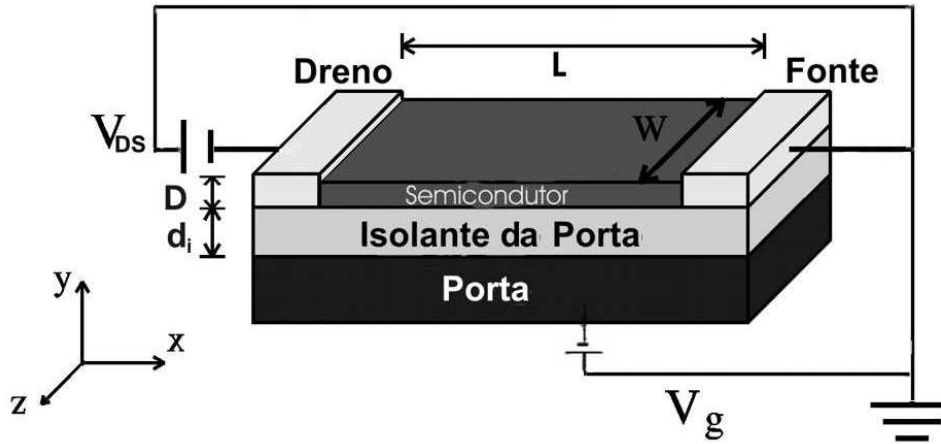


Figura 4.1: Representação esquemática do OFET em relação aos eixos de orientação.  $D$  é a espessura do canal do dispositivo (filme semicondutor),  $d_i$  é a espessura do isolante da porta,  $L$  é o comprimento do canal e  $W$  é a largura do canal. Figura adaptada da referência [2].

A outra equação necessária relaciona a densidade de portadores de cargas injetados no canal com a densidade de portadores induzidos pela porta. Como já foi citado anteriormente, assumimos que  $L \gg D$ , onde  $D$  é a espessura do semicondutor. Desta forma, a densidade de portadores de carga injetada pelo campo na direção  $x$ , pode ser desprezada perante a densidade de portadores de carga injetada pelo campo na direção  $y$ . Devido à presença de armadilhas de cargas no semicondutor, a densidade de portadores injetados no canal está dividida entre cargas livres e cargas aprisionadas nas armadilhas, ou seja:

$$n_g(x) = n_f(x) + \sum_j n_{t,j}(x). \quad (4.4)$$

Transformando as densidades de portadores de carga volumétrica em densidade de carga superficial, a equação 4.4 torna-se:

$$Q_g(x) = Q_f(x) + \sum_j Q_{t,j}. \quad (4.5)$$

Como  $Q_g$  representa a densidade de portadores de carga induzida no canal por unidade de área, a relação entre  $Q_g$  e  $V_g$  vem da equação do capacitor da eletrostática elementar e é dada pela expressão abaixo [2]:

$$Q_g(x) = C_i(V_g - V(x)), \quad (4.6)$$

onde  $V(x)$  é a tensão entre a fonte e uma determinada posição  $x$  ao longo do canal e  $C_i$  é a capacitância por unidade de área. Desta forma, a equação 4.5 torna-se:

$$Q_f(x) + \sum_j \left( \frac{Q_f(x)(N_{t,j}el)}{Q_f(x) + \delta_j} \right) - C_i(V_g - V(x)) = 0. \quad (4.7)$$

Assim, conhecida a espessura efetiva do canal condutor ( $l$ ), para obter o fluxo de corrente no canal é necessário resolver primeiramente o polinômio da equação (4.7) e determinar a densidade de cargas livres por unidade de área ( $Q_f(x)$ ), para posteriormente substituí-la na equação (4.1) e efetuar a integração, afim de obter a curva característica ( $I_{ds} \times V_{ds}$ ) e a curva de transferência ( $I_{ds} \times V_g$ ).

Para determinar a espessura efetiva do canal condutor é necessário analisar a corrente de difusão na direção  $y$  (ver orientação de eixos na figura 4.1). Esta variação da espessura ocorre devido a presença do campo elétrico na direção  $y$  ( $\mathbf{E}_y$ ), gerado pela tensão aplicada na porta, que tende a manter os portadores com polaridade contrária à  $V_g$  próximos à vizinhança da interface semiconductor/isolante da porta. Assim, a espessura do canal condutor é resultado do equilíbrio entre as forças de arrasto e difusão no canal na direção  $y$ .  $\mathbf{E}_y$  resulta, essencialmente, da diferença de potencial aplicada na porta menos a tensão na direção  $x$  que varia a cada ponto dentro do canal, ou seja, ( $E_y \propto V_g - V(x)$ ). Assim, a força eletrostática que mantém os portadores presos a interface do isolante varia ao longo da direção  $x$ , fazendo com que a espessura  $l$  do canal condutor não seja constante entre a fonte e o dreno como pode ser visto na figura 4.2 [2, 52, 56].

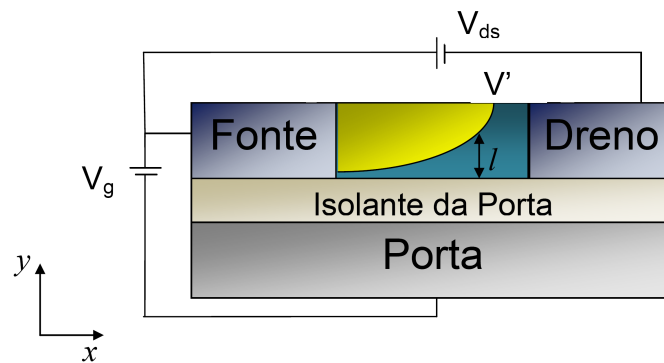


Figura 4.2: Figura esquemática de um transistor de efeito de campo e a variação da espessura do canal condutor que ocorre na área ativa ao longo da direção  $x$ .

Esta análise da espessura do canal condutor é baseada no formalismo desenvolvido por Wright [56], o qual analisa o mecanismo do canal de condução para

um triodo (dispositivo de três terminais). A densidade de elétrons acumulada na interface que resulta da dinâmica de equilíbrio entre a força de difusão e a força de arrasto, pode ser descrita pela equação  $y_0^2(x) = 2\epsilon kT/e\rho_0(x)$ , onde  $y_0(x)$  é a espessura característica que representa aproximadamente a metade da espessura da camada de cargas elétricas livres acumuladas junto à interface, devido à ação do campo elétrico na direção  $y$  [56],  $\epsilon$  é a constante dielétrica do material do canal e  $\rho_0(x)$  é a densidade de carga local, dada pela equação  $\rho_0(x) = e\epsilon_i^2 E_y(x)^2/2\epsilon kT$ , onde  $\epsilon_i$  é a constante dielétrica do isolante da porta. Substituindo a equação da densidade de carga local ( $\rho_0$ ) na equação de equilíbrio entre a força de difusão e a força de arrasto ( $y_0$ ), obtemos [56]:

$$y_0(x) = \frac{2\epsilon kT}{eC_i(V_g - V(x))}. \quad (4.8)$$

Através destas considerações, nós definimos uma tensão  $V(x) = V'$  a partir da qual a espessura do canal condutor  $l$ , onde  $l \approx 2y_0$ , é da ordem de  $D$ , a espessura do filme semiconductor. Como resultado desta análise temos as seguintes relações [2, 52]:

$$\text{Para } V(x) < V' \Rightarrow l = \frac{4\epsilon kT}{eC_i(V_g - V(x))}; \quad (4.9)$$

$$\text{Para } V(x) \geq V' \Rightarrow l = D; \quad (4.10)$$

onde,  $V' = V_g - 4\epsilon kT/eC_i D$ . Portanto, essa espessura efetiva do canal é mais fina na fonte onde  $V(0) = 0$  e é dada por  $l_0 = 4\epsilon kT/eC_i V_g$ . Este resultado será útil para determinar as expressões analíticas a seguir.

## 4.2 Transporte de portadores de carga em IFETs na presença de estados de armadilhas com distribuição exponencial em energia

Semicondutores amorfo tem como característica um alto grau de desordem estrutural, o que resulta na criação de uma larga distribuição de estados de armadilhas. Assim, para tentar descrever um IFET que possua como canal condutor um material amorfo, precisamos considerar uma distribuição com variação contínua em energia das armadilhas. Desta forma, vamos reescrever a equação (4.3) para uma equação que possua uma distribuição correspondente. Para isto, trocamos  $N_{t,j}$  para  $g(\mathcal{E})$ , que é a densidade de estados localizados por unidade de energia. Já a profundidade energética  $\delta_j$  é reescrita como  $\delta(\mathcal{E}) = \mathcal{N} \exp(-\mathcal{E}/kT)$ , onde  $\mathcal{N}$  representa a

densidade de estados de condução,  $\mathcal{E} = 0$  corresponde à energia do mais baixo estado de condução não ocupado [55]. Assim, a densidade total de elétrons armadilhados  $n_t(x)$  é calculada pela integral

$$n_t(x) = \int_0^{\infty} \frac{d\mathcal{E} g(\mathcal{E})}{1 + \exp[-(\mathcal{E} - \mathcal{E}_F)/kT]}, \quad (4.11)$$

onde  $\mathcal{E}_F$  é determinado pela densidade de elétrons livres, ou seja,  $\mathcal{E}_F(x) = kT \ln[\mathcal{N}/n_f(x)]$  [53]. Uma boa aproximação para descrever este caso é uma densidade de estados de armadilhas com distribuição exponencial da seguinte forma,  $g(\mathcal{E}) = (N_t/kT_c) \exp(-\mathcal{E}/kT_c)$ , onde  $T_c$  é a temperatura que caracteriza a profundidade energética da distribuição das armadilhas. Com esta aproximação, estamos considerando que a cauda da distribuição gaussiana, onde os estados localizados atuam como estados de armadilhas (descrito na seção 2.1, figura 2.3), sejam aproximados para uma densidade com distribuição exponencial. Assim, substituindo esta equação na equação (4.11) e resolvendo a integração, obtemos:

$$n_t(x) = N_t \left[ \frac{n_f(x)}{\mathcal{N}} \right]^{1/\gamma}, \quad (4.12)$$

onde  $\gamma = T_c/T$ . Na equação (4.12) nós aproximamos a função de ocupação de Fermi-Dirac para uma função degrau de valor 0, para  $\mathcal{E} < \mathcal{E}_F$ , e 1, para  $\mathcal{E} > \mathcal{E}_F$ , o que é uma boa aproximação quando  $\gamma > 1$ .

Substituindo a equação (4.12) na equação (4.4) é possível obter a densidade de portadores de cargas livres como uma função dos portadores de carga injetados e armadilhados. Usando a notação de densidade superficial de cargas, e assumindo que  $n_t(x) \gg n_f(x)$ , podemos escrever:

$$Q_f(x) \approx Q_{\mathcal{N}} \left\{ \frac{C_i[V_g - V(x)]}{Q_T} \right\}^{\gamma}, \quad (4.13)$$

onde  $Q_{\mathcal{N}} = e\mathcal{N}l$ . Esta equação nos fornece a variação de  $Q_f$  em função de  $V(x)$ . Assim, substituindo esta equação na equação (4.1) e realizando a integração é possível obter a curva característica  $I_{ds} \times V_{ds}$ . Já para determinar a corrente de saturação  $I_{sat}$  é necessário fazer  $V_{ds} = V_g$  no limite superior de integração na equação (4.1).

Quanto à análise da espessura efetiva  $l$  do canal condutor vamos proceder da mesma maneira feita anteriormente na qual analisamos o equilíbrio entre as correntes de arrasto e de difusão na direção  $y$  do sistema. A densidade de corrente ao longo desta direção é

$$j = \mu\rho E_y - \mathcal{D} \frac{d\rho}{dy}, \quad (4.14)$$

onde  $\rho$  é a densidade de portadores livres acumulados na interface do semicondutor/isolante e  $\mathcal{D}$  é o coeficiente de difusão que está relacionado à mobilidade de portadores de carga e é dado pela relação de Einstein  $\mathcal{D} = \mu kT/e$ . A partir das considerações feitas acima, vamos considerar  $n_t(x) \gg n_f$  e a equação de Poisson somente em relação à direção  $y$  do sistema, dada por:

$$\frac{dE_y}{dy} = \frac{e}{\epsilon} n_t(x) = -a\rho^{1/\gamma}, \quad (4.15)$$

onde  $a = (e/\epsilon)(N_t/\mathcal{N}^{1/\gamma})$ .

A mesma análise não é feita na direção  $x$  do sistema por causa da consideração inicial do modelo, de que  $L \gg D$ , podendo então desprezar a difusão nesta direção perante a direção  $y$ . Substituindo a equação (4.15) na equação (4.14) e usando a relação de Einstein, nós obtemos:

$$\frac{kT}{e} \frac{d}{dy} \left[ \left( \frac{dE_y}{dy} \right)^\gamma \right] - \left( \frac{dE_y}{dy} \right)^\gamma E_y = 0 \quad (4.16)$$

Fazendo a derivação da equação (4.16), obtem-se:

$$\left( \frac{kT_c}{e} \right) \frac{d^2 E_y}{dy^2} - E_y \frac{dE_y}{dy} = 0. \quad (4.17)$$

A solução da equação (4.17) é  $E_y(x) = 2kT_c/e[y + y_0(x)]$ , onde  $y_0$  é uma espessura característica que representa aproximadamente a metade da espessura da camada de cargas elétricas acumuladas junto à interface devido à ação do campo elétrico da direção  $y(E_y(x))$ , e é dada por  $y_0 = 2\epsilon kT_c/eC_i[V_g - V(x)]$  [2, 56]. Assumindo novamente uma tensão  $V'$  ao longo da direção  $x$ , da mesma forma que foi feita na seção anterior, a espessura efetiva do canal condutor na presença de uma distribuição exponencial das armadilhas é dada por:

$$l = \begin{cases} \frac{4\epsilon kT_c}{eC_i(V_g - V(x))}, & \text{para } V(x) < V', \\ D, & \text{para } V(x) \geq V'; \end{cases} \quad (4.18)$$

Se compararmos as equações (4.18) às equações (4.9) e (4.10) podemos observar que os termos são quase idênticos, exceto a temperatura que muda de  $T$ , no caso de armadilhas distribuídas em níveis discretos de energia, para  $T_c$ , no caso aqui estudado com uma distribuição exponencial em energia.

Podemos ainda definir uma tensão de transição  $V_{tr} = 4\epsilon kT_c/eC_i D$ , a partir da qual a espessura da camada de acumulação  $l$  é da ordem de  $D$ . Assim, sempre que  $V_g < V_{tr}$ , o transporte passa a ser uma condução tipo *bulk* entre dois eletrodos

ômicos como descrito pela teoria da SCLC. Esse tipo de transporte foi denominado como regime com transporte tipo-*bulk* (TB) (ou do inglês, *bulk-like regime (BL)*). Já quando  $V_g > V_{tr}$ , temos que  $l < D$ , o que ocorre próximo à fonte e, portanto, o transporte de cargas ocorre somente próximo à interface semicondutor/isolante. Nós denominamos este tipo de transporte como regime de transporte de superfície (TS) (ou do inglês, *surface transport (TS) regime*). Se analisarmos ainda a espessura efetiva do canal no eletrodo fonte no regime TS, esta é dada por  $l_c = 4\epsilon kT_c/eC_iV_g = \gamma l_0$ .

### 4.2.1 Aproximação analítica para transporte em IFETs na presença de armadilhas distribuídas exponencialmente em energia

Para determinar uma expressão analítica para a corrente na presença de armadilhas de carga distribuídas exponencialmente em energia, partimos da equação (4.13) considerando a espessura efetiva da camada de acumulação dada pelo valor da espessura na fonte, ou seja,  $l = l_c$ . Desta forma, para obter as densidade superficiais de carga é necessário multiplicar a densidade de portadores  $n_i$  pelo fator  $eD$  quando  $V_g < V_{tr}$ , ou então, pelo fator  $el_c$  se  $V_g > V_{tr}$ . A partir destas considerações, inserimos a equação (4.13) na equação (4.1) e realizamos a integração para obter:

$$I_{ds} = \begin{cases} \frac{W}{L} \mu \frac{N}{N_t} f(V_{ds}, V_g) \left[ \frac{C_i V_g}{e D N_t} \right]^{\gamma-1}, & \text{para } V_g < V_{tr}, \\ \frac{W}{L} \mu \frac{N}{N_t} f(V_{ds}, V_g) \left[ \frac{(C_i V_g)^2}{4\epsilon k T_c N_t} \right]^{\gamma-1}, & \text{para } V_g > V_{tr}; \end{cases} \quad (4.19)$$

onde  $f(V_{ds}, V_g) \equiv C_i V_g^2 (\gamma + 1)^{-1} (1 - [1 - (V_{ds}/V_g)]^{\gamma+1})$ .

No limite onde  $V_{ds} \ll V_g$ , a equação 4.19 nos mostra que a corrente  $I_{ds}$  apresenta uma dependência linear com  $V_{ds}$

$$I_{ds} = \begin{cases} \frac{W}{L} \mu \frac{N}{N_t} C_i V_g \left[ \frac{C_i V_g}{e D N_t} \right]^{\gamma-1} V_{ds}, & \text{para } V_g < V_{tr}, \\ \frac{W}{L} \mu \frac{N}{N_t} C_i V_g \left[ \frac{(C_i V_g)^2}{4\epsilon k T_c N_t} \right]^{\gamma-1} V_{ds}, & \text{para } V_g > V_{tr}; \end{cases} \quad (4.20)$$

onde foi aplicado a relação  $(1 + x)^\gamma \approx 1 + \gamma x$  para  $x \ll 1$ . Desta forma, a corrente de saturação é obtida fazendo  $V_{ds} = V_g$  na equação 4.19

$$I_{sat} = \begin{cases} \frac{W}{L} \frac{\mu}{(\gamma+1)} \frac{N}{N_t} C_i V_g^2 \left[ \frac{C_i V_g}{e D N_t} \right]^{\gamma-1}, & \text{para } V_g < V_{tr}, \\ \frac{W}{L} \frac{\mu}{(\gamma+1)} \frac{N}{N_t} C_i V_g^2 \left[ \frac{(C_i V_g)^2}{4\epsilon k T_c N_t} \right]^{\gamma-1}, & \text{para } V_g > V_{tr}; \end{cases} \quad (4.21)$$

Outra quantidade a ser calculada, que pode ser de grande importância para a caracterização de transporte de cargas, é a mobilidade efetiva dos portadores nos IFETs. Uma das maneiras de determinar essa mobilidade efetiva em FETs é analisando a região linear da curva característica, através da equação da transcondutância

$$\mu_{eff} = \frac{L}{C_i W V_{ds}} \frac{\partial I_{ds}}{\partial V_g}. \quad (4.22)$$

Desta forma, através das equações 4.20 e 4.22 temos:

$$\mu_{eff} = \begin{cases} \gamma \mu \frac{N}{N_t} \left( \frac{C_i V_g}{e D N_t} \right)^{\gamma-1}, & \text{para } V_g < V_{tr}, \\ (2\gamma - 1) \mu \frac{N}{N_t} \left( \frac{(C_i V_g)^2}{4\epsilon k T_c N_t} \right)^{\gamma-1}, & \text{para } V_g > V_{tr}. \end{cases} \quad (4.23)$$

Já a mobilidade efetiva no regime de saturação é dada pela expressão:

$$\mu_{eff}^{sat} = \frac{2L}{W C_i} \left( \frac{\partial I_{ds}^{1/2}}{\partial V_g} \right)^2. \quad (4.24)$$

Assim temos que a mobilidade efetiva no regime de saturação neste tipo de dispositivo na presença de armadilhas com distribuição exponencial em energia é dada por:

$$\mu_{eff}^{sat} = \begin{cases} \frac{(\gamma+1)^2}{2} \mu \frac{N}{N_t} \left( \frac{C_i V_g}{e D N_t} \right)^{\gamma-1}, & \text{para } V_g < V_{tr}, \\ 2\gamma^2 \mu \frac{N}{N_t} \left( \frac{(C_i V_g)^2}{4\epsilon k T_c N_t} \right)^{\gamma-1}, & \text{para } V_g > V_{tr}. \end{cases} \quad (4.25)$$

Comparando as equações 4.25, percebe-se uma variação de 2 no expoente da lei de potência de  $\mu_{eff}(V_g)$ , que ocorre quando  $V_g$  aumenta e atinge  $V_{tr}$  (transição TB/TS). É importante apontar também os dois diferentes comportamentos apresentados na equação 4.23. Na primeira situação, onde  $V_g < V_{tr}$ , vemos que a mobilidade efetiva apresenta um comportamento similar à expressão de  $\mu$  para OFETs do modelo de múltipla captura e emissão (ou do inglês, *Multiple trapping and release (MTR) model*) [37]. Em ambos os modelos (nosso modelo e o modelo MTR) a mobilidade apresenta um crescimento com o aumento de  $V_g$  que é devido ao preenchimento dos níveis mais baixos de armadilhas de uma distribuição exponencial. Já na equação 4.23, para  $V_g > V_{tr}$ , o comportamento é similar ao regime apresentado pela mobilidade para o modelo de transporte por *hopping* com alcance variável (ou do inglês, *variable-range hopping (VRH) transport*) [51], para uma densidade exponencial de estados localizados. Assim, nosso modelo reproduz a mesma dependência de  $\mu_{eff}$  com  $V_g$  derivada da teoria VRH, o que é uma consequência da grande população de



estados de condução para altas energia em uma distribuição exponencial da densidade de estados localizados. Sempre que há uma grande população destes estados, estes comportam-se como estados de transporte, ao passo que, quando há uma baixa densidade de estados localizados, estes atuam como estados de armadilhas de carga.

Desta forma, o modelo aqui apresentado para transporte de carga é equivalente ao modelo de *hopping* na presença de uma densidade de estados com distribuição exponencial desde que possamos descrever a energia de ativação térmica em termos da diferença entre a energia de Fermi e uma energia específica de transporte, como é discutido no trabalho [53].

### 4.3 Resultados e Discussões

Nesta seção são apresentados os resultados fornecidos pelo modelo descrito na seção 4.2. Estes resultados são obtidos através de simulações numéricas, utilizando como programa computacional o *Mathematica* [57], para obter as curvas características ( $I_{ds} \times V_{ds}$ ) e de transferência ( $I_{ds} \times V_g$ ).

A princípio, nosso intuito é investigar as curvas de transferência no regime de saturação, através das quais é possível observar a interferência dos estados de armadilha no transporte de portadores de carga no FET. Para isto, partimos das equações (4.13) e (4.18) as quais nos fornecem, respectivamente, a densidade de portadores livres no semiconductor e a espessura efetiva do canal condutor. A partir destas equações é possível, então, determinar a corrente entre a fonte e o dreno através da equação (4.1). Finalmente, fazendo  $V_{ds} = V_g$  é possível determinar a corrente em função da tensão aplicada para o regime de saturação.

Na figura 4.3 é possível observar o comportamento das curvas de transferência no regime de saturação para vários valores diferentes de temperatura característica ( $T_c$ ). Estas curvas foram calculadas numericamente através das equações (4.1), (4.13) e (4.18). Os parâmetros utilizados na simulação foram:  $C_i = 1,2 \times 10^{-4} F/m^2$ ,  $\epsilon = 3\epsilon_0$ ,  $L = 25\mu m$ ,  $W = 1,5 \times 10^{-3} m$ ,  $\mu = 10^{-4} m^2/V.s$ ,  $D = 20nm$ ,  $N_c = 10^{27} m^{-3}$  e  $N_t = 10^{26} m^{-3}$ . Como  $V_{tr}$  aumenta com o crescimento de  $T_c$ , só é possível observar o regime com transporte tipo-*bulk* quando a desordem energética é alta, ou seja, para altos valores de  $T_c$ . Já quando a desordem energética é baixa, baixo  $T_c$ , a tensão de transição  $V_{tr}$  é muito baixa e o regime de transporte de superfície predomina.

Já a figura 4.4 mostra as curvas de transferência analíticas. Através deste gráfico é possível observar três regimes: o regime com transporte “tipo-bulk” (TB),

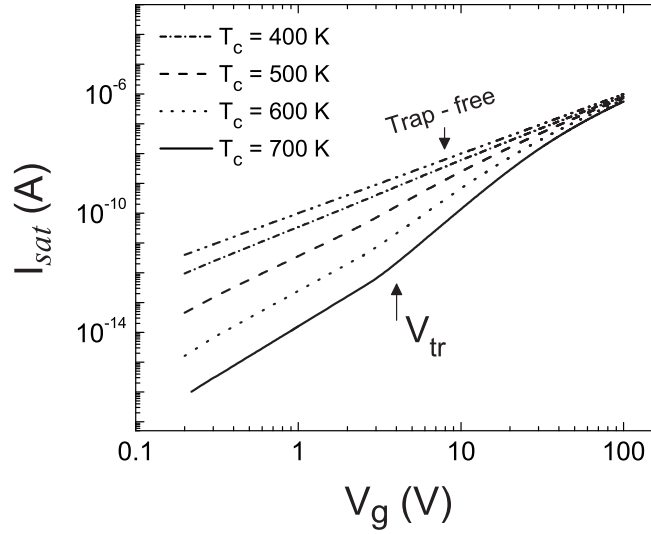


Figura 4.3: Curva de transferência no regime de saturação ( $V_g = V_{ds}$ ). Corrente de saturação versus tensão na porta para diferentes temperaturas  $T_c$ . As curvas foram calculadas numericamente através das equações (4.1), (4.13) e (4.18). Os parâmetros utilizados na simulação foram:  $C_i = 1,2 \times 10^{-4} F/m^2$ ,  $\epsilon = 3\epsilon_0$ ,  $L = 25\mu m$ ,  $W = 1,5 \times 10^{-3} m$ ,  $\mu = 10^{-4} m^2/V.s$ ,  $D = 20 nm$ ,  $N_c = 10^{27} m^{-3}$  e  $N_t = 10^{26} m^{-3}$ .

quando  $V_g < V_{tr}$ ; o regime de transporte de superfície (TS), quando  $V_g > V_{tr}$ ; e o regime livre de armadilhas (ou, do inglês, *trap-free regime*). Já para tensões da porta maiores do que  $V_{TF} = \sqrt{4\epsilon N_t k T_c / C_i} [(\gamma + 1)(N_t / 2\mathcal{N})]^{1/2(\gamma-1)}$  os estados de armadilhas estão quase todos preenchidos, ou seja, este é o ponto de transição entre o regime TS e o regime livre de armadilhas.

Na figura 4.5 é possível observar a dependência da espessura crítica ( $l_c$ ) como uma função da temperatura característica ( $T_c$ ) e é obtida através da equação  $l_c = 4\epsilon k T_c / e C_i V_g = \gamma l_0$ . Este gráfico nos mostra o quanto a desordem energética influencia na transição entre os regimes de condução TB e TS.

Ainda em relação à espessura do semiconductor, é importante analisar a dependência da mobilidade efetiva com a espessura da camada ativa  $D$  nas equações 4.23. Se mantivermos  $V_g$  constante,  $\mu_{eff}$  decresce com o aumento da espessura do filme (regime TB) seguindo a lei de potência, descrita pela equação 4.23 para  $V_g < V_{tr}$ , até a espessura crítica ser alcançada. Para filmes mais espessos, quando  $D > l_c$ ,  $\mu_{eff}$  não depende da espessura  $D$  (regime TS) e a mobilidade satura no valor dado pela equação 4.23 para  $V_g > V_{tr}$ . Esta transição apresenta uma variação 2 no expoente da lei de potência de  $\mu_{eff}(V_g)$ , que ocorre quando  $V_g$  aumenta e atinge  $V_{tr}$

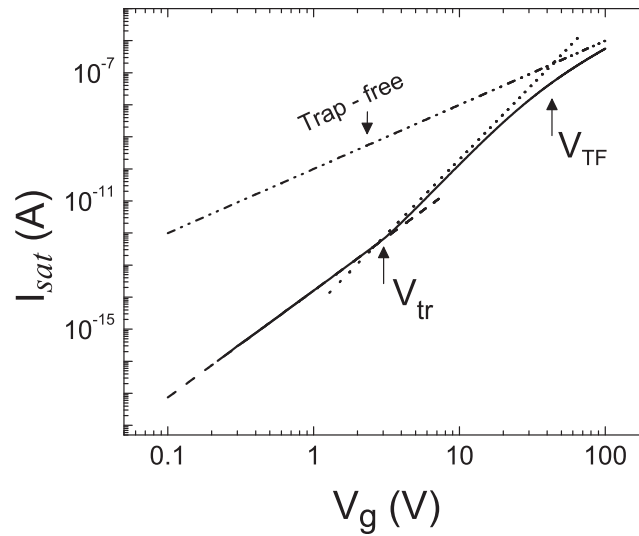


Figura 4.4: Curvas de transferência analíticas no regime de saturação ( $V_g = V_{ds}$ ) para uma distribuição exponencial de armadilhas. A curva cheia foi calculada usando as equações (4.1), (4.13) e (4.18); a curva tracejada foi calculada através da equação 4.21 para  $V_g < V_{ds}$  enquanto a curva pontilhada foi calculada através da equação 4.21 para  $V_g > V_{ds}$ ; já a linha duplo ponto-traço é o regime livre de armadilhas calculado através da equação  $I_{sat} = (W/2L)\mu C_i V_g^2$  [52]. Os parâmetros utilizados na simulação foram:  $T_c = 700K$ ,  $C_i = 1,2 \times 10^{-4} F/m^2$ ,  $\epsilon = 3\epsilon_0$ ,  $L = 25\mu m$ ,  $W = 1,5 \times 10^{-3} m$ ,  $\mu = 10^{-4} m^2/V.s$ ,  $D = 20nm$ ,  $N_c = 10^{27} m^{-3}$  e  $N_t = 10^{26} m^{-3}$ .

(transição TB/TS).

Quando analisamos dados experimentais relacionados à mobilidade dos portadores de carga em transistores de efeito de campo, em alguns casos é possível observar que a dependência apresentada pela mobilidade dos portadores é crescente a medida que aumentamos a espessura do semiconductor, mantendo a tensão da porta constante. Assim, a princípio estes dados contradizem nossos resultados. Porém, uma explicação plausível para este regime pode ser apreciada na última seção do trabalho da Referência [53], sendo que esta parte do trabalho foi desenvolvido por M. Koehler, e encontra-se em anexo no apêndice. Qualitativamente, a idéia é que existem dois domínios que descrevem diferentes comportamentos da mobilidade de portadores em função da espessura do canal condutor. No primeiro domínio a espessura do semiconductor é extremamente fina, ou seja, ainda não há um filme cobrindo toda a superfície, mas sim, algumas ilhas com poucos canais que percolaram formando os canais de condução. Desta forma, a medida que a espessura do filme vai

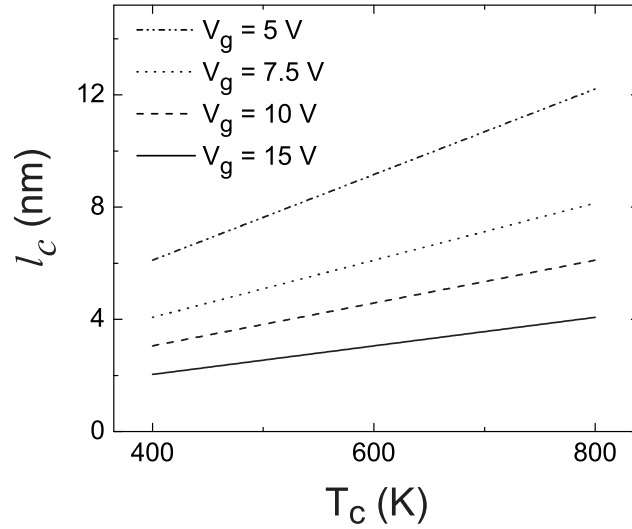


Figura 4.5: Variação da espessura crítica ( $l_c$ ) como uma função de  $T_c$  para diferentes tensões aplicadas na porta. Os parâmetros utilizados foram os mesmos da figura 4.4.

aumentando, mais ilhas vão percolando e como consequência a mobilidade aumenta também. Já no segundo domínio, descrito pelo nosso modelo, partimos do pressuposto que temos um filme cobrindo toda a superfície, e não mais, apenas algumas ilhas formadas. Desta forma, a medida que a espessura vai aumentando, o valor da mobilidade vai diminuindo até alcançar o valor limiar (quando a espessura do semiconductor é igual a espessura crítica -  $l_c$ ), onde a mobilidade de portadores não apresenta mais dependência com a espessura do semiconductor.

Já em relação à transição BL/ST, uma forte evidência experimental foi encontrada em OFETs com  $\alpha$ -*ω*-dihexylquaterthiophene (DH4T) como camada ativa [79]. A Figura 4.6 mostra a variação de  $\mu_{eff}$  medida à  $V_{ds} = 0,2$  V nos dispositivos com DH4T da Ref. [79] para  $D > 4,5$  nm. Pode-se ver que a mobilidade efetiva diminui com o aumento da espessura seguindo uma lei de potência com expoente  $-2,36$  até  $D \sim 6,5$  nm. Este comportamento corresponde a  $\gamma = 3,36$  na equação 4.23(a) e  $|V_{tr}| \sim 5$  V para um  $C_i$  que corresponde a uma camada de óxido de silício de 100 nm a qual atua como camada isolante da porta.

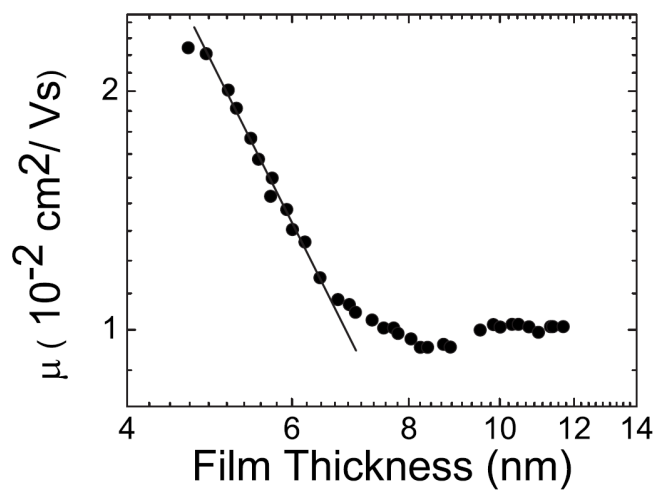


Figura 4.6: Variação da mobilidade efetiva com a espessura da camada ativa medida em dispositivos com  $DH_4T$  na faixa  $D > 4,5 \text{ nm}$  [79]. A linha reta é um ajuste com lei de potência dos dados experimentais com expoente  $-2,36$ . Figura retirada da Ref. [53].

# Capítulo 5

## Conclusões

I) No trabalho experimental desenvolvido no capítulo 3:

(a) em relação ao estudo sobre a polianilina sulfonada - SPAN, podemos concluir que:

A técnica de crescer os filmes com as amostras boiando sobre a solução trouxe uma grande vantagem de evitar a contaminação das amostras devido ao suporte com fita adesiva que era utilizado para este tipo de crescimento de filme;

Com as novas concentrações da solução de SPAN, obtemos filmes com uma taxa de crescimento maior e bastante homogêneos.

O crescimento dos filmes em temperatura controlada de  $\sim 10$  °C, foi o mais indicado para o uso em nossos dispositivos, já que com essa técnica conseguimos obter filmes bastante uniformes já a partir do primeiro dia e com baixa rugosidade.

(b) em relação aos transistores híbridos em arquitetura vertical com base nanoestruturada por litografia de esferas, foram obtidas as seguintes conclusões:

Quanto às novas concentrações da solução de SPAN testadas, foi possível observar que a concentração denominada C7 crescido a temperatura de aproximadamente  $10^{\circ}$  C é a mais adequada para este trabalho, já que a taxa de crescimento é muito maior e, mesmo assim nos fornece filmes uniformes e com baixa rugosidade;

As imagens de microscópio eletrônico de varredura nos forneceram as informações necessárias sobre a distribuição espacial das microesferas sobre o filme de SPAN. Através desta foi possível concluir que o método de deposição de microesferas por imersão em solução não trouxe bons resultados ao nosso trabalho, já que estas esferas acabam formando aglomerados;

Quanto à remoção das microesferas, esta demonstrou-se ineficiente e deve ser melhorada, já que em alguns casos as esferas não foram arrancadas e em outros todo o aglomerado de esferas foi arrancado;

Ainda em relação a remoção das esferas, devido a baixa aderência do filme de SPAN sobre os substratos (n-Si ou p-Si/SiO<sub>2</sub>), facilmente todas as camadas são removidas (SPAN/esferas/Al), mostrando que para a utilização desta técnica devemos fazer a substituição de alguns materiais;

Quanto aos transistores de base-permeável testados, alguns mostraram-se promissores. Porém, para o seu melhoramento técnicas similares ou mudanças de alguns materiais devem ser explorados.

(c) em relação aos transistores de efeito de campo em arquitetura vertical, foram obtidas as seguintes conclusões:

A estrutura utilizada nestes dispositivos tem se mostrado eficiente, nos fornecendo corrente entre fonte e dreno  $I_{ds}$  maiores que a corrente de fuga  $I_g$ , pelo menos em três ordens de grandeza;

A espessura da camada de SPAN tem grande influência sobre a intensidade de corrente  $I_{ds}$ , sendo que quanto maior a espessura de SPAN maior é a magnitude da corrente, dentro dos limites investigados;

Os dispositivos sem a camada de SPAN, mostraram-se menos eficientes, já que a corrente  $I_{ds}$  demonstrou uma magnitude menor e a corrente de fuga  $I_g$  uma magnitude maior, quando comparados aos dispositivos com a camada de SPAN. Isto comprova a importância da camada de SPAN nestes dispositivos;

II) No trabalho teórico desenvolvido no capítulo 4, relacionado ao transporte de portadores de carga na presença de estados de armadilhas com uma distribuição exponencial na camada ativa de transistores de efeito de campo, foram obtidas as seguintes conclusões:

O transporte de portadores de carga na presença de uma distribuição exponencial de armadilhas pode apresentar dois diferentes regimes: transporte tipo-*bulk* (TB) e transporte de superfície (TS).

Como já era esperado, o transporte de portadores apresenta uma forte dependência com o grau de desordem energética do semicondutor. Além disso, essa desordem energética influencia fortemente na espessura da camada de acumulação criada pela tensão aplicada pela porta, próximo à interface do isolante da porta. Como consequência disso, o transporte de portadores de carga pode apresentar dois regimes: (i) quando a camada de acumulação se estende por toda a espessura  $D$  do canal próxima a fonte observamos o regime tipo-*bulk* (TB). O transporte TB aqui observado é similar ao transporte tipo-*bulk* em isolantes com uma distribuição exponencial em armadilhas entre dois contatos ôhmicos (arquitetura sanduíche) e; (ii) quando a espessura do canal condutor é mais fina do que a espessura do semicondutor, ou seja, o transporte de portadores entre a fonte e o dreno ocorre, principalmente, numa fina camada próxima a interface isolante semicondutor. Este regime foi denominado como transporte de superfície (TS), o qual é caracterizado pela mobilidade efetiva que não depende da espessura  $D$ .

A transição entre os regimes TB/TS produz uma variação de fator 2 no expoente da lei de potência da equação da corrente de saturação ( $I_{sat}$ ) (ou da mobilidade efetiva  $\mu_{eff}$ ) em função da tensão aplicada pela porta ( $V_g$ ).



# Trabalhos Futuros

Em relação ao trabalho do capítulo 3, as perspectivas de trabalhos futuros são.

Em relação ao transistor de base permeável:

- ✓ Utilizar a técnica de litografia por esferas na base do dispositivo utilizando outros materiais em sua estrutura;
- ✓ Otimizar as espessuras das camadas depositadas, já que as respostas esperadas para este tipo de transistor ainda não foram satisfatórias. Com isso, esperamos que a modulação da corrente  $I_C$  nas medidas de base-comum e emissor-comum, sejam solucionadas.

Em relação ao transistor vertical orgânico de efeito de campo:

- ✓ Fazer um estudo mais aprofundado da dependência do comportamento de transporte de carga com a espessura do canal;
- ✓ Otimizar o dispositivo para que este trabalhe num regime de carga espacial, o que nos forneceria um regime de saturação ao dispositivo;
- ✓ Desenvolver um modelo para descrever o transporte de portadores de carga em VFETs.

Em relação ao trabalho apresentado no capítulo 4, temos como perspectivas de trabalhos futuros:

- ✓ Fazer um estudo de transporte de portadores de carga em transistores de efeito de campo na presença de estados de armadilhas que possuam uma distribuição gaussiana;
- ✓ Fazer uma análise microscópica, e não apenas fenomenológica, sobre a dependência da mobilidade de portadores de carga em função da espessura do filme semiconductor.

# Apêndice

## Apêndice A: Cálculo da altura de barreira entre o n-Si/SPAN

Para esta análise, partimos da equação da densidade de corrente de um semiconductor para um metal [77, 78]:

$$J_{S \rightarrow M} = A^* T^2 \exp\left(\frac{qV - q\phi_B}{kT}\right), \quad (1)$$

onde  $A^*$  é a constante de Richardson,  $T$  é a temperatura ambiente,  $q$  é a carga elementar,  $V$  a tensão aplicada na amostra e  $\phi_B$  a altura de barreira. Sendo a constante de Richardson dada por:

$$A^* = 4\pi q m^* k^2 / h^3, \quad (2)$$

onde vamos considerar que  $m^* = m$ , para o elétron livre.

Aplicando o logaritmo natural à equação 1:

$$\ln(J_{S \rightarrow M}) = \ln(A^* T^2) + \frac{(qV - q\phi_B)}{kT}, \quad (3)$$

Se compararmos a equação 3 à equação da reta  $y(x) = B + C(x)$ , temos que:

$$B = \ln(A^* T^2) - \frac{(q\phi_B)}{kT}, \quad (4)$$

Fazendo  $V \rightarrow 0$ , temos que  $J_{S \rightarrow M}(0) = J_0$ , e portanto,

$$\ln(J_0) = \ln(A^* T^2) - \frac{(q\phi_B)}{kT}, \quad (5)$$

Considerando  $T = 300K$ , e lembrando que para o  $n - Si_{<100>}$   $A^*/A = 2,1$  e  $A = 120A/cm^2 - K^2$  [77], obtemos que  $A^* = 252A/cm^2 - K^2$ . Assim temos que  $\ln(A^* T^2) = 26,15$ , e portanto,

$$\phi_B = \frac{kT}{q}(26,15 - \ln(J_0)), \text{ para o } n - Si_{<100>} \quad (6)$$

# Apêndice B

PHYSICAL REVIEW B **81**, 085305 (2010)

## Transition from bulk transport to surface transport in organic field effect transistors

M. Koehler\* and K. F. Seidel†

*Departamento de Física, Universidade Federal do Paraná, CP 19044, 81531-990 Curitiba, PR, Brazil*  
(Received 4 September 2009; revised manuscript received 18 November 2009; published 5 February 2010)

We propose a theory of trap-filling transitions in organic thin films in a planar field effect transistor geometry containing an exponential trap distribution. We find that the thickness of the accumulation layer produced by the gate voltage in those devices depends strongly on the degree of energetical disorder in the active layer. As a consequence, the charge-carrier transport in systems with a high degree of energetical disorder can have two regimes: (i) a bulklike regime (BL), where the charge-carrier mobility decreases with the thickness of the semiconductor film and (ii) a surface transport (ST) regime, where the charge-carrier mobility saturates and does not depend on the thickness of the film. We derive approximate analytical expressions for the current-voltage characteristics, the saturation current as a function of the gate voltage (saturation transfer curve), and the field-effect mobility for each regime of charge-carrier transport. We show that the BL/ST transition is characterized by a variation of 2 in the power-law exponent followed by the mobility as a function of the gate voltage after a critical value. By means of our simple model, we discuss the conditions for the observation of the BL/ST transition in thin-film organic field effect transistors. We show that the mobility can have a maximum with increasing deposition of semiconductor material, depending on the nature of the percolative transport in the submonolayer and monolayer scales and on the degree of energetical disorder in the film. Finally we test our model using experimental data measured in  $\alpha$ ,  $\omega$ -dihexylquaterthiophene devices reported in the literature.

DOI: 10.1103/PhysRevB.81.085305

PACS number(s): 72.20.Jv, 72.80.Le, 73.20.-r, 73.40.Cg

### I. INTRODUCTION

The application of the simplified theory of space charge limited conduction (SCLC) for bulk charge transport between two Ohmic electrodes is a powerful tool to study charge-carrier transport in insulators. By means of the SCLC theory, the magnitude of the current injected from Ohmic metallic contacts as well as the shape of the current-voltage characteristics ( $I$ - $V$ ) can give valuable information about localized traps in the forbidden gap.<sup>1,2</sup> For instance, in the presence of a single trap level, the  $I$ - $V$  characteristics follows a “modified” Mott-Gurney’s square law with  $I \propto V^2$ .<sup>1</sup> However, when traps are distributed exponentially within the forbidden energy gap, the SCLC theory predicts that the continuous filling of the states at the “tail” of the distribution leads to a power-law variation in the current with increasing voltage given by  $I \propto V^{\gamma+1}$ , where the exponent  $\gamma > 1$  and is related to the characteristic energetic depth of the distribution.<sup>1-3</sup>

Although the simple SCLC theory gives a very good description of bulk conduction between two Ohmic electrodes, the interaction of the injected charge carrier with traps (and its consequences for the device’s electronic properties) is poorly understood in injection-based surface field effect transistors (IFETs).<sup>4-8</sup> Such devices use a film of high-resistivity semiconductor between source and drain metal electrodes.<sup>4</sup> The IFET operation depends then on the injection of charge carriers induced by a voltage applied between the source and a gate electrode. Here we call semiconductor the film of low-conductivity solid in the device’s active layer and insulator the layer that separates the active layer from the gate electrode. Once injected in the semiconductor, the carriers are drifted toward the drain using a voltage applied between the source and drain electrodes. Hence the presence of trap-

ping states in the active layer of an IFETs can immobilize a considerable fraction of carriers injected by the gate voltage ( $V_g$ ), significantly influencing the magnitude and the shape of the current flowing between source and drain. For instance, the interaction of the injected carrier with traps can produce currents depending supralinearly on gate bias<sup>7,8</sup> so that the relation between the shape of those currents with characteristic parameters of the traps remains unclear.<sup>7</sup>

We recently proposed a simple theory of trap-filling effects in IFETs applying a generalization of the surface-charge formalism.<sup>8</sup> The main advantage of this theory is that every balance equation relating volumetric concentration of free and trapped carriers at each point of the channel can be easily written in terms of surface charges. The variation in the carrier populations along the thickness of the semiconductor is considered assuming a characteristic thickness of the accumulation layer produced by  $V_g$ . This thickness is derived from the solution of the trap-free drift-diffusion equation in the direction perpendicular to the semiconductor/insulator (I/S) interface. Using this procedure, the IFET’s characteristic curves can be easily calculated numerically and analytical approximations derived. One can then carry out a straightforward analogy between the simple SCLC theory for bulk conduction and the charge transport in an IFET structure.

In spite of this, the surface-charge theory in Ref. 8 was applied only to describe the IFET’s properties in the simple case of multiple discrete trap levels in the semiconductor. This is a good approximation for single-crystal materials of high structural order and chemical purity.<sup>1</sup> Yet this can be a poor description of IFETs formed by the evaporation of a thin semiconductor layer without a well-defined crystallinity. Due to differences in the environment from one trap site to another, the large amount of structural disorder may result in

a broad smearing out of the discrete energy levels and may also give rise to many different sets of traps.<sup>1,3</sup>

In this contribution we extend the theory proposed in Ref. 8 to the situation when there is an exponential distribution of traps in the semiconductor layer of the IFET. The exponential distribution is one simple and useful representation of many different sets of traps (all smeared out in energy) present in a disordered semiconductor. This is also a needful improvement of the IFET's theory since one possible application of the model is to describe the properties of field-effect transistors based on organic wide-band-gap semiconductors (OFETs).<sup>9</sup> Usually the deposition of the organic semiconductor on the surface of the gate insulator create a polycrystalline thin film with a high degree of structural disorder so that the theory developed in Ref. 8 is not appropriate to fully model the carrier transport in those devices.

A deep understanding of the IFET's properties is of great interest because fundamental aspects of the charge-carrier transport in OFETs remain unclear. For example, the dependence of the OFET's performance on the thickness of the organic layer is still a matter of intense debate.<sup>10–17</sup> Although electrostatic models predict that the transport of free carriers occurs in the first few molecular layers (MLs) of the semiconductor adjacent to the gate insulator interface,<sup>8,18</sup> the field-effect mobility ( $\mu$ ) in some OFETs only saturates after the deposition of several MLs. Other devices using different organic semiconductors and different architectures (bottom-contact or top-contact devices) have a maximum  $\mu$  at a certain thickness of the active layer.<sup>11,15,19,20</sup> This behavior has been observed in some devices even after contact resistance correction<sup>11</sup> and the physical origin of this effect is unclear up to now. Using our IFET model, we provide here an explanation to the origin of the maximum  $\mu$  in some OFETs.

In the following we review the IFET formalism to the simple case of multiple discrete trap levels in the semiconductor. We then show how to extend this analysis to a continuous exponential distribution of traps in the semiconductor. From the solution of the drift-diffusion equation in the direction perpendicular to the I/S interface, we show that the thickness of the accumulation layer produced by the gate voltage increases with increasing characteristic energetic depth of the exponential distribution. As a result, the charge-carrier transport along the channel can have two different regimes: a “bulklike” regime, where the carriers transport near the source occurs along the whole thickness of the active layer, and a “surface-transport” regime, where the current flow is mainly confined within a thin layer near the I/S surface. In the last section, we discuss the thickness dependence of mobility in OFETs and the conditions for the observation of the bulklike regime in those devices. We find that the observation of the maximum mobility comes from the interplay between an improved connection among islands of semiconductor material formed at low coverages and a simultaneous reduction in the mobility within those islands due to a higher number of traps induced by increasing deposition of organic material. Finally, we compare the predictions of our model with experimental data measured in devices of  $\alpha$ ,  $\omega$ -dihexylquaterthiophene reported in the literature.

## II. THEORY

### A. Discrete trap levels

Before discussing the charge-carrier transport in an IFET with an exponential distribution of traps, we briefly review the main points of the surface-charge model for discrete trap levels developed in Ref. 8. Here we are going to highlight the main aspects of the theory relevant to the discussion in the next section. Details about the simplifications assumed in the model can be found in Refs. 6 and 8.

The structure of an IFET is formed by a thin film of a wide-band-gap semiconductor (the organic active layer in OFETs) that connects the source and drain contacts, and a high-resistivity gate insulator that separates the semiconductor from the gate electrode. Let us take the directions  $x$  and  $y$  as being, respectively, parallel and perpendicular to the gate insulator interface.

In IFETs with a semiconductor layer free of intrinsic carrier from doping, the charge-carrier conduction between source and drain is achieved by free carriers injected from the electrodes. Without loss of generality, we assume that only one type of charge carrier can be injected through Ohmic contacts at the source and drain and that those charge carriers are electrons. Using the surface-charge notation,<sup>6</sup> the current flow between source and drain is given by

$$\frac{I_{ds}}{W} = |Q_f(x)|\mu \frac{dV}{dx}, \quad (1)$$

where  $\mu$  the charge-carrier mobility,  $W$  the channel width,  $Q_f(x)$  the surface charge of free carriers injected from the electrodes, and  $V(x)$  the potential at position  $x$  from the source.

If  $L$  is the distance between source and drain, the integration of Eq. (1) from  $x=0$  to  $x=L$  gives

$$I_{ds} = \mu \frac{W}{L} \int_0^{V_{ds}} |Q_f(x)| dV, \quad (2)$$

where the limits of integration are  $V(0)=0$  at the source and  $V(L)=V_{ds}$  at the drain.

We assume the presence of multiple trapping states in the semiconductor. For each trap type  $j$ , the relation among the total available trap density  $N_{t,j}$ , the density of occupied traps  $n_{t,j}$ , and the free-carrier density  $n_f$  is given by the balance equation  $\partial n_{t,j} / \partial t = \lambda_j n_f [N_{t,j} - n_{t,j}] - \beta_j n_{t,j}$ , where  $\lambda_j$  ( $\beta_j$ ) is the capture (emission) rate at  $j$ th trap level. Assuming steady state between emission and capture at every coordinate  $x$ , we find

$$n_{t,j}(x) = \frac{N_{t,j}}{[1 + \delta_j/n_f(x)]}, \quad (3)$$

where  $\delta_j = \beta_j/\lambda_j$ ,  $\delta_j$  has the units of a density and is characteristic of a particular trap level. It decreases with the thermal activation energy of the trap, i.e., its energetic “depth” in the band gap.

Assuming  $L \gg D$ , where  $D$  is the thickness of the semiconductor, the density of charge carriers injected by the field  $E_x(n_{ds})$  can be neglected compared to the density of charge carriers injected by the field  $E_y(n_g)$ .  $n_g$  is then distributed between the free and the trapped carriers, or

$$n_g(x) = n_f(x) + \sum_j n_{t,j}(x), \quad (4)$$

where the summation over  $j$  in Eq. (4) accounts for the presence in the semiconductor of traps with different trapping properties.

The model in Ref. 8 is based on the assumption that the charge-carrier density along the  $y$  direction is uniform and represented by a characteristic thickness  $\ell$ . Using this approximation, we substitute Eq. (3) in Eq. (4) and rewrite the resulting equation in terms of surface-charge densities, where the surface charges are related to the respective volumetric densities by  $Q_j = en_j \ell$ . Once the variation in  $\ell$  with  $V$  is determined, a polynomial can be solved to find  $Q_f(V)$ . Inserting this  $Q_f(V)$  in Eq. (1) gives then the characteristic curves of the device.<sup>8</sup>

The variation in  $\ell$  with  $V(x)$  and  $V_g$  is approximated using the trap-free equilibrium density of charge carriers resulting from the balance between drift and diffusion currents in the  $y$  direction. The current density along this direction is then

$$j = \mu \rho E_y - \mathcal{D} \frac{d\rho}{dy} = 0, \quad (5)$$

where  $\mathcal{D}$  is the diffusion coefficient which is related to the mobility of the charge carriers by the Einstein's relation  $\mathcal{D} = \mu kT/e$  and  $\rho$  is the charge density of free carriers accumulated at the I/S interface. Neglecting the trapped charge, the Poisson equation in the  $y$  direction is  $dE_y/dy = -(1/\epsilon)\rho$ . Introducing the Poisson equation in Eq. (5) and using the Einstein relation, after some calculations one finds

$$\left(\frac{kT}{e}\right) \left(\frac{d^2 E_y}{dy^2}\right) - E_y \frac{dE_y}{dy} = 0. \quad (6)$$

The solution of Eq. (6) is  $E_y(x) = 2kT/e[y + y_0(x)]$ ,<sup>4</sup> where  $y_0$  represents a characteristic distance from the I/S interface given by  $y_0 = 2\epsilon kT/eC_i[V_g - V(x)]$ .<sup>8</sup> The physical meaning of  $y_0$  is that half of the charge induced by the field  $E_y$  is within a distance  $y_0$  from the I/S interface. Hence one can assume that  $\ell \sim 2y_0$ . Since  $y_0$  increases fast when  $V(x) \rightarrow V_g$ , we can also define a voltage  $V'$  so that  $\ell = D$  when  $V(x) \geq V'$ . The variation in the thickness of the accumulation layer with  $V(x)$  is then

$$\ell = \begin{cases} 4\epsilon kT/eC_i[V_g - V(x)] & \text{for } V(x) < V' \\ D & \text{for } V(x) \geq V', \end{cases} \quad (7)$$

where  $V' = V_g - 4\epsilon kT/eC_i D$ . Following Eq. (7),  $\ell$  is thinner at the source and is given by  $\ell_0 = 4\epsilon kT/eC_i V_g$ . This result is useful to derive analytical expressions for  $I_{ds}$  in the simple case of a single trap level in the semiconductor.<sup>8</sup>

### B. Exponential trap distribution

In amorphous semiconductors, the large amount of disorder can create a broad smearing out of the trap's energy

levels. To describe IFETs based on this kind of semiconductor, we consider a distribution of traps with a continuous variation in thermal excitation energy. In this case the quantities in Eq. (3) must be replaced with corresponding quantities belonging to this distribution.<sup>21</sup> For instance,  $N_{i,j}$  is replaced by  $g(\mathcal{E})$ , the density of localized states per unit of energy, and  $\delta_j$  is replaced by  $\delta(\mathcal{E}) = \mathcal{N} \exp(-\mathcal{E}/kT)$ , where  $\mathcal{E} = 0$  corresponds to the energy of the lowest unoccupied conducting state and  $\mathcal{N}$  is the density of the unoccupied conducting states. The total density of trapped electrons  $n_t(x) = \sum_j n_{t,j}$  in Eq. (4) is then calculated by an integration

$$n_t(x) = \int_0^{\mathcal{E}_F(x)} \frac{d\mathcal{E} g(\mathcal{E})}{1 + \exp[-(\mathcal{E} - \mathcal{E}_F)/kT]}, \quad (8)$$

where  $\mathcal{E}_F(x)$  is determined by the density of free electrons or  $\mathcal{E}_F(x) = kT \ln[\mathcal{N}/n_f(x)]$ .<sup>21</sup> A useful approximation for the distribution of trap levels in disordered semiconductors<sup>1,2,22</sup> is to use a trap density that decreases exponentially for decreasing thermal-excitation energies or,  $g(\mathcal{E}) = (N_t/kT_c) \exp(-\mathcal{E}/kT_c)$ , where  $T_c$  is a temperature that characterizes the effective energetic depth of the trap distribution. Introducing this expression in Eq. (8) and performing the integration gives<sup>1</sup>

$$n_t(x) = N_t \left[ \frac{n_f(x)}{\mathcal{N}} \right]^{1/\gamma}, \quad (9)$$

where  $\gamma = T_c/T$ . In writing Eq. (9) we approximate the Fermi-Dirac occupation function in Eq. (8) by a step function of value 0 for  $\mathcal{E} < \mathcal{E}_F$  and 1 for  $\mathcal{E} > \mathcal{E}_F$ , which is a good approximation when  $\gamma > 1$ .<sup>1</sup>

Substituting Eq. (9) in Eq. (4) gives the free charge density as a function of the injected and trapped charges. We have then to rewrite the resulting equation in terms of the surface-charge notation. Following the procedure described in Ref. 8 this is straightforward once the characteristic thickness of the accumulation layer ( $\ell$ ) is determined. Using Eq. (14) and assuming  $n_t(x) \gg n_f(x)$ , Eq. (4) can be written

$$Q_f(x) \approx Q_N \left\{ \frac{C_i[V_g - V(x)]}{Q_T} \right\}^\gamma, \quad (10)$$

where  $Q_N = e\mathcal{N}\ell$ ,  $Q_T = eN_t\ell$ , and we use  $Q_g = en_g\ell = C_i[V_g - V(x)]$ . Equation (10) gives the variation in  $Q_f(x)$  as a function of  $V(x)$ . Performing the numerical integration of Eq. (2) using this function gives the  $I_{ds} \times V_{ds}$  curve. The variation in the saturation current  $I_{sat}$  with  $V_g$  is calculated using the same procedure but taking  $V_{ds} = V_g$  as the upper limit of integration in Eq. (2).

We proceed now to calculate  $\ell$  and its dependence on  $V_g$  and  $V(x)$ . We assume again that the current flowing along the  $y$  direction is zero so that Eq. (5) is valid. Considering again  $n_t(x) \gg n_f(x)$  and using Eq. (9), the Poisson equation in the  $y$  direction is

$$\frac{dE_y}{dy} = -\frac{e}{\epsilon} n_t(x) = -a\rho^{1/\gamma}, \quad (11)$$

where  $a = (1/\epsilon)(N_t/\mathcal{N}^{1/\gamma})$ . Substituting  $\rho$  from Eq. (11) into Eq. (5) and using the Einstein's relation, we find

$$\frac{kT}{e} \frac{d}{dy} \left[ \left( \frac{dE_y}{dy} \right)^\gamma \right] - \left( \frac{dE_y}{dy} \right)^\gamma E_y = 0. \quad (12)$$

The derivation of the first term on the right-hand side of Eq. (12) gives

$$\left( \frac{kT_c}{e} \right) \frac{d^2 E_y}{dy^2} - E_y \frac{dE_y}{dy} = 0. \quad (13)$$

Comparing Eq. (13) with Eq. (6), one can see that the two equations are identical but the temperature  $T$  in Eq. (6) is replaced by the characteristic temperature  $T_c$  in Eq. (13). Therefore, the solution of Eq. (13) is easily obtained from the well-known solution of the trap free Eq. (6) by simply substituting  $T$  for  $T_c$ . Hence, following Eq. (7), the variation in  $\ell$  with  $V(x)$  in the presence of an exponential trap distribution can be approximate by

$$\ell = \begin{cases} 4\epsilon k T_c / e C_i [V_g - V(x)] & \text{for } V(x) < V' \\ D & \text{for } V(x) \geq V', \end{cases} \quad (14)$$

where  $V'$  is now  $V' = V_g - 4\epsilon k T_c / e C_i D$ . Since  $T_c > T$ , the  $\ell$  at a fixed  $V_g$  obtained from Eq. (14) is always thicker compared to the value obtained from Eq. (7). Hence, there is a considerable range of gate voltages where the thickness of the accumulation layer is approximately the thickness of the active layer  $D$ . This range increases with increasing energetic disorder represented by the parameter  $T_c$ . Thus, if the gate voltage is lower than a characteristic voltage given by  $V_{tr} = 4\epsilon k T_c / e C_i D$ , the accumulation layer spreads along the whole thickness of the semiconductor and the charge transport is similar to the bulk conduction between two Ohmic electrodes described by the SCLC theory. We call this transport regime ‘‘bulklike’’ (BL) regime. On the other hand, in the range  $V_g > V_{tr}$ ,  $\ell < D$  in the vicinities of the source and the flow of carrier is constrained in the  $y$  direction by the field  $E_y$ . In this region the transport occurs mainly near the I/S interface. We call this regime a ‘‘surface transport’’ (ST) regime. Compared to the BL transport, the variation in the accumulation layer along the channel introduces further dependences of the current on  $V_g$  in the ST regime. Finally, the thickness of the accumulation layer at the source in the ST regime is  $\ell_c = 4\epsilon k T_c / e C_i V_g = \gamma \ell_0$ .

### C. Analytical approximation for traps exponentially distributed in energy

Approximate analytical expressions for  $I_{ds}$  in the case of an exponential distribution of traps can be derived from Eq. (10) by considering a constant thickness of the accumulation layer given by the value of  $\ell$  at the source. The surface-charge densities in Eq. (10) are then given by multiplying the respective volumetric densities to the factor  $eD$  if  $V_g < V_{tr}$  or to the factor  $e\ell_c$  if  $V_g > V_{tr}$ . Inserting Eq. (10) in Eq. (2) and performing the integration yields

$$I_{ds} = \begin{cases} \frac{W}{L} \mu \frac{\mathcal{N}}{N_t} f(V_{ds}, V_g) \left[ \frac{C_i V_g}{e D N_t} \right]^{\gamma-1} & \text{for } V_g < V_{tr} \\ \frac{W}{L} \mu \frac{\mathcal{N}}{N_t} f(V_{ds}, V_g) \left[ \frac{(C_i V_g)^2}{(4\epsilon k T_c N_t)} \right]^{\gamma-1} & \text{for } V_g > V_{tr}, \end{cases} \quad (15)$$

where  $f(V_{ds}, V_g) \equiv C_i V_g^2 (\gamma+1)^{-1} (1 - [1 - (V_{ds}/V_g)]^{\gamma+1})$ .

In the limit  $V_{ds} \ll V_g$ , Eq. (15) yields a linear dependence of the source-drain current on  $V_{ds}$  or

$$I_{ds} = \begin{cases} \frac{W}{L} \mu \frac{\mathcal{N}}{N_t} C_i V_g \left[ \frac{C_i V_g}{e D N_t} \right]^{\gamma-1} V_{ds} & \text{for } V_g < V_{tr} \\ \frac{W}{L} \mu \frac{\mathcal{N}}{N_t} C_i V_g \left[ \frac{(C_i V_g)^2}{(4\epsilon k T_c N_t)} \right]^{\gamma-1} V_{ds} & \text{for } V_g > V_{tr}, \end{cases} \quad (16)$$

where we apply the relation  $(1+x)^\gamma \approx 1 + \gamma x$  for  $x \ll 1$ .

Finally, the saturation current is obtained doing  $V_{ds} = V_g$  in Eq. (15)

$$I_{sat} = \begin{cases} \frac{W}{L} \frac{\mu}{(\gamma+1)} \frac{\mathcal{N}}{N_t} C_i V_g^2 \left[ \frac{C_i V_g}{e D N_t} \right]^{\gamma-1} & \text{for } V_g < V_{tr} \\ \frac{W}{L} \frac{\mu}{(\gamma+1)} \frac{\mathcal{N}}{N_t} C_i V_g^2 \left[ \frac{(C_i V_g)^2}{(4\epsilon k T_c N_t)} \right]^{\gamma-1} & \text{for } V_g > V_{tr}. \end{cases} \quad (17)$$

A valuable quantity to characterize charge transport is the charge-carrier mobility. In the linear region of the  $I$ - $V$  characteristics, the effective-field-effect mobility can be obtained from the IFET’s transconductance

$$\mu_{eff} = \frac{L}{C_i W V_{ds}} \frac{\partial I_{ds}}{\partial V_g}. \quad (18)$$

Using Eqs. (16) and (18), the field-effect mobility in the BL regime ( $V_g < V_{tr}$ ) is

$$\mu_{eff} = \gamma \mu \frac{\mathcal{N}}{N_t} \left[ \frac{C_i V_g}{e D N_t} \right]^{\gamma-1}. \quad (19)$$

Similarly, using again Eqs. (16) and (18), the field-effect mobility in the ST regime ( $V_g > V_{tr}$ ) is

$$\mu_{eff} = (2\gamma-1) \mu \frac{\mathcal{N}}{N_t} \left[ \frac{(C_i V_g)^2}{4\epsilon k T_c N_t} \right]^{\gamma-1}. \quad (20)$$

From Eqs. (19) and (20) one sees that it is expected a factor-of-2 variation in the exponent of the power law followed by  $\mu_{eff}$  with  $V_g$  when the gate voltage rises above  $V_{tr}$  (BL/ST transition). It is also important to point out that Eq. (19) is very similar to the expression for the field-effect mobility in OFETs derived using the multiple trapping and release (MTR) model.<sup>18</sup> In both pictures (our model and the MTR model), the increase in the field-effect mobility with increasing gate voltage is due to the filling of the low-lying trapping states of the exponential distribution. On the other hand, the  $\mu_{eff}$  in Eq. (20) has the same dependence on the gate voltage obtained in Ref. 23 using a variable-range hopping (VRH) transport between energy levels from an expo-

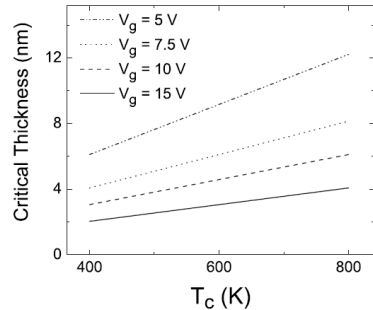


FIG. 1. Variation in the critical thickness ( $\ell_c$ ) as a function of  $T_c$  for different gate voltages. The simulation parameters are  $C_i=1.2 \times 10^{-4}$  F/m<sup>2</sup>,  $\epsilon=3\epsilon_0$ ,  $L=25$   $\mu$ m,  $W=1.5 \times 10^{-3}$  m,  $\mu=10^{-4}$  m<sup>2</sup>/V.s,  $D=20$  nm,  $N_c=10^{27}$  m<sup>-3</sup>, and  $N_t=10^{26}$  m<sup>-3</sup>.

nential density of localized states (DOS). The fact that our model reproduces the same  $\mu_{eff}$  dependence on  $V_g$  derived from the VRH theory<sup>23</sup> is a consequence of the great population of available states for hopping conduction at high energies in an exponential DOS. Those levels can have the role of a transport level whereas the low population of available states for hopping at low energies can have the role of traps. In this sense the model for the charge transport proposed here is equivalent to the hopping model in an exponential DOS since the latter can be effectively described in terms of thermal activation from the Fermi energy to a specific transport energy.<sup>24</sup> Moreover, from the definition of  $\mathcal{E}_F$  above and using Eq. (10), one can write  $\mathcal{E}_F=kT_c \ln[eN_t D/(C_i V_g)]$  (BL regime) or  $\mathcal{E}_F=kT_c \ln[4\epsilon k T_c N_t/(C_i V_g)^2]$  (ST regime). Introducing those equations in Eqs. (19) and (20), respectively, yields  $\mu_{eff} \propto \exp[-(\mathcal{E}_F/k)(T^{-1}-T_c^{-1})]$ . Therefore, since  $\mathcal{E}=0$  corresponds to the energy of the lowest conducting state, one can see that field-effect mobilities in Eqs. (19) and (20) follow a simple Arrhenius behavior on temperature and also obey the Meyer-Neldel rule (MNR) for both regimes of charge-carrier conduction. The simple Arrhenius behavior of the field-effect mobility and the MNR for  $\mu_{eff}$  has been observed in OFETs using a variety of organic semiconductor.<sup>7,23,25</sup> However, the activation energies and their dependences on  $V_g$  for the BL and ST regimes are different: at a constant gate voltage in the interval  $V_g > V_{tr}$ , the activation energy for the BL conduction is a factor  $D/\ell_c$  higher than the activation energy in ST conduction.

Another important point is the dependence of the field-effect mobilities in Eqs. (19) and (20) with the thickness of the active layer  $D$ . At constant  $V_g$ ,  $\mu_{eff}$  decreases with increasing film thickness (BL transport) following a power law described in Eq. (19) till a critical thickness ( $\ell_c$ ) is reached. For thicker films in the range  $D > \ell_c$ ,  $\mu_{eff}$  does not depend on  $D$  (ST regime) and the mobility saturates in values given by Eq. (20) for measurements in the linear region. Figure 1 shows the variation in the critical thickness ( $\ell_c$ ) as a function of the characteristic temperature  $T_c$ . The parameters used are characteristic of OFETs. One can see that the energetic disorder strongly influences the transition between the BL and the ST conduction regimes. At high  $T_c$  and low  $V_g$  the field-

effect mobility may not depend on  $D$  only for films thicker than  $\sim 10$  nm.

### III. DISCUSSION: THICKNESS-DEPENDENT MOBILITY IN OFETS

The main purpose of the IFET model is to provide a simple (yet realist) description of the charge-carrier transport in OFETs. In the equations above,  $\mu_{eff}$  decreases with increasing film thickness and then saturates after a critical value  $\ell_c$  is reached. However, the field-effect mobility measured in different OFETs shows a step increase in  $\mu_{eff}$  with increasing  $D$  in the submonolayer and single-monolayer regimes. This behavior is attributed to a percolation transition<sup>10,16</sup> where island of the semiconductor material come into contact with increasing coverage of the gate insulator area. At coverages just above the percolation threshold, the number of semiconductor's islands clusters increases and eventually a two-dimensional (2D) semiconductor layer is formed.<sup>16</sup> The improved connections between the semiconductor islands explain the increase in the mobility with  $D$ . When a second molecular layer is beginning to grow on top of the first layer, the field-effect mobility can still increase since islands of the second layer can provide additional conducting paths bridging isolated islands of the first layer.<sup>10,14,16</sup> We will call those transport regimes at low coverages as percolative (PL) transport regimes.

The description of the mobility in the PL transport regimes is challenging since the formation of three-dimensional (3D) islands at low coverages complicates the geometric description of the percolation transition.<sup>16</sup> One recent example of complex behavior derived from charge-carrier transport in the PL regime is observed in the field-effect mobility of transistors made from self-assembled monolayers of liquid-crystal molecules.<sup>26</sup> Due to charge percolation in two dimensions,  $\mu$  in those devices depends on channel length only when the monolayer coverage is incomplete.<sup>26</sup> Moreover, the growth of the second layer on the top of the first layer can induce traps in the semiconductor film which adds further complexity to the problem.<sup>15</sup> Hence, we are not going to discuss PL transport regimes here. This would require a microscopic theory linking aspect of film morphology to transport properties that goes far beyond the simple continuous electrostatic formalism developed in the last section. Nevertheless, some insights on the mobility variation (and charge-carrier-transport transitions) with increasing thickness can be obtained from our model.

At low coverages, let us assume that the mobility scales such as the conductivity versus coverage in a percolative problem<sup>10</sup> and that  $D$  is proportional to the coverage.  $\mu_{eff}$  follows then a power law of the kind  $\mu_{eff} \propto (D-D_c)^\alpha$  (Ref. 27) in the range  $D \geq D_c$ , where  $D_c$  is average thickness of the film at the percolation threshold. The critical exponent is  $\alpha=1-1.4$  for percolation in 2D and  $\alpha=1.5-2$  for percolation in 3D.<sup>10</sup> By the other hand, following the equations for the BL regime derived above, the mobility in the islands decreases with increasing film thickness following also a power law of the kind  $\mu_{eff} \propto D^{-(\gamma-1)}$ . Hence, the mobility rise due to improved island contacts with increasing  $D$  can be compen-

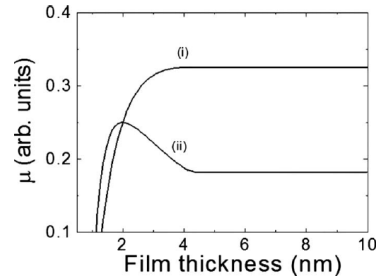


FIG. 2. Schematic behavior of the field-effect mobility as a function of the film thickness after the percolation threshold when  $\gamma > \alpha + 1$ . The nonconstant ranges of the curves are calculated from  $\mu \propto (D - D_c)^\alpha D^{-(\gamma-1)}$  with  $D_c = 1$  nm,  $\gamma = 3$ ,  $\alpha = 1.5$  [curve (i)], and  $\alpha = 1$  [curve (ii)]. We assume  $\ell_c = 4$  nm.

sated by poor conduction within the islands produced by a higher number of traps. The interplay between those two effects can give rise to a maximum effective mobility at a thickness

$$D_0 \sim \frac{\gamma - 1}{(\gamma - 1) - \alpha} D_c \quad (21)$$

if  $\gamma > \alpha + 1$ . The relation between the exponents  $\alpha$  and  $\gamma$  determines then different transitions among the PL, BL, and ST regimes in an IFET as a function of the semiconductor thickness. For values of  $\alpha$  and  $\gamma$  satisfying  $\gamma > \alpha + 1$ , the mobility can have two different behaviors that are schematically illustrated in Fig. 2: (i) if  $D_0 \geq \ell_c$ ,  $\mu_{eff}$  raises and then saturate at  $D = \ell_c$  with increasing  $D$  [curve (i)]. Hence there is a direct transition from the PL transport regime to the ST regime or (ii) if  $D_0 < \ell_c$ , the mobility rises till a maximum value is reached and then starts to decrease at  $D_0$  (transition from the PL to the BL transport regimes). The mobility keeps decreasing in the range  $D_0 < D < \ell_c$  and then saturates at  $D \sim \ell_c = \gamma \ell_0$  (transition from the BL regime to the ST regime) [curve (ii)]. Finally, for values of  $\gamma$  and  $\alpha$  in the range  $\gamma \leq \alpha + 1$ , the BL transport regime is never present and  $\mu_{eff}$  rises till the critical thickness  $D \sim \ell_c = \gamma \ell_0$ . Thereafter the mobility becomes independent on  $D$  (ST regime).

It is clear from the discussion above that the mobility variation with the film thickness can have different profiles after the percolation threshold depending on the nature of the percolative transport in the PL regime (scaling in 2D or 3D) and on the degree of energetic disorder within the semiconductor. This can explain the variety of results measured in devices using different combinations of organic semiconductor films and gate insulator surfaces.<sup>10,11,14,15,17</sup> Moreover, if the PL regime scales such as the percolation in 2D,<sup>10</sup> the necessary (but not sufficient) condition for the observation of BL/ST transition is  $\gamma > 2$ . Again this means that the BL/ST transition may be observed only in semiconductor films with a high degree of energetical disorder or when the variation in the mobility on  $D$  is measured at temperatures lower than  $T < T_c/2$  (assuming that  $\alpha$  does not depend on  $T$ ). Since the range of values of  $T_c$  is usually around 400 K,<sup>22,23</sup> the BL/ST transition in the  $\mu_{eff} \times D$  curve would be observed when  $T$

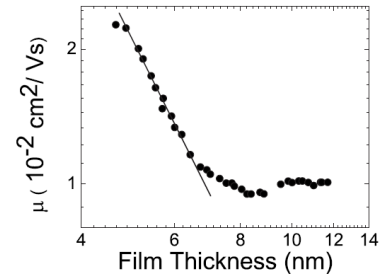


FIG. 3. Variation in the field-effect mobility with the thickness of the active layer measured in DH4T devices in the range  $D > 4.5$  nm (Ref. 15) (circles). The straight line is a power-law fit of the experimental data with exponent  $-2.36$ .

$\leq 200$  K, provided that the condition  $D_0 < \ell_c$  is simultaneously satisfied. From Eq. (21) and the definition of  $\ell_c$ , this happens for every  $T$  if  $\ell_c > D_c$  or, equivalently,  $V_g < 4ekT_c/eC_iD_c$ . Hence, measurements of  $\mu_{eff}$  as a function of temperature in the range  $V_g < 4ekT_c/eC_iD_c$  may show a variation by a factor 2 in the power law followed by the mobility as a function of  $V_g$  [see Eqs. (19) and (20)] when the temperature rises above  $T \sim 200$  K.

A strong experimental evidence of the BL/ST transition can be found in OFETs with  $\omega$ -dihexylquaterthiophene (DH4T) as active layer.<sup>15</sup> In Ref. 15,  $\mu_{eff}$  was obtained in the linear regime as a function of the thickness of the active layer. In the submonolayer region of the DH4T OFET, a step increase in the mobility is observed after  $D \sim 1.5$  nm, following approximately a quadratic power law. This quadratically increasing mobility continues until  $D = 2.15$  nm (0.77 ML). With further increasing coverage, a first peak of mobility is reached at  $D = 2.5$  nm (0.9 ML). After the beginning of the second ML, a reduction in  $\mu_{eff}$  is observed due to disturbing effects on the morphology of the first ML created by the growth of the second monolayer.<sup>15</sup> Thereafter, a second lower peak on  $\mu_{eff}$  is observed at  $D \sim 4.5$  nm, corresponding to the completion of the second monolayer. For higher coverages the mobility decreases and saturates for  $D$  beyond 7 nm. Figure 3 shows the variation in  $\mu_{eff}$  measured at  $|V_{ds}| = 0.2$  V in the DH4T devices of Ref. 15 for  $D > 4.5$  nm. One can see that the field-effect mobility decreases with increasing thickness following a power law with exponent  $-2.36$  until  $D \sim 6.5$  nm. This behavior corresponds to  $\gamma = 3.36$  in Eq. (19) and  $|V_{th}| \sim 5$  V for a  $C_i$  corresponding to a 100 nm silicon oxide layer as gate insulator.<sup>15</sup> Since  $\mu_{eff}$  observes a quadratically power-law rise in the submonolayer region,<sup>15</sup> the geometry-corrected percolation exponent is  $\alpha = 1$ ,<sup>10</sup> consistent with a percolation scaling in 2D. Thus the values of  $\alpha$  and  $\gamma$  above satisfy the necessary condition for the observation of a maximum  $\mu$ ,  $\gamma > \alpha + 1$ . Moreover, using again those values of  $\alpha$  and  $\gamma$  in Eq. (21) and taking  $D_c = 1.5$  nm, one gets  $D_0 = 2.6$  nm for the thickness of the maximum mobility. This result is in excellent agreement with the experimental maximum at 2.5 nm.

#### IV. CONCLUSION

We develop a model for charge-carrier transport in IFETs with an exponential distribution of traps in the active layer.



The major implication of the model is that the energetical disorder greatly influences the thickness of the accumulation layer created by the gate voltage in the vicinities of the gate insulator interface. This accumulation layer gets thicker with increasing  $T_c$ , the parameter that determines the energetic "depth" of the exponential distribution. As a consequence, the charge-carrier transport in IFETs can have two regimes: (i) when the accumulation layer spreads along the whole  $D$  near the source, a bulklike transport between source and drain is established. The BL transport in IFETs is similar to the bulk transport in an insulator with an exponential distribution of traps and sandwiched between two Ohmic contacts. In this regime the mobility decreases with increasing film thickness due to the higher number of traps within the active layer and (ii) when the thickness of the accumulation layer is thinner compared to the thickness of the semiconductor, the charge-carrier conduction between source and drain mainly occurs in a thin layer near the I/S interface. This is the ST regime, characterized by a field-effect mobility that does not depend on  $D$ . We show that the BL/ST transition produces a variation of 2 in the power-law exponent followed by the mobility as a function of  $V_g$  after a critical gate voltage ( $V_{tr}$ ).

Assuming that the mobility scales such as the conductivity in a percolation problem for submonolayer and monolayer coverages of the gate insulator area, we apply our theory to discuss the thickness-dependent mobility in OFETs. We derive the conditions for the observation of the BL and ST conduction regimes in those devices. We find that the necessary conditions for the observation of a maximum mobility in OFETs are related to the exponents  $\alpha$  and  $\gamma$ , where  $\gamma$  is the parameter that quantifies the energetic disorder in the semiconductor and  $\alpha$  the critical exponent that characterizes the dimension of the percolative transport at low coverages. Finally, we test our model using experimental data measured in DH4T OFETs. We find good agreement between the thickness of the maximum mobility measured in those devices and the thickness of the maximum  $\mu$  calculated from our analysis. The observation of the maximum mobility and BL/ST transition in those devices is a consequence of a percolation transport scaling in 2D in the submonolayer region together with a high degree of energetical disorder of the DH4T films in the OFETs under consideration.<sup>15</sup>

#### ACKNOWLEDGMENT

Seidel and Koehler thank grants from CAPES and CNPq.

\*koehler@fisica.ufpr.br

†keli@fisica.ufpr.br

- <sup>1</sup>M. A. Lampert and P. Mark, *Current Injection in Solids* (Academic, New York, 1970).
- <sup>2</sup>K. C. Kao and W. Hwang, *Electrical Transport in Solids* (Pergamon, Oxford, 1982).
- <sup>3</sup>P. Mark and W. Helfrich, *J. Appl. Phys.* **33**, 205 (1962).
- <sup>4</sup>G. T. Wright, *Solid-State Electron.* **7**, 167 (1964).
- <sup>5</sup>R. Lamb, *Electrical Conduction Mechanisms in Thin Insulating Films* (Methuen, London, 1967).
- <sup>6</sup>M. Koehler and I. Biaggio, *Phys. Rev. B* **70**, 045314 (2004).
- <sup>7</sup>P. Stallinga, H. L. Gomes, F. Biscarini, M. Murgia, and D. M. Leeuw, *J. Appl. Phys.* **96**, 5277 (2004).
- <sup>8</sup>K. F. Seidel and M. Koehler, *Phys. Rev. B* **78**, 235308 (2008).
- <sup>9</sup>C. D. Dimitrakopoulos and D. J. Maseo, *IBM J. Res. Dev.* **45**, 11 (2001).
- <sup>10</sup>F. Dinelli, M. Murgia, P. Levy, M. Cavallini, F. Biscarini, and D. M. De Leeuw, *Phys. Rev. Lett.* **92**, 116802 (2004).
- <sup>11</sup>D. Guo, T. Miyadera, S. Ikeda, T. Shimada, and K. Saiki, *J. Appl. Phys.* **102**, 023706 (2007).
- <sup>12</sup>M. Xu, M. Nakamura, and K. Kudo, *Thin Solid Films* **516**, 2776 (2008).
- <sup>13</sup>S. Mun, J. Choi, K. H. Lee, and S. Im, *Appl. Phys. Lett.* **93**, 233301 (2008).
- <sup>14</sup>R. Ruiz, A. Papadimitratos, A. C. Mayer, and G. G. Malliaras, *Adv. Mater. (Weinheim, Ger.)* **17**, 1795 (2005).

- <sup>15</sup>T. Muck, V. Wagner, U. Bass, M. Leufgen, J. Geurts, and L. W. Molenkamp, *Synth. Met.* **146**, 317 (2004).
- <sup>16</sup>B.-N. Park, S. Seo, and P. G. Evans, *J. Phys. D* **40**, 3506 (2007).
- <sup>17</sup>J. Gao, J. B. Xu, M. Zhu, N. Ke, and D. Ma, *J. Phys. D* **40**, 5666 (2007).
- <sup>18</sup>G. Horowitz, M. E. Hajlaoui, and R. Hajlaoui, *J. Appl. Phys.* **87**, 4456 (2000).
- <sup>19</sup>S. Hoshino, T. Kamata, and K. Yase, *J. Appl. Phys.* **92**, 6028 (2002).
- <sup>20</sup>J. Lee, K. Kim, J. H. Kim, S. Im, and D. Y. Jung, *Appl. Phys. Lett.* **82**, 4169 (2003).
- <sup>21</sup>M. Koehler and I. Biaggio, *Phys. Rev. B* **68**, 075205 (2003).
- <sup>22</sup>G. Horowitz, R. Hajlaoui, and P. Delannoy, *J. Phys. III* **5**, 355 (1995).
- <sup>23</sup>M. C. J. M. Vissenberg and M. Matters, *Phys. Rev. B* **57**, 12964 (1998).
- <sup>24</sup>D. Monroe, *Phys. Rev. Lett.* **54**, 146 (1985).
- <sup>25</sup>E. J. Meijer, M. Matters, P. T. Herwig, D. M. de Leeuw, and T. M. Klapwijk, *Appl. Phys. Lett.* **76**, 3433 (2000).
- <sup>26</sup>S. G. J. Mathijssen, E. C. P. Smits, P. A. van Hal, H. J. Wondergem, S. A. Ponomarenko, A. Moser, R. Resel, P. A. Bobbert, M. Kemerink, R. A. J. Janssen, and D. M. de Leeuw, *Nat. Nanotechnol.* **4**, 674 (2009).
- <sup>27</sup>B. I. Shklovskii and E. L. Efros, *Electronic Properties of Doped Semiconductors* (Spring-Verlag, Berlin, 1984).

# Bibliografia

- [1] J. E. Lilienfeld, US Patent 1 877 140, (1932).
- [2] K. F. Seidel. Dissertação de Mestrado. *Efeitos do preenchimento de armadilhas de portadores de cargas em transistores orgânicos de efeito de campo*. Universidade Federal do Paraná. Curitiba (2008).
- [3] J. Bardeen, W. H. Brattain, Physical Review, **74**, 230 (1948).
- [4] W. Shockley, Bell Sust. Tech. J. **28**, 435 (1949).
- [5] L. Rossi. Dissertação de Mestrado. *Transistores híbridos orgânico-inorgânico de base permeável preparada utilizando microesferas de poliestireno*. Universidade Federal do Paraná. Curitiba (2008).
- [6] J. P. M. Serbena. Tese de Doutorado. *Caracterização elétrica de transistores híbridos orgânico/inorgânico utilizando derivados de Indenoftuoreno como emissor*. Universidade Federal do Paraná. Curitiba (2009).
- [7] M. Atalla, D. Kahng. *IEEE Device Research Conference*, IEEE Transactions on Electron Devices, **ED-9**, 507 (1962).
- [8] K. K. Ng. *Complete Guide to Semiconductor Devices* (Wiley Interscience, New Jersey, (2002).
- [9] D. Geppert, Proc. IRE, **50**, 1527 (1962).
- [10] H. Koezuka, A. Tsumura, T. Ando. Synth. Metals, **18**, 699 (1987).
- [11] K. Kudo, D. X. Wang, M. Iizuka, S. Kuniyoshi, e K. Tanaka. Thin Solid Films, **51**, 331 (1998).
- [12] M. S. Meruvia, I. A. Hümmelgen, M. L. Sartorelli, A. A. Pasa, e W. Schwarzacher. Applied Physics Letters, **84**, 3978 (2004).

- [13] K. Nakayama, S. Fujimoto, e M. Yokoyama. *Applied Physics Letters*, **88**, 153512 (2006).
- [14] R. G. Delatorre, M. L. Munford, R. Zandonay, V. C. Zoldan, A. A. Pasa, W. Schwarzacher, M. S. Meruvia, and I. A. Hümmelgen. *Applied Physics Letters*, **88**, 233504 (2006).
- [15] W. J. da Silva. Tese de Doutorado. *Transistores híbridos com base quimicamente depositada*. Universidade Federal do Paraná. Curitiba (2009).
- [16] L. Ma e Y. Yang. *Applied Physics Letters*, **85**, 21 (2004).
- [17] A. Köhler e H. Bässler. **66**, 71-109 (2009).
- [18] S. M. Resende, *Materiais e dispositivos Eletrônicos*. Editora Livraria da Física, São Paulo, (2004).
- [19] S. Li, Z. Xu, L. Ma, C. Chu, e Y. Yang. *Applied Physics Letters*, **91**, 083507 (2007).
- [20] L. Rossi, K. F. Seidel, W. S. Machado, I. A. Hümmelgen. *Journal of Applied Physics*, **110**, 094508 (2011).
- [21] D. I. Bower. *An Introduction to Polymer Physics*. Editora Cambridge University (2002).
- [22] W. Brütting. *Physics of Organics Semiconductors*. Wiley-VCH Verlag, 2005.
- [23] G. Voss. Dissertação de Mestrado. *Modelando injeção e transporte em sistemas orgânicos usando a equação mestra*. Universidade Federal do Paraná. Curitiba (2003).
- [24] M. Koehler. Tese de Doutorado. *Modelação das Propriedades Elétricas de Dispositivos de Polímeros Conjugados*. Universidade Federal de Santa Catarina. Florianópolis (2000).
- [25] H. Böttgere e V. V. Bryksin. *Hopping Conduction in Solids*. (Akademie Verlag Berlin, 1985).
- [26] N. F. Mott, e R. W. Gurney, *Electronic Processes in Ionic Crystals* (Clarendon Press, 1948).
- [27] M. A. Lampert. *Phys. Rev.* 103, 1648 (1956).

- [28] R. Lamb, *Electrical Conduction Mechanisms in Thin Insulating Films* (Methuen, London, 1967).
- [29] M. A. Lampert e P. Mark. *Current Injection in Solids*. (Academic Press, 1970).
- [30] M. Pope e C. E. Swenberg. *Electronic Processes in Organic crystals and Polymers*. Oxford University Press (1999).
- [31] G. Horowitz, R. Hajlaoui, D. Fichou e A. El Kassmi. *Journal of Applied Physics*, **85**, 6 (1999).
- [32] P. Stallinga e H.L. Gomes. *Synthetic Metals*, **156**, 1305-1315 (2006).
- [33] R. F. Pierret. *Field effect devices*. (Addison-Wesley, 1990).
- [34] O. Madelung. *Introduction to Solid-State Theory*. Springer-Verlag Berlin, (1978).
- [35] G. Hadziioannou and P. F. van Hutten. *Semiconducting Polymers*. WILEY-VCH Verlag, 2000.
- [36] C. D. Dimitrakopoulos and D. J. Masearo. *IBM Journal of research and development* 45, no. 1 (2001).
- [37] G. Horowitz, M. E. Hajlaoui e R. Hajlaoui. *Journal of Applied Physics*, **87**, (2000).
- [38] M. Atalla, D. Kahng, *IEEE Device Research Conference*, *IEEE Transactions on Electron Devices*, **ED-9**, 507 (1962).
- [39] K. K. Ng, *Complete Guide to Semiconductor Devices* (Wiley Interscience, New Jersey, (2002).
- [40] D. Geppert, *Proc. IRE*, **50**, 1527 (1962).
- [41] R. T. Tung, A. F. J. Levi, J. M Gibson, *Applied Physics Letter*, 48, 635 (1986).
- [42] C. O. Bozler, G. D. Alley, *IEEE Trans. Electron. Devices*, **ED-27**, 1129 (1980).
- [43] J. Lindmayer, *Proc. IEEE*, **52**, 1751 (1964).
- [44] W. J. da Silva, I. A. Hümmelgen, R. M. Q. Mello, D. Ma. *Applied Physics Letters*, 93, 053301 (2008).
- [45] M. S. Meruvia e I. A. Hümmelgen. *Adv. Funct. Materials*, **16**, 459-467 (2006).

- [46] K. K. Ng. *Complete Guide to Semiconductor Devices*. (Wiley Interscience, New Jersey) (2002).
- [47] J.P.M. Serbena, J.Y. Huang, D. Mab, Z.Y. Wang, I.A. Hümmelgen. *Organic Electronics*, **10**, 357-362 (2009).
- [48] L. Rossi, J. P. M. Serbena, M. S. Meruvia, I. A. Hummelgen, E. M. Stori, C.o K. Saul e Z. Y. Wang. *Journal of Nanoscience and Nanotechnology* **10**, 2389 (2010).
- [49] R. A. Street, J. E. Northrup, e A. Salleo. *Phys. Rev. B*, **71**, 165202 (2005).
- [50] A. R. Brown, C. P. Jarrett, D. M. de Leeuw, e M. Matters. *Synth. Met.*, **88**, 37 (1997).
- [51] M. C. J. M. Vissenberg e M. Matters. *Phys. Rev. B*, **57**, 12964 (1998).
- [52] K. F. Seidel e M. Koehler. *Physical Review B*, **78**, 235308 (2008).
- [53] M. Koehler e K. F. Seidel. *Physical Review B*, **81**, 1 (2010).
- [54] M. Koehler e I. Biaggio. *Physical Review B* **70**, 045314 (2004).
- [55] M. Koehler e I. Biaggio. *Physical Review B* **68**, 075205 (2003).
- [56] G. T. Wright. *Solid-States Eletronics* **7**, 167 (1963).
- [57] <http://www.wolfram.com/>
- [58] K. Fujimoto, T. Hiroi, K. Kudo, M. Nakamura. *Advanced Materials*, **19**, 525 (2007).
- [59] Y. Chao, H. Meng, S. Horng. *Applied Physics Letters*, **88**, 223510 (2006).
- [60] C. Haginoya, M. Ishibashi, K. Koike. *Applied Physics Letters*, **71**, 20 (1997).
- [61] J. Rybczynski, U. Ebels, M. Giersig. *Colloids and Surfaces A*, **219**, 1-6 (2003).
- [62] J. Yue, A. J. Epstein, J. . *Am. Chem. Soc.*, **112**, 2800-2801 (1990).
- [63] R. M. Queiroz de Mello. Tese de Doutorado. *Preparação e caracterização do comportamento eletroquímico de filmes de polianilina sulfonada*. Universidade de São Paulo. São Carlos (1999).
- [64] Y.C. Chao, W.-J. Lai, C.-Y. Chen, H.F. Meng, H.W. Zan, S.F. Horng. *Applied Physics Letters*, **95**, 253306 (2009).

- [65] K.Y. Wu, Y.T. Tao, C.C. Ho, W.L. Lee, T.P. Perng. Applied Physics Letters, **99**, 093306 (2011).
- [66] Y.C. Chao, M.C. Niu, H.W. Zan, H.F. Meng, M.C. Ku. Organic Electronics, **12**, 78 - 82 (2011).
- [67] J.M.G. Laranjeira, H.J. Khoury, W.M. de Azevedo, E.F. da Silva Jr. e E.A. da Vasconcelos, Brazilian Journal Physics, **32**, 1 (2002).
- [68] H. Koezuka e A. Tsumura. Synthetic Metals **28**, 753 (1989).
- [69] G. Gustafsson, G.M. Treacy, Y. Cao, A.J. Heeger. Synthetic Metals 55-57, 4124 (1993).
- [70] J.C. Chiang, A.G. Macdiarmid, Synthetic Metals **13**, 193 (1986).
- [71] S. Aydogan, M. Saglam, A. Türüt, Microelectronic Engineering, **85**, 278-283 (2007).
- [72] W. J. Silva, I. A. Hümmelgen, R. M. Q. Mello. Journal of Materials Science. Materials in Electronics, **20** , 123 (2009).
- [73] F. M. Nodari. Dissertação de Mestrado. *Propriedades Opto-elétricas de dispositivos fotovoltaicos orgânicos em bicamada*. Universidade Federal do Paraná, (2002).
- [74] C.H. Yang, L.R. Huang, Y.K. Chih, W.C. Lin, F.J. Liu, T.L. Wang, Polymer **48**, 3237 (2007).
- [75] A.A. Karyakin, A.K. Strakhova, A.K. Yatsimirsky. J. Electroanal. Chem., **371**, 259-265 (1994).
- [76] J. Stejskal, R. G. Gilbert. Pure Appl. Chem., **74**, 857-867 (2002).
- [77] S. M. Sze. *Physics of Semiconductor Devices*, seção 5.4 *Current Transport Processes*, segunda edição. Editora John Wiley & Sons, páginas 254 – 258, (1981).
- [78] S. Aydogan, M. Saglam, A. Türüt. Applied Surface Science, **250**, 43-49 (2005).
- [79] T. Muck, V. Wagner, U. Bass, M. Leufgen, J. Geurts, e L. W. Molenkamp. Synth. Met. **146**, 317 (2004).