

LUCIELI ROSSI

**Transistores híbridos orgânico-inorgânico
de base permeável preparada utilizando
microesferas de poliestireno**

Dissertação apresentada ao Curso de Pós-Graduação em Física do Setor de Ciências Exatas da Universidade Federal do Paraná, como requisito parcial para a obtenção do grau de Mestre em Física.

Orientador:

Prof. Dr. Ivo Alexandre Hümmelgen

Curitiba

2008

“ ... Diante da vastidão do espaço e da imensidade do tempo, é uma alegria para mim compartilhar de um planeta e uma época com vocês ...”

Carl Sagan (Pálido Ponto Azul)

RESUMO

Neste trabalho são investigadas técnicas de deposição de microesferas de poliestireno sobre um substrato de silício. O objetivo é construir uma grade metálica com tamanho e densidade de orifícios controlados utilizando as microesferas como máscara. Essa grade será utilizada na construção de transistores de base permeável. Duas técnicas mostraram-se mais adequadas para esse propósito, eletrospinnig e imersão em solução. Imagens de microscopia óptica e eletrônica de varredura da superfície do silício com a camada de esferas são mostradas aqui. A remoção das microesferas foi feita após a evaporação do filme metálico utilizando uma fita adesiva, método que se mostrou eficiente, além de fácil e barato. A caracterização elétrica dos transistores mostrou que é possível obter dispositivos com ganho em modo base comum muito próximo do ideal (~ 1) tanto para dispositivos tipo p , quanto para dispositivos tipo n . Mas a operação elétrica em modo emissor comum ainda precisa ser aperfeiçoada.

ABSTRACT

In this work are investigated polystyrene micro spheres deposition techniques over silicon substrates. The goal is to build a metal grid with size and density of controlled holes using the micro spheres as mask. This grid will be used on the construction of permeable base transistors. Two distinct techniques were appropriate to this purpose: eletrospinning and solution immersion. Optical and surface scanning electron microscopy images of the micro spheres layer are presented. The micro spheres removal was made after a metal film evaporation using a tape, an easy, cheap and efficient method. The electrical characterization of the transistors showed that it is possible to obtain devices with near ideal (~ 1) common base current gains, both for p and n -type devices. But the common emitter operation still needs to be improved.

Agradecimentos

Agradeço a todos aqueles que, de alguma forma, direta ou indiretamente contribuíram para realização deste trabalho, principalmente:

ao Rodolfo Luiz Patyk pelo companheirismo, carinho e amor incondicional em todos os momentos;

aos meus pais Anaete M. Rossi e Elmar Rossi pela educação e valores passados;

ao professor Ivo A. Hümmelgen pelos ensinamentos e profissionalismo em sua orientação;

ao meu irmão Rafael Rossi;

à Rosi Cleide, Dante e Zeni, por me acolherem na família e pela ajuda valiosa desde os tempos de graduação;

ao amigo e colega de grupo José Pedro M. Serbena pelas valiosas discussões e sugestões durante o trabalho;

à Michelle S. Meruvia pela ajuda desde os tempos de iniciação científica;

à Elis M. Stori e ao prof. Cyro K. Saul do LITS - UFPR pela colaboração na deposição das microesferas;

aos amigos, Juliana, Dario, Andressa, César, pela amizade, pelos inúmeros cafezinhos na sala da pós e principalmente pelas sugestões dadas à apresentação;

a todos meus amigos que mesmo estando longe estavam sempre presentes, principalmente: Daisy, Rose, Érica, Emilio, Melissa;

aos professores Kleber D. Machado, Marlus Koehler, Evaldo Ribeiro e André A. Pasa, pelas correções e contribuições dadas à dissertação;

aos amigos do Cefet, Márcia, Emmerson, Wyllian e Sérgio, pela torcida e por rezarem por mim;

ao Centro de Microscopia Eletrônica da UFPR pelas imagens de MEV;

ao LabNano da UFPR pelo uso do microscópio óptico;

à Pós-Graduação em Física - UFPR pela estrutura;

à Capes pelo apoio financeiro;

e por último mas não menos importante, a Deus pela dádiva da vida.

Sumário

1	Apresentação	1
2	Introdução	3
2.1	Revisão Histórica	3
2.2	Junção Metal-Semicondutor	9
2.3	Transistores	11
2.3.1	Transistores de Base Metálica	11
2.3.2	Transistores de Base Permeável	12
2.4	Materiais orgânicos conjugados	18
2.4.1	Transporte de Carga em Materiais Orgânicos	20
3	Métodos Experimentais	23
3.1	Materiais Utilizados	23
3.1.1	Microesferas de poliestireno	23
3.1.2	2,6–Difenilindenofluoreno - DPIF	24
3.1.3	Fulereo C ₆₀	24
3.2	Preparação de Amostras	25
3.2.1	Limpeza dos Substratos	25
3.2.2	Construção dos Dispositivos	26
3.2.3	Deposição das microesferas de poliestireno	26
3.2.4	Deposição dos Materiais	31
3.3	Medidas de Espessura	31

3.4	Medidas Elétricas	32
3.5	Microscopia Óptica	33
3.6	Microscopia Eletrônica de Varredura	33
4	Resultados e Discussões	35
4.1	Deposição das microesferas de poliestireno	35
4.2	Remoção das microesferas de poliestireno	42
4.3	Caracterização elétrica dos transistores	45
4.3.1	Dispositivos tipo n	45
4.3.2	Dispositivos tipo p	52
5	Conclusões	60
5.1	Sugestões de Trabalhos Futuros	61
A	Mobilidade de portadores no DPIF	62
	Bibliografia	66

Lista de Figuras

2.1	<i>Esferas sobre o substrato</i>	8
2.2	<i>Junção Metal-Semicondutor</i>	10
2.3	<i>Diagrama de bandas MBT</i>	11
2.4	<i>Diagrama de bandas PBT</i>	13
2.5	<i>Região de depleção em um PBT</i>	14
2.6	<i>Curva característica em modo base-comum</i>	15
2.7	<i>Curva característica em emissor base-comum</i>	16
2.8	<i>Convenção de sinais utilizadas na caracterização elétrica dos transistores</i>	17
2.9	<i>Polímeros conjugados</i>	18
2.10	<i>Ligações σ e π</i>	19
2.11	<i>Orbitais ligante e antiligante</i>	19
2.12	<i>Níveis energéticos HOMO e LUMO</i>	20
2.13	<i>Distribuições gaussianas do HOMO e LUMO</i>	21
3.1	<i>Estrutura química do DPIF</i>	24
3.2	<i>Fulereno C_{60}</i>	25
3.3	<i>Construção dos Dispositivos</i>	27
3.4	<i>Montagem experimental para o processo de eletrospinning</i>	28
3.5	<i>Desenho esquemático da deposição pelo processo eletrospinning</i>	28
3.6	<i>Deposição das microsferas em solução aquosa</i>	29
3.7	<i>Deposição das microsferas em solução de etanol</i>	30
3.8	<i>Remoção das esferas utilizando fita adesiva</i>	30

3.9	<i>Medida de Espessura</i>	32
3.10	<i>Estrutura de medidas</i>	33
4.1	<i>Microscopia óptica da superfície do silício com esferas depositadas por solução aquosa</i>	36
4.2	<i>Microscopia óptica da superfície do silício com esferas de poliestireno depositadas por solução em etanol</i>	37
4.3	<i>Microscopia óptica da superfície do silício com esferas depositadas por solução em etanol, lavadas em isopropanol</i>	38
4.4	<i>MEV da superfície do silício com esferas de poliestireno, deposição por solução etanol</i>	40
4.5	<i>MEV da superfície do silício com esferas de poliestireno, deposição por solução eletrospinning (3 min)</i>	41
4.6	<i>MEV da superfície do silício com esferas de poliestireno, deposição por solução eletrospinning (6 e 9 min)</i>	42
4.7	<i>MEV da superfície do silício após remoção das esferas de poliestireno (tolueno)</i>	44
4.8	<i>MEV da superfície do silício após remoção das esferas de poliestireno (fita adesiva)</i>	44
4.9	<i>MEV da superfície do silício após remoção das esferas de poliestireno (fita adesiva) com regiões não removidas</i>	46
4.10	<i>Convenção de medidas dispositivo tipo n</i>	47
4.11	<i>Medidas base comum em transistor tipo n</i>	47
4.12	<i>Medidas a dois terminais do dispositivo tipo n</i>	48
4.13	<i>Diagrama de energias transistor tipo n</i>	49
4.14	<i>Medidas a dois terminais dispositivo usando uma camada de LiF</i>	50
4.15	<i>Medidas a dois terminais, emissor-base, dispositivo com PEDOT:PSS</i>	51
4.16	<i>Medidas em modo base comum, dispositivo com PEDOT:PSS</i>	51
4.17	<i>Esquema de níveis de energias do transistor tipo p</i>	53
4.18	<i>Convenção de medidas do transistor tipo p</i>	53
4.19	<i>Medidas Corrente-Tensão $I(V)$ dos dispositivos tipo p</i>	54

4.20	<i>Medidas Corrente-Tensão em modo base comum dispositivo tipo p . .</i>	55
4.21	<i>Medidas Corrente-Tensão em modo base comum, dispositivo tipo p sem esferas</i>	56
4.22	<i>Caráter Permeável do transistor tipo p</i>	57
4.23	<i>Medidas emissor comum dispositivo tipo p</i>	59
A.1	<i>Medidas $I \times V$ Au/DPIF/Al</i>	63
A.2	<i>Medidas $I \times V$ Au/DPIF/Au, estrutura planar</i>	64
A.3	<i>Medidas $I \times V$ Cu/DPIF/Al</i>	64
A.4	<i>Espectroscopia de Admitância</i>	65

Capítulo 1

Apresentação

A invenção do transistor representou um dos maiores avanços tecnológicos do século XX, e se tornou fator decisivo para o enorme avanço da eletrônica. Até meados da década de 1950, o dispositivo de controle eletrônico de maior uso era a válvula triodo, formada por um tubo a vácuo contendo um catodo aquecido que emite elétrons e um anodo que os recebe, tendo entre eles um terceiro eletrodo feito de uma malha de fios metálicos, chamado grade [1].

O desenvolvimento dos transistores resultou de investigações básicas de propriedades de semicondutores. Brattain e Bardeen, em 1948, descobriram um novo dispositivo de amplificação, o qual chamaram de transistor, significando um elemento de transcondutância variável. Apesar de seu grande potencial, o transistor de ponto de contato apresentava grandes problemas: era muito frágil, o contato degradava com a umidade do ar e seu ruído interno era muito grande. Em 1949, W. Shockley publicou um trabalho teórico propondo a estrutura do transistor de junção. A partir de então muitos laboratórios industriais investiram em técnicas de fabricação e estudo dos transistores e em poucos anos eles se tornaram dispositivos comerciais.

Os transistores de base metálica (MBT-“Metal Base Transistor”) foram introduzidos no início dos anos 1960, e despertaram grande interesse por serem dispositivos rápidos que operariam em altas frequências. Os transistores de base metálica convencionais são formados por duas junções Schottky, na estrutura semicondutor/metal/semicondutor (SMS). Ao longo de seu desenvolvimento, dois problemas básicos foram obstáculos na construção desses transistores (SMS): a pobre razão de transferência entre emissor e coletor e a dificuldade tecnológica de produção. Com a descoberta de novos materiais orgânicos com propriedades semicondutoras, resul-

tados com transistores construídos utilizando tais materiais como base e emissor, têm mostrado novas possibilidades para a eletrônica. Os métodos existentes para a produção dos dispositivos inorgânicos são tecnologicamente sofisticados e envolvem ultra-alto vácuo e temperaturas elevadas, sendo a deposição dos filmes orgânicos muito mais simples. Esses dispositivos apresentam alta razão de transferência entre emissor e coletor e sua fabricação é mais fácil que a fabricação dos dispositivos inorgânicos [2].

Os transistores de base permeável (PBT-“Permeable Base Transistor”) são estruturalmente similares aos transistores de base metálica. Nestes dispositivos, a base é uma grade de metal que forma barreira Schottky com o emissor e o coletor. Como em um triodo convencional, o transporte de carga ocorre predominantemente através de canais no semicondutor que cruzam a base, devido à redução da barreira de energia para transferência de portadores do emissor para o coletor. O fluxo de corrente entre emissor e coletor é controlado através do potencial aplicado à base.

Na maioria dos dispositivos, há formação de “pinholes”, aberturas na camada da base, devido à morfologia dos filmes e espessura, entre outros fatores. Isto faz com que esses dispositivos funcionem como transistores de base permeável. Mas a densidade e tamanho desses orifícios são difíceis de controlar, já que essas aberturas formam-se no processo de preparação da base.

Pensando nisso, este trabalho objetiva o desenvolvimento de uma técnica para a construção de uma grade metálica com orifícios controlados em densidade e tamanho. Para tal, foi utilizada uma técnica de litografia de nanoesferas. Esse é um método de preparação simples, rápido e de baixo custo, ao contrário de outras técnicas como: litografia por feixe de elétrons, feixe iônico, raio-X, etc; que exigem sistemas enormes e caros. As nanoesferas são depositadas sobre um substrato de silício e em seguida é depositada a camada metálica. As esferas são removidas com uma fita adesiva, sem causar dano ao filme metálico. Uma grande quantidade de aberturas submicrométricas é formada na superfície do filme, com tamanhos conhecidos. Utilizando essa técnica, objetiva-se ainda, o desenvolvimento de transistores de base permeável híbridos com tamanho e densidade de orifícios controlados.

Capítulo 2

Introdução

Neste capítulo será feita uma revisão sobre as características dos transistores de base metálica e base permeável e também uma revisão histórica sobre o tema. Serão abordadas também as características dos materiais orgânicos, assim como o processo de transporte de carga nestes materiais.

2.1 Revisão Histórica

Em 1928, Julius E. Lilienfeld fez um pedido de patente, concedida em 1932, de um dispositivo amplificador de corrente elétrica que era formado essencialmente por duas camadas exteriores e uma intermediária de metal, similar ao triodo de estado sólido.

Mais tarde, em 1948, Brattain e Bardeen demonstraram a função de amplificação do primeiro transistor de ponta de contato [3]. Esse dispositivo consistia de um bloco semicondutor de Germânio, a base, entre dois eletrodos metálicos. Possuía um grande potencial, mas a frágil estabilidade mecânica do dispositivo e dificuldade de reprodução das características elétricas dos contatos metal-semicondutor tornou o transistor de ponta de contato um dispositivo pouco adequado para produção e aplicação em massa [4]. Em 1949, com seus trabalhos teóricos, W. Shockley propôs a estrutura do transistor de junção [5], ainda muito estudado e utilizado atualmente. Com isso, muitos investimentos foram feitos em técnicas de fabricação e estudo, tornando os transistores dispositivos comerciais.

O transistor de base metálica foi proposto em 1962 por Atalla e Kang [6] e

Geppert [7, 8], inicialmente recebeu atenção devido a seu potencial como um dispositivo de alta frequência. Também referido como transistor SMS (semicondutor-metal-semicondutor), seu maior problema era a baixa razão de transferência entre emissor e coletor, e a dificuldade de fabricação dos dispositivos. Como as técnicas de deposição eram limitadas na época, havia muita dificuldade em crescer semicondutores sobre metais. O interesse sobre os MBT's aumentou, depois de estudos feitos por Atalla, Soshea [9] e Moll [10], os quais concluíram que os transistores SMS poderiam operar a frequências maiores que os transistores bipolares. Em 1965, Crowell e Sze [11] apresentaram um dispositivo usando filmes de Au evaporados sobre substratos de silício e germânio. Apesar de serem estáveis e reprodutíveis, o ganho de corrente em modo base comum nestes dispositivos variou entre 0,3 e 0,4. Muitos materiais e técnicas de fabricação dos dispositivos foram propostos na época, mas a necessidade de uma base essencialmente monocristalina e epitaxialmente compatível com o substrato tornou-se um grande obstáculo no desenvolvimento dos transistores. Dessa forma, o interesse sobre os MBT's foi rapidamente diminuindo.

Em 1978, Deneuille e Brodsky [12], na tentativa de contornar estes problemas, construíram um MBT totalmente amorfo. O dispositivo consistia de duas camadas de silício amorfo e no meio, um filme de platina. Esse dispositivo, porém, apresentou um baixo desempenho, com um ganho de corrente de apenas 0,08. Na década de 1980, o desenvolvimento de técnicas de crescimento de silicetos diretamente sobre silício (MBE¹ e SPE²) [13, 14, 15] possibilitou a construção do primeiro transistor monocristalino [7, 15]. Esse dispositivo consistia de uma base metálica de CoSi_2 crescida epitaxialmente sobre o silício. Com isso, a possibilidade de obter dispositivos com interfaces bem definidas renovou o interesse sobre os MBT's. Muitos estudos foram feitos neste período com outros materiais [16, 17, 18]. Mesmo com todo o esforço e com o desenvolvimento de técnicas de crescimento de filmes, possibilitando filmes com alta qualidade cristalina, alguns problemas começaram a surgir limitando o desempenho destes dispositivos, tais como superfícies e interfaces bastante rugosas e difíceis de controlar [19] e grande densidade de orifícios. O processo de preparação da base de CoSi_2 também tornou-se um problema, pois, envolvia deposições sequenciais de Co e Si, em ultra-alto vácuo (em torno de 10^{-8} e 10^{-11} torr) e tratamentos térmicos a alta temperatura, também em ultra-alto vácuo [4, 20], tornando a produção em grande escala destes dispositivos bastante cara.

¹Molecular Beam Epitaxy

²Solid Phase Epitaxy

Com a descoberta de propriedades semicondutoras em materiais orgânicos, um novo impulso foi dado no desenvolvimento dos transistores. Em 1994, Yang e Heeger construíram um dispositivo utilizando semicondutores orgânicos [21], ao qual chamaram de triodo de grade polimérica (PGT), em analogia aos triodos a vácuo. O dispositivo consistia de um filme fino de um semicondutor polimérico ensanduichado entre dois eletrodos, com um terceiro eletrodo, uma camada de um polímero metálico poroso, encaixado dentro do semicondutor, na estrutura Al/MEH-PPV³/PANI⁴/MEH-PPV/Ca. O terceiro eletrodo fazia o papel similar a uma grade em um tubo a vácuo, controlando o fluxo de corrente entre os outros dois eletrodos. Esse dispositivo apresentou um ganho de corrente de aproximadamente 4,5 mas, devido à baixa mobilidade dos portadores no MEH-PPV, as correntes são pequenas e as tensões de operação relativamente altas, da ordem de 20 V. A fácil processabilidade constituía a grande vantagem deste dispositivo, pois a deposição dos materiais orgânicos é feita por centrifugação em temperatura ambiente, uma técnica rápida e fácil, dispensando deposições por SPE e MBE utilizadas para os semicondutores inorgânicos. Em 1997, McElvain *et al.* [22] construíram um dispositivo similar, utilizando o fulereno C₆₀ no lugar do MEH-PPV. A estrutura desse dispositivo consiste de uma rede de polianina condutora porosa, colocada entre duas camadas semicondutoras (C₆₀) e ensanduichadas entre dois eletrodos metálicos. Como as mobilidades dos portadores de carga nos fulerenos são mais altas, comparadas aos polímeros conjugados, os dispositivos baseados em fulerenos apresentaram algumas vantagens como, tensões de operação mais baixas, da ordem de 5 V, e altas densidades de corrente. Mesmo assim o ganho neste dispositivo não passou de 0,3.

O ganho no modo base-comum em dispositivos híbridos orgânico/inorgânico foi aumentado para 0,99 em dispositivos baseados em fulereno. Em 2004, Meruvia *et al.* [23] construíram um dispositivo em arquitetura vertical, com um emissor de fulereno (C₆₀), uma camada fina de Au como base e silício tipo *n* como coletor. Esse dispositivo apresentava boas características elétricas, com baixas tensões de operação, da ordem de 5 V, e altas densidades de corrente. Outra grande vantagem deste dispositivo é a integração com a eletrônica atual, baseada no silício. Um ano depois um dispositivo similar foi construído, usando uma blenda polimérica (PEDOT:PSS⁵) como base, em substituição ao Au [24]. A função trabalho do PEDOT:PSS é aproximadamente 5 eV, muito próximo da função trabalho do Au, aproximadamente 5.1

³MEH-PPV- poli[2-metoxi-5-(2-etil-hexilóxi)1,4-fenilenovinileno]

⁴PANI - Polianilina

⁵PEDOT:PSS - Blenda polimérica condutora comercial, BAYTRON P

eV, por isso esse dispositivo é referido como transistor de base pseudo-metálica (p-MBT). Esse resultado mostra que o uso de materiais orgânicos tanto como emissor ou como base em dispositivos híbridos orgânico/inorgânico possui grandes vantagens em relação aos dispositivos puramente inorgânicos, tais como: a deposição do emissor é um processo que ocorre a baixas temperaturas e a base é depositada por centrifugação, métodos extremamente simples e de baixo custo.

A partir de então, outros materiais foram sendo utilizados na construção de dispositivos híbridos. Zorba e Gao [25] estudaram transistores baseados em vários semicondutores orgânicos, como por exemplo, pentaceno, peryleno, Alq e TPB e destacaram a importância da morfologia dos filmes orgânicos no desempenho dos dispositivos. Logo depois, Fujimoto *et al.* [26] reportaram um transistor orgânico em arquitetura vertical, com alto desempenho. O dispositivo é construído em uma estrutura simples, com uma camada metálica entre dois materiais orgânicos. Neste dispositivo o coletor é constituído de um semicondutor orgânico tipo n (Me-PTC) evaporado sobre um substrato de ITO. A base é composta de uma camada fina de Al, e o emissor C_{60} . Esse dispositivo apresentou altas densidades de corrente e um fator de amplificação de aproximadamente 180 para tensões de base de 3 V. A influência da espessura da base sobre α^6 e β^7 também foram estudados, sendo que os valores de α diminuíram com o aumento da espessura da base, destacando a dependência deste parâmetro no desempenho dos dispositivos. Vários trabalhos foram publicados neste período usando diferentes materiais na construção de dispositivos, desde transistores onde o transporte é dado majoritariamente por buracos [27, 28, 29] ou por elétrons [30] e até mesmo dispositivos com base magnética [28]. Serbena *et al.* [31] reportaram um dispositivo tipo p baseado em um derivado de Indenofluoreno. O emissor é constituído pela molécula 2,6-difenilindenofluoreno (DPIF), base de Sn e silício tipo p como coletor. Esses dispositivos apresentaram um ganho de corrente em modo emissor comum muito próximo do ideal, 0,99, e não possuem correntes de fuga significativas. Como a maioria dos dispositivos citados até aqui, ele funciona como um transistor de base permeável (PBT), ou seja, o transporte ocorre através de aberturas na camada da base (*pinholes*). Esses orifícios são formados no processo de preparação da base, portanto, densidades e tamanho das aberturas são difíceis de controlar. Chao *et al.* [32] construíram um dispositivo, ao qual chamaram de *space-charge-limited transistor*. Esse dispositivo possui uma grade de Al formada por uma

⁶ α - Ganho em modo base comum

⁷ β - Ganho em modo emissor comum

distribuição aleatória de aberturas submicrométricas, formadas por um método de litografia de microesferas. Esse dispositivo apresentou baixas tensões de operação, da ordem de 3 V, e um ganho de corrente de 506. A grande vantagem desse dispositivo, está no processo de construção da grade metálica, utilizando um método simples que permite o controle do tamanho e densidade das aberturas. Fujimoto *et al.* [33] também utilizaram a técnica de litografia de microesferas para produzir SIT's (Static Induction Transistor), dispositivos que operaram com baixas tensões e altas correntes de saída. Chao *et al.* [34] novamente fabricaram dispositivos com grades feitas com microesferas, modificando apenas o processo de deposição e obtendo dispositivos com alto desempenho.

Muitos dispositivos estão sendo construídos, com características variadas, e novos materiais [35, 36, 37], dispositivos com base dupla [38] e com heteroestruturas [39], visando sempre melhorar as características elétricas. Recentemente foram construídos dispositivos com uma base de um polímero condutor, polianilina sulfonada (*SPAN*) [40], que apresentaram um ganho de corrente em modo emissor comum equivalente a 8, independente da corrente de base e constante para tensões de coletor entre 1 e 5 V. Comportamento similar também foi obtido para dispositivos baseados em *DPIF* e *NPB* [41], com base de Ca/Al/Ca. O ganho foi menor, aproximadamente 2, mas constante para tensões de coletor entre 1 e 6 V.

Esses resultados mostram a versatilidade do uso de materiais orgânicos em dispositivos eletrônicos, mostrando que é possível obter dispositivos com características elétricas otimizadas, combinando a fácil processabilidade associada aos dispositivos orgânicos com o alto desempenho dos inorgânicos.

Deposição das esferas de poliestireno

Materiais nanoestruturados são bastante usados e têm aplicação em muitas áreas de ciência e tecnologia. Litografia por feixe de elétrons é um dos métodos mais populares para a fabricação de microestruturas, assim como, litografia por feixe iônico, raio-X, entre outros [42]. Embora estes métodos tenham muitas vantagens, exigem sistemas enormes e caros. Por outro lado, litografia de nanoesferas é um método rápido e de baixo custo para preparação de estruturas tais como grades em transistores de base permeável, como mostra a figura 2.1. As máscaras de monocamadas de esferas podem ser fabricadas usando diversas técnicas como: eletroforese, deposição eletrostática, sping-coating, evaporação controlada de um solvente, etc

[43]. Entretanto, alguns problemas são apontados neste método pela presença de defeitos estruturais tais como: vacâncias, desordem local das esferas, necessidade de substratos hidrofílicos, entre outros.



Figura 2.1: Desenho esquemático das esferas de poliestireno sobre o substrato de silício.

Muitos trabalhos têm sido desenvolvidos ao longo dos anos com técnicas para deposição de nanoesferas. Haginoya *et al.* [42], em 1997, utilizaram esferas de poliestireno em solução aquosa. As esferas foram depositadas sobre uma superfície hidrofílica de silício, a qual foi modificada através de um tratamento com água ultra-pura. A amostra foi colocada inclinada dentro de um recipiente contendo as esferas em suspensão aquosa e retirada após a evaporação completa do solvente. Uma camada de Pt-Pd foi depositada sobre as esferas, que foram removidas friccionando um pedaço de algodão embebido em acetona sobre a amostra. Ye *et al.* [44] utilizaram um método similar, mas neste caso o processo de evaporação do solvente é acelerado, levando o recipiente em um forno a uma temperatura de 55°C. As monocamadas são obtidas controlando o tamanho e a concentração das esferas em suspensão. Rybczynski *et al.* [43] utilizaram esferas de poliestireno suspensas em etanol. A solução é aplicada sobre a superfície do silício (o qual foi previamente colocado em uma solução de 10 % de dodecilsodiumsulfato por 24 h) com uma pipeta. Essa modificação no silício melhora a deposição das esferas. O substrato é lentamente imerso em uma cuba de vidro com 150 ml de água Milli-Q e as esferas de poliestireno formam uma monocamada desordenada sobre a superfície da água. Para consolidar as partículas, a tensão da superfície da água é alterada pela adição de 4 μ l de uma solução com 2% de dodecilsodiumsulfato, formando assim uma monocamada com áreas altamente ordenadas. Depois da evaporação do metal, as esferas são removidas pela imersão do substrato em tetrahidrofurano (THF), por 15 min.

Muitos outros trabalhos foram publicados, Weekes *et al.* [45] utilizaram esferas em solução aquosa e a remoção foi feita utilizando álcool em um banho ultrassônico. Hong *et al.*[46] usaram um método de atomização eletrohidrodinâmica para deposição, entre outros. Fujimoto *et al.* [26] utilizaram litografia de esferas para construir SIT's. As esferas foram dispersas em água ultra pura, e o substrato imerso na solução por 30 min até atingir a saturação. Logo depois a amostra é colocada em um béquer com água ultra pura a 98°C por 30 s, para evitar agregação das esferas. A remoção é feita com o auxílio de uma fita adesiva, sem causar danos mecânicos na superfície metálica. Outras técnicas usando litografia de esferas para construção de diversos dispositivos foram desenvolvidas e publicadas [32, 47, 33, 48]. Chao *et al.* [34] utilizaram um método similar ao descrito por Fujimoto *et al.*, mas neste caso as esferas são dispersas em etanol e a deposição é feita por imersão da amostra na solução por 10 s. A chave deste processo de fabricação está no fato de que substrato é transferido para um béquer com isopropanol fervendo por 10 s, um método similar ao sugerido por Fujimoto *et al.* [26]. A remoção das esferas após a deposição da camada metálica é feita com uma fita adesiva.

2.2 Junção Metal-Semicondutor

Quando um metal e um semicondutor são colocados em contato, ocorre uma transferência de cargas de um lado para outro de modo a igualar os níveis de Fermi dos dois materiais. O sentido do movimento das cargas depende dos valores relativos das funções trabalho, sendo que a função trabalho ϕ é a diferença de energia entre o nível de Fermi (E_F) do material e o nível de vácuo (E_V)[49]. Essa transferência cria camadas de cargas nos dois lados da junção resultando em uma barreira de potencial, chamada de barreira Schottky em homenagem ao físico W. Schottky.

Na figura 2.2 (a) estão mostrados o diagrama de bandas de energia de um metal e um semicondutor tipo n inicialmente separados e eletricamente neutros. A função trabalho do semicondutor ϕ_s é menor do que a função trabalho do metal ϕ_m para este caso.

E_{VAC} é o nível de vácuo, energia para o elétron em repouso fora do material. χ é a afinidade eletrônica do semicondutor, E_{Fm} e E_{Fs} são as energias do nível de Fermi do metal e do semicondutor respectivamente. E_C é energia do fundo da banda de condução, E_V é energia do topo da banda de valência.

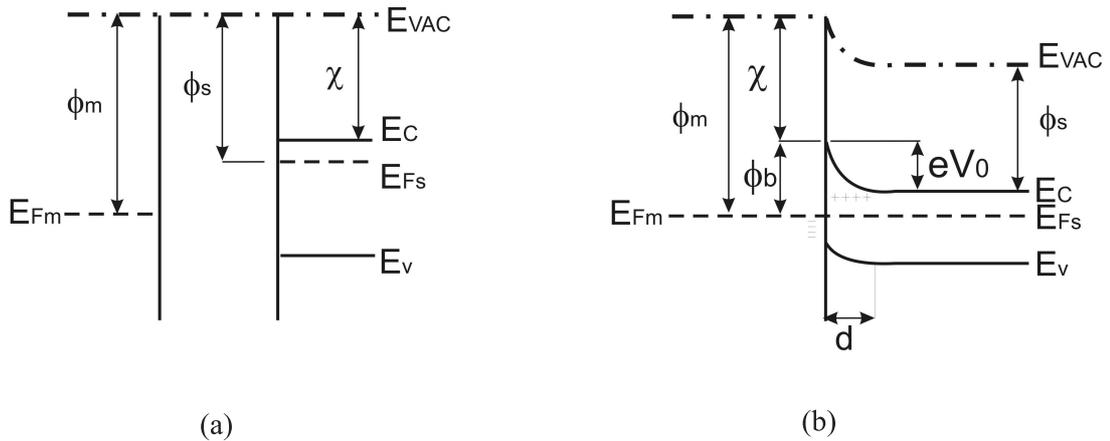


Figura 2.2: Diagrama de bandas de um metal e um semicondutor tipo n (a) separados (b) após o contato, o qual origina um contato retificador. ϕ_m é a função trabalho de metal, ϕ_s é a função trabalho do semicondutor, χ é a afinidade eletrônica do semicondutor, ϕ_b é a altura da barreira Schottky, V_0 é o potencial intrínseco, d a zona de depleção, E_{VAC} é a energia do nível de vácuo, E_{Fm} é a energia de Fermi do metal, E_C , E_V , E_{Fs} são as energias do fundo da banda de condução, do topo da banda de valência e do nível de Fermi do semicondutor, respectivamente.

Quando o metal e o semicondutor são colocados em contato, figura 2.2 (b), eles devem entrar em equilíbrio termodinâmico e seus níveis de Fermi se igualam [49]. Dessa forma, ocorre a transferência de elétrons do semicondutor (com menor função trabalho) para o metal. Com essa transferência ocorre um acúmulo de cargas positivas no semicondutor e negativas no metal. Essas cargas ionizam as impurezas doadoras numa camada chamada de zona de depleção. As camadas de carga nos dois lados produzem uma barreira de potencial $V_0 = \phi_m - \phi_s$ em equilíbrio que impede a continuação do movimento de transferência. Esse potencial pode ser reduzido ou aumentado pela aplicação de uma tensão externa com polarização direta ou reversa, respectivamente.

No caso de um contato metal-semicondutor tipo n com $\phi_m < \phi_s$ o potencial de contato é negativo e não há barreira de potencial. Contatos desse tipo são chamados ôhmicos, porque sua resistência não depende do sentido da corrente.

Essa discussão pode ser estendida para junções metal-semicondutor tipo p , sendo que, neste caso o efeito ôhmico e o retificador ocorrem para $\phi_s < \phi_m$ e $\phi_s > \phi_m$, respectivamente.

2.3 Transistores

2.3.1 Transistores de Base Metálica

O transistor de base metálica convencional (MBT) consiste em uma camada fina de metal, a base, entre dois semicondutores, o emissor e o coletor. Como em um transistor bipolar, o transistor de base metálica é um dispositivo de três terminais com a junção base-emissor polarizada diretamente e a junção base-coletor polarizada reversamente. A diferença é que no transistor bipolar as junções são do tipo *pn* enquanto que no transistor de base metálica típico são junções Schottky [2]. A figura 2.3 mostra o diagrama de bandas de energia para o transistor de base metálica.

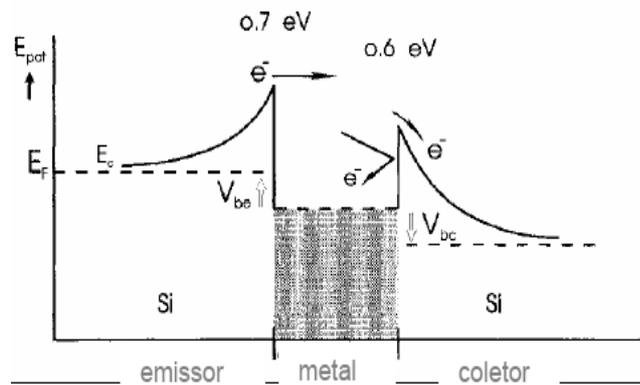


Figura 2.3: Diagrama de bandas de energia de um transistor de base metálica. Figura adaptada da referência [4].

Com a polarização direta no emissor, elétrons ou buracos são injetados do semiconductor para dentro da base perpendicularmente às camadas, através da interface. A energia desses portadores é determinada pela barreira Schottky entre o emissor e a base. Os que sobrepõem essa barreira entram na base como portadores “quentes”, ou seja, com energias acima do nível de Fermi do metal (caso de elétrons) ou abaixo (caso buracos). Dentro da base esses portadores podem sofrer interações do tipo elétron-fônon (buraco-fônon), elétron-elétron (buraco-buraco) ou elétron-impureza (buraco-impureza). Esses mecanismos podem provocar perda de energia dos portadores, sendo que aqueles portadores que conseguem atravessar a base com energia suficiente para sobrepor a segunda barreira Schottky são coletados [4]. Existem vários fatores limitantes que podem provocar perda de energia durante o transporte eletrônico através da base. Supondo que o transporte através da base

seja feito por elétrons, a corrente que atinge o coletor é dada por [7],

$$J_{nC} = \alpha_T J_{nE} = \alpha_B \alpha_{BC} \alpha_C J_{nE} \quad (2.1)$$

onde J_{nE} é a densidade de corrente de emissor, J_{nC} é a densidade de corrente de coletor e α_T é o fator de transporte pela base.

O fator α_B é devido ao espalhamento eletrônico na base e é dado por [7],

$$\alpha_B = \exp(-d/l_B) \quad (2.2)$$

onde d é a espessura da camada da base e l_B é o livre caminho médio dos portadores na base metálica. O fator α_{BC} descreve a reflexão quantum-mecânica na interface base-coletor, dado por [7],

$$\alpha_{BC} \approx 1 - \left[\frac{1 - \sqrt{1 - (q\phi_{BC}/E)}}{1 + \sqrt{1 - (q\phi_{BC}/E)}} \right]^2 \quad (2.3)$$

onde E é a energia do elétron em relação ao nível de Fermi do metal e é, em primeira aproximação, igual à altura de barreira entre base e emissor $q\phi_{BE}$. Dessa forma, de acordo com a equação 2.3, para um dispositivo simétrico onde $E \approx q\phi_{BE} \approx q\phi_{BC}$, α_{BC} é aproximadamente zero. Por esta razão, uma assimetria na configuração das alturas de barreiras é necessária para um alto α_T .

O fator α_C está relacionado com o espalhamento de volta para a base, dentro de uma distância x_m , devido ao efeito de força imagem, é dado por

$$\alpha_C = \exp(-x_m/l_C) \quad (2.4)$$

onde l_C é o livre caminho médio de elétrons no coletor.

Esses fatores são requisitos importantes para o bom desempenho destes dispositivos, e devem ser levados em conta quando da escolha dos materiais e da configuração dos dispositivos.

2.3.2 Transistores de Base Permeável

Os transistores de base permeável (PBT) são estruturalmente similares aos transistores de base metálica. Nestes dispositivos a base é uma grade de metal que forma barreira Schottky com o emissor e o coletor. O transporte de carga

ocorre predominantemente através de aberturas na camada de base, devido à uma redução local na barreira de energia para transferência de portadores do emissor para o coletor. O fluxo de corrente entre emissor e coletor é controlado através do potencial aplicado à base. A figura 2.4 mostra um diagrama esquemático das bandas de energia de um transistor de base permeável.

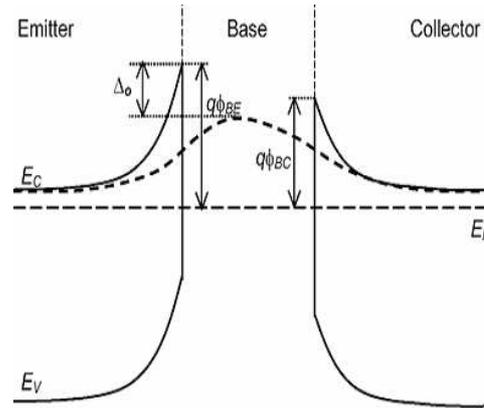


Figura 2.4: Diagrama de bandas de energia de um transistor de base permeável. Figura adaptada da referência [2].

Essas aberturas na camada de base, também chamadas de “pinholes”, podem ocorrer naturalmente no processo de confecção da base. Assim, os transistores de base permeável não são facilmente distinguíveis dos transistores de base metálica, isso porque uma observação direta dessas aberturas não é possível na maioria das vezes. As dimensões, densidade e distribuição dos orifícios podem variar enormemente, dependendo do material da base e dos processos de produção [2]. No entanto, para determinar a existência desses orifícios, medidas elétricas podem ser feitas. Em um transistor de base metálica, espera-se que a tensão entre emissor e base (V_{BE}), para uma determinada corrente de emissor (I_E) constante, seja independente da tensão entre base e coletor (V_{CB}), devido ao efeito de blindagem do campo elétrico na camada metálica, ou seja,

$$\left. \frac{\partial V_{BE}}{\partial V_{CB}} \right|_{I_E} = 0 \quad (2.5)$$

Esse não é o caso dos transistores de base permeável, onde a altura de barreira entre emissor e coletor pode ser modulada pela tensão no coletor. Em consequência

disto, é necessária uma correção em V_{BE} para manter a corrente de emissor (I_E) constante quando V_{CB} varia. Dessa forma,

$$\left. \frac{\partial V_{BE}}{\partial V_{CB}} \right|_{I_E} \approx 1 \quad (2.6)$$

Sob condições normais de operação, o transistor de base permeável comporta-se como um MESFET (Metal-Semiconductor-Field-Effect-Transistor) com um comprimento de canal muito curto. Os terminais do emissor, base e coletor podem ser descritos como a fonte, a porta e o dreno, respectivamente, em um FET. Os canais são aberturas verticais na grade metálica. A largura efetiva do canal é controlada pela largura de depleção em torno da base metálica. Sem tensão aplicada, a região de depleção ocupa toda a região e o canal é eliminado, figura 2.5(a). Com a aplicação de uma tensão direta, a largura de depleção é reduzida e há uma abertura do canal figura, 2.5 (b).

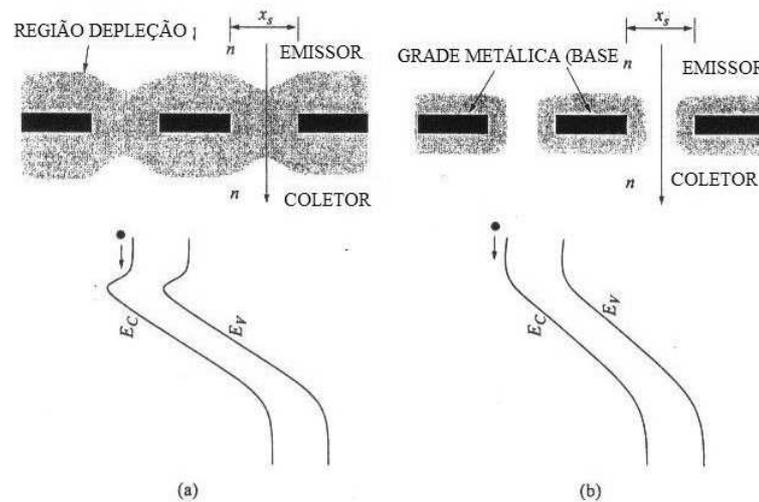


Figura 2.5: Região de depleção em torno da grade metálica quando o transistor está (a) desligado (b) ligado. O diagrama de bandas de energia mostra que existe uma barreira de potencial para elétrons somente quando a região de depleção está sobreposta. Figura adaptada da referência [7].

Operação e caracterização

Os transistores podem operar em um circuito amplificador de três maneiras distintas: emissor-comum, base-comum e coletor-comum. No modo base-comum, o terminal da base é comum aos terminais de entrada e saída do dispositivo. Nesta configuração, a junção emissor-base é diretamente polarizada e a junção base-coletor reversamente polarizada, figura 2.8. A corrente de entrada é a corrente de emissor I_E e a corrente de saída é a corrente de coletor I_C . A curva característica é dada pela corrente de coletor I_C em função da tensão entre base e coletor V_{CB} . A figura 2.6 mostra as curvas $I(V)$ características de um transistor bipolar $n - p - n$ operando na configuração de base-comum.

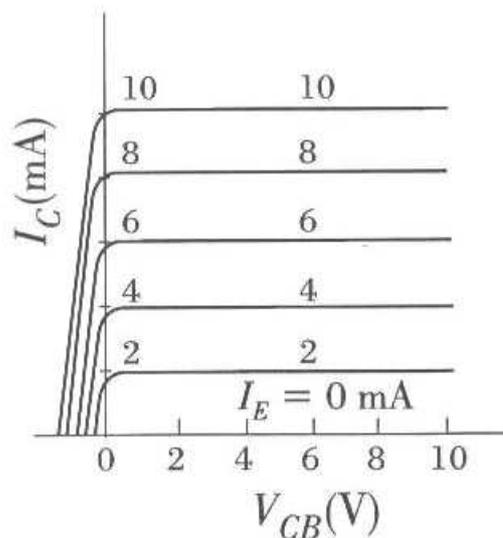


Figura 2.6: Curva característica $I(V)$ de um transistor bipolar $n-p-n$ operando em modo base-comum. Figura retirada da ref. [1].

A corrente de fuga do dispositivo é definida como a corrente de coletor I_C para uma corrente de emissor $I_E = 0$, em um caso ideal a corrente de fuga é nula. O ganho do transistor é, por definição, a razão entre a corrente de saída e a corrente de entrada, para uma tensão de saída constante. O ganho de corrente é dado então, por,

$$\alpha = \left. \frac{\partial I_C}{\partial I_E} \right|_{V_{CB}} \quad (2.7)$$

Esse ganho depende basicamente de dois fatores: eficiência de injeção do emissor e capacidade de transporte da base [4].

Na configuração de emissor comum, o terminal do emissor é comum aos terminais de entrada e saída do dispositivo. Neste caso a corrente de entrada é a corrente de base I_B e a corrente de saída é, também, a corrente de coletor I_C . A figura 2.7 mostra as curvas características $I(V)$ de um transistor bipolar $n - p - n$ operando em modo emissor-comum.

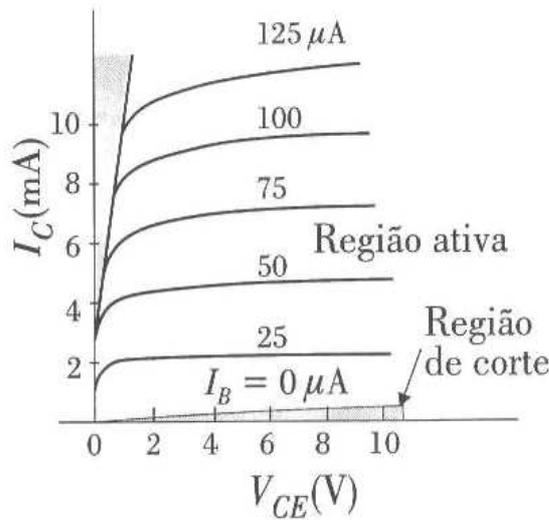


Figura 2.7: Curva característica $I(V)$ de um transistor $n-p-n$ operando em modo emissor-comum. Figura retirada da ref. [1].

A corrente de fuga neste caso é definida como a corrente de coletor I_C para uma corrente de base $I_B = 0$. A eficiência de um dispositivo operando em modo emissor comum é dada pela razão entre as correntes de saída I_C e as correntes de entrada I_B , para uma tensão entre emissor e coletor V_{CE} constante, e é denominada pela letra grega β ,

$$\beta = \left. \frac{\partial I_C}{\partial I_B} \right|_{V_{CE}} \quad (2.8)$$

Como I_B é muito menor do que I_E , β é muito maior do que α . As correntes nos transistores estão relacionadas pela equação,

$$I_E = I_C + I_B \quad (2.9)$$

desta forma, os ganhos de corrente α e β , podem ser expressos um em função do outro,

$$\beta = \frac{\alpha}{(1 - \alpha)} \quad (2.10)$$

como α geralmente assume valores próximos de um, β será sempre maior que um. Dessa forma, uma corrente pequena na base pode gerar uma corrente muito maior no coletor.

A figura 2.8 mostra a estrutura de medidas e a convenção dos sinais das correntes e tensões utilizadas na caracterização elétrica dos transistores.

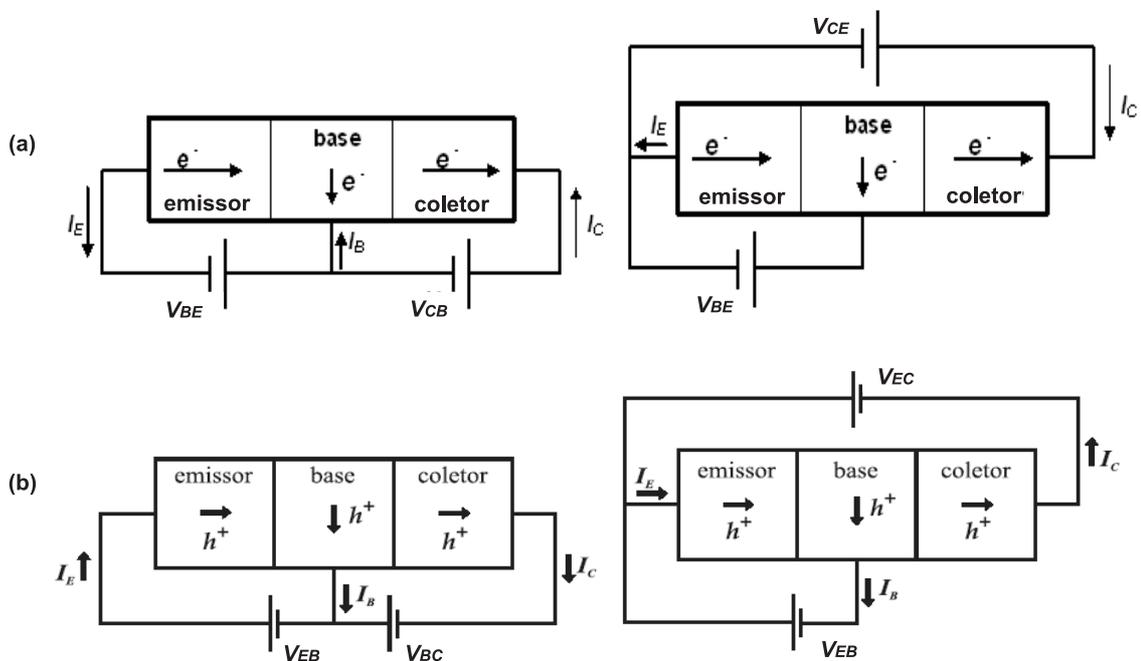


Figura 2.8: Estrutura e convenção de sinais utilizada na caracterização elétrica dos dispositivos, em modo base-comum e emissor-comum (a) Dispositivo tipo n (b) Dispositivo tipo p. As flechas indicam o sentido positivo das correntes. Enquanto operando diretamente polarizado as correntes do transistor são todas positivas.

Na configuração de coletor-comum, o terminal do coletor é comum aos terminais de entrada e saída do dispositivo. O modo de operação desta configuração é análogo ao modo emissor-comum, só que neste caso a corrente de saída é a corrente de emissor I_E , sendo que a corrente de entrada é, também, a corrente de base I_B .

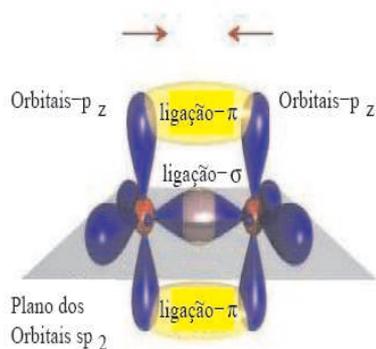


Figura 2.10: (a) Formação de uma ligação dupla entre dois átomos de carbono. Figura adaptada da ref [50].

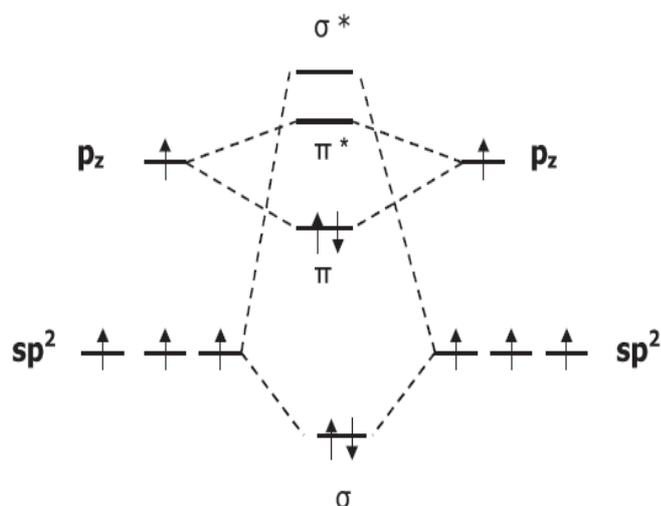


Figura 2.11: Estrutura energética e a formação dos orbitais ligante e anti-ligante. Figura adaptada da ref [50].

Occupied Molecular Orbital) o maior nível energético ocupado, e o LUMO (Lowest Unoccupied Molecular Orbital) o menor nível energético desocupado.

Devido a desordem estrutural e possíveis defeitos na conjugação do material, os níveis HOMO e LUMO não são bem definidos, apresentando uma distribuição gaussiana de estados energéticos. Os defeitos criam níveis intermediários localizados

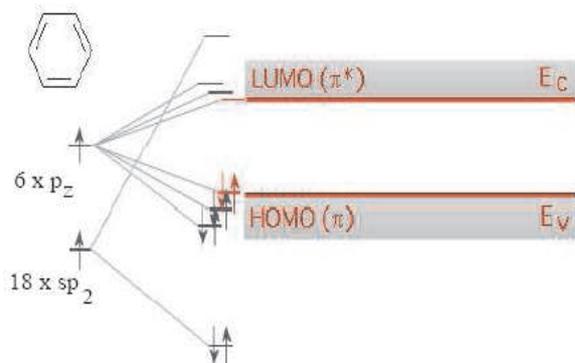


Figura 2.12: Níveis energéticos formados a partir da sobreposição dos orbitais p_z no anel fenilênico. Figura adaptada da ref [50].

entre os níveis HOMO e LUMO, estes defeitos podem ser eletricamente ativos agindo como armadilhas de carga, figura 2.13.

2.4.1 Transporte de Carga em Materiais Orgânicos

Em materiais cristalinos (metais, semicondutores), a condução elétrica é diferente daquela dos materiais amorfos como os polímeros. Os elétrons em uma rede cristalina estão livres e se movem em um potencial periódico. Esses elétrons possuem estados estacionários como consequência da periodicidade do potencial e são estendidos, delocalizados em todo cristal.

Em semicondutores orgânicos amorfos, estados localizados distribuídos de forma randômica surgem devido ao potencial no qual o elétron se move ser desordenado. O transporte de carga entre esses estados localizados ocorre via saltos termicamente ativados. Esse modelo de transporte é chamado de “*hopping*”, onde o portador de carga move-se de uma molécula para outra, saltando ou tunelando a barreira entre os estados energéticos localizados no interior do material [51]. Esses saltos são assistidos por fônons⁸ e dependem da sobreposição das funções de ondas dos sítios inicial e final [52].

O transporte elétrico em dispositivos orgânicos pode ser limitado pela injeção de portadores devido às barreiras de potencial nas interfaces [53]. Porém, quando o

⁸fônons - quantum de vibração da rede

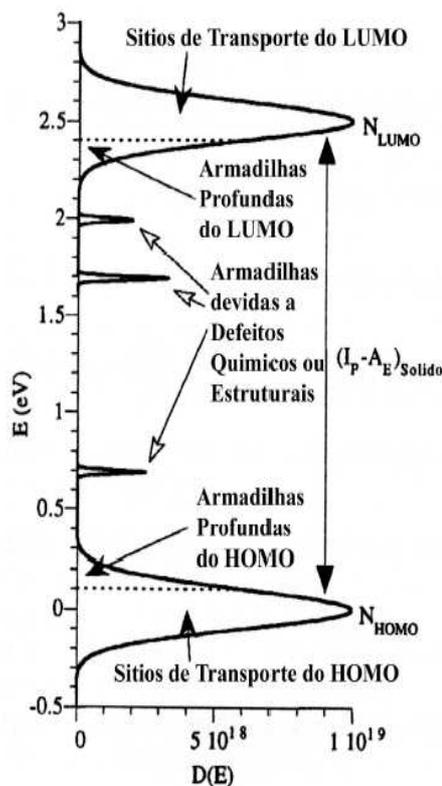


Figura 2.13: Distribuição gaussiana do HOMO e do LUMO e os níveis de armadilhas em um material orgânico conjugado. Figura adaptada da ref. [52].

campo é muito alto ou as barreiras são muito baixas, o transporte é dominado pela carga acumulada (carga espacial). O limitante de eficiência neste caso é a mobilidade efetiva dos portadores de carga no material. A mobilidade é a razão entre a velocidade dos portadores e o campo elétrico aplicado, e é uma característica importante nestes materiais.

Se o contato eletrodo/material orgânico for ôhmico, a quantidade de portadores emitidos será maior do que a quantidade de portadores intrínsecos no material, esse excesso de portadores de carga emitidos criará um campo elétrico reduzindo a taxa de emissão a partir do eletrodo. A corrente elétrica é então controlada pelo transporte através do semicondutor. Esse fenômeno é chamado de corrente limitada por carga espacial. O que limita a condução elétrica neste caso é a mobilidade. Quanto maior a mobilidade, menor o acúmulo de carga, conseqüentemente a corrente é maior. Assumindo a inexistência de armadilhas, a densidade de corrente é dada

por [54]:

$$J = \frac{9}{8} \epsilon \mu \frac{V^2}{d^3} \quad (2.11)$$

onde J é a densidade de corrente, ϵ é a constante dielétrica do material, μ é a mobilidade, V é a tensão no dispositivo e d é a espessura da camada transportadora.

Quando a altura de barreira de potencial na interface metal/material orgânico é muito maior que a energia térmica dos portadores, a limitação na corrente é dada por injeção. Nos materiais orgânicos, os dois processos que limitam a corrente por injeção, mais conhecidos na literatura são a injeção termoiônica, descrito por Richardson-Schottky e o tunelamento descrito por Fowler-Nordheim [52].

Quando a altura de barreira na interface é da ordem da energia térmica dos portadores, o processo é dominado pela injeção termoiônica. Neste caso os portadores possuem energia suficiente para “saltar” sobre a barreira de potencial na interface metal/orgânico. A densidade de corrente é dada por [55]:

$$J = q N_\nu \mu F \exp\left(\frac{-\varphi}{k_B T}\right) \exp\left(\frac{\beta F^{1/2}}{k_B T}\right) \quad (2.12)$$

onde q é a carga elementar, N_ν é a densidade de estados, μ é a mobilidade, F é o campo elétrico, φ é a altura de barreira de potencial, T a temperatura e β é definido pela relação:

$$\beta = \left(\frac{q^3}{4\pi\epsilon}\right)^{1/2} \quad (2.13)$$

O modelo de tunelamento é válido para altos campos ou baixas temperaturas. Nesse processo, assume-se que o portador de carga tunela através de uma barreira triangular entre o eletrodo e o nível energético do material (modelo de Fowler-Nordheim). A altura de barreira na interface deve ser muito maior que a energia térmica dos portadores ($k_B T$). Neste caso a densidade de corrente em função do campo elétrico é dado por [56]:

$$J \propto F^2 \exp\left(-\frac{K}{F}\right) \quad (2.14)$$

onde J é a densidade de corrente, F é o campo elétrico no material e K é um parâmetro que depende da forma da barreira de potencial na interface.

Capítulo 3

Métodos Experimentais

Neste capítulo serão apresentados os materiais utilizados e os detalhes dos processos experimentais envolvidos na construção e caracterização dos dispositivos.

3.1 Materiais Utilizados

Há algumas décadas atrás o uso de polímeros na indústria eletrônica era restrito ao encapsulamento de dispositivos, dielétricos para capacitores, substratos para circuitos eletrônicos, etc. Hoje com a descoberta de novos materiais orgânicos com propriedades semicondutoras, as aplicações para polímeros e moléculas de baixo peso molecular é mais ampla, sendo estes usados em memórias orgânicas, transistores, leds, dispositivos fotovoltaicos entre outros [50]. Estes materiais apresentam uma grande diversidade de estruturas químicas sintetizadas e níveis de energia relevantes para o transporte e injeção de cargas. Entre as vantagens do uso dos materiais orgânicos em dispositivos eletrônicos estão o baixo custo e a facilidade no processamento.

3.1.1 Microesferas de poliestireno

As microesferas de poliestireno utilizadas neste trabalho são adquiridas comercialmente da Merck, em solução, a uma concentração sólida de 10%. As microesferas de poliestireno funcionalizadas (Funcionalized Estapor Microspheres - K6 020 e K6 100) são extremamente uniformes, com diâmetro de 0,214 e 1,130 μm . As esferas utilizadas na construção dos dispositivos possuem diâmetro de 0,214 μm . Essas mi-

croesferas funcionalizadas têm superfícies modificadas com Quaternary Ammonium $[(-\text{CH}_3)_3\text{N}^+]$ [57].

Também foram utilizados neste trabalho esferas de poliestireno produzidas no Departamento de Química da Universidade de São Paulo. Essas são esferas de poliestireno recobertas com quitosana, que em pH menor do que 5 ficam carregadas positivamente. O diâmetro médio dessas esferas fica em torno de 400 nm. Essas esferas foram utilizadas na investigação dos processos de deposição, e ainda não foram utilizadas na construção dos dispositivos.

3.1.2 2,6-Difenilindenofluoreno - DPIF

A molécula orgânica 2,6 - Difenilindenofluoreno (DPIF) foi utilizada como emissor nos dispositivos tipo *p* descritos neste trabalho. Os níveis de energia deste material são de -5.2 eV para o HOMO (orbital mais alto ocupado) e -2.0 eV para o LUMO (orbital mais baixo desocupado)[58], e como a maioria dos semicondutores orgânicos, espera-se que o transporte ocorra majoritariamente por portadores positivos (buracos). Os níveis de energia do DPIF favorecem a injeção de buracos de um eletrodo metálico de alta função trabalho para dentro da camada orgânica. A molécula de DPIF apresenta uma boa estabilidade térmica. Dessa forma, filmes de DPIF podem ser feitos por sublimação térmica à vácuo. A figura 3.1 mostra a estrutura química da molécula de DPIF.

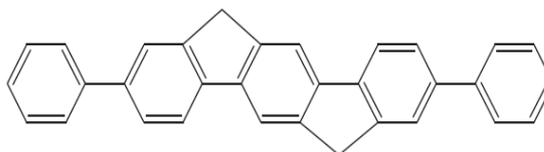


Figura 3.1: *Estrutura química da molécula 2,6 Difenilindenofluoreno (DPIF), usada como emissor orgânico nos dispositivos tipo p.*

3.1.3 Fulereno C_{60}

O fulereno C_{60} foi o material escolhido para emissor nos dispositivos tipo *n*. Ele é uma molécula estável e altamente simétrica constituída de sessenta carbonos que assumem a estrutura de um icosaedro regular [4], sendo sua estrutura

tridimensional similar a uma bola de futebol. No estado sólido estas moléculas estão arranjadas numa estrutura cúbica de face centrada.

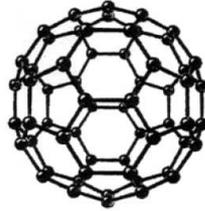


Figura 3.2: *Desenho esquemático de uma molécula de fulereno C_{60} , figura retirada da referência [4].*

O potencial de ionização da molécula é de 7,6 eV e a sua afinidade eletrônica é de 2,65 eV [4], o que atribui um caráter semiconductor à molécula de C_{60} , com sessenta elétrons- π delocalizados ao longo da molécula. Os filmes de C_{60} podem ser formados por evaporação térmica à vácuo, resultando em filmes bastante uniformes e com alto grau de pureza.

3.2 Preparação de Amostras

3.2.1 Limpeza dos Substratos

O passo inicial para a construção dos dispositivos é a limpeza do substrato de silício a ser utilizado. As lâminas de silício são cortadas em peças de 1 cm x 1 cm, em seguida são colocadas em acetona em banho de ultra-som por 20 minutos para remoção de sujeira e gordura. Logo depois as lâminas são colocadas em isopropanol, novamente em banho de ultra-som por 20 minutos para a remoção dos resíduos de acetona. As lâminas são, então, secas em jato de ar comprimido. Para a remoção da camada de óxido de silício (SiO_2) formada na superfície das lâminas, estas são banhadas em uma solução de ácido fluorídrico (HF) dissolvido em água destilada (H_2O) em uma concentração de 5%. Esse processo termina quando a superfície do silício sai seca indicando que a camada de óxido foi removida. As lâminas são então secas em jato de ar comprimido e já estão prontas para a deposição dos materiais.

Neste trabalho foram utilizados silício tipo n e silício tipo p . O silício tipo n

é dopado com fósforo, tem orientação 100, resistividade 8-12 Ω .cm. O silício tipo *p* é dopado com boro, tem a orientação 100, resistividade 4-6 Ω .cm. O silício é adquirido da Heliodinâmica na forma de uma bolacha cristalina, e é cortado nas dimensões desejadas. As bandas de valência e condução no silício ficam em torno de -5,2 eV e -4,1 eV, respectivamente [59].

3.2.2 Construção dos Dispositivos

Após a limpeza dos substratos de silício, as microesferas de poliestireno são depositadas sobre o substrato. Elas servirão como máscara para a construção da base permeável. Em seguida deposita-se sobre as microesferas a camada metálica da base. As microesferas são, então, retiradas com o auxílio de uma fita adesiva. Sobre uma região do substrato é depositado uma camada isolante de PMMA, para evitar o contato direto do eletrodo metálico com a camada metálica da base. Em seguida deposita-se a camada orgânica do emissor e sobre o emissor deposita-se o contato superior utilizando uma máscara de sombreamento. O contato ôhmico com o silício é feito usando uma liga eutética de Ga:In, e os contatos com o circuito externo são feitos usando fios de Au colados com cola carbono. A figura 3.3 mostra os passos na produção do dispositivo.

3.2.3 Deposição das microesferas de poliestireno

A deposição das microesferas de poliestireno foi feita a partir de duas técnicas diferentes: “electrospinning” e por imersão do substrato na solução de esferas. Foram testadas duas soluções: solução aquosa e solução em etanol. A técnica de electrospinning e a solução em etanol mostraram-se mais eficientes na deposição e no arranjo das microesferas sobre o substrato.

A deposição por electrospinning foi feita no LITS - Laboratório de Inovação Tecnológica em Sensores da UFPR. Neste método utiliza-se uma seringa na qual é colocada a solução com as microesferas, um anteparo onde é fixado o substrato, uma fonte de tensão e uma fonte de alimentação para a bomba. O anteparo é colocado aproximadamente a 12 cm da seringa. Uma diferença de potencial de 6 kV é aplicada entre a seringa e o anteparo. Um motor contínuo alimentado por uma fonte onde é aplicada uma tensão de 1,5 V empurra o êmbolo da seringa para a deposição das microesferas a uma taxa de 7 μ l por minuto. A figura 3.4 ilustra a montagem

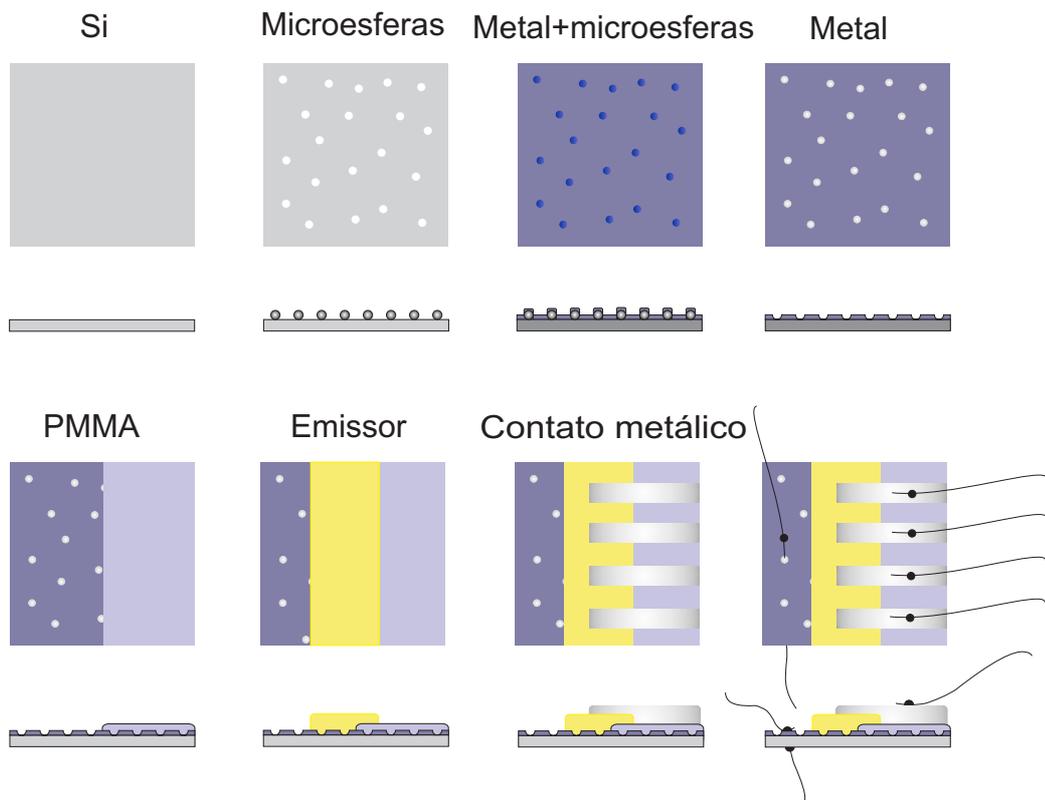


Figura 3.3: *Etapas da construção dos dispositivos: limpeza do silício, deposição das microesferas, evaporação da camada da metálica da base, remoção das microesferas, deposição da camada isolante de PMMA, evaporação da camada orgânica do emissor, evaporação dos contatos metálicos, deposição da liga eutética de Ga:In e colagem dos fios de Au.*

experimental usada na deposição. Esses parâmetros foram utilizados em todas as deposições por eletrospinning, variando apenas o tempo de deposição.

A deposição é feita a partir do uso de forças eletrostáticas, as esferas em suspensão na solução são introduzidas em um campo elétrico gerado entre a ponta da agulha e o anteparo coletor. Esse campo elétrico induz uma carga na solução, as partículas são então carregadas e sofrem os efeitos do campo. A figura 3.5 mostra um desenho esquemático da deposição por eletrospinning das esferas sobre o substrato.

Jatos com a solução são lançados da agulha, em direção a amostra. Neste trajeto o solvente evapora e as esferas são depositadas sobre o substrato. O controle da densidade de esferas sobre a amostra é feito variando o tempo de deposição. A deposição por eletrospinning foi feita sobre um substrato de silício tipo n , utilizando

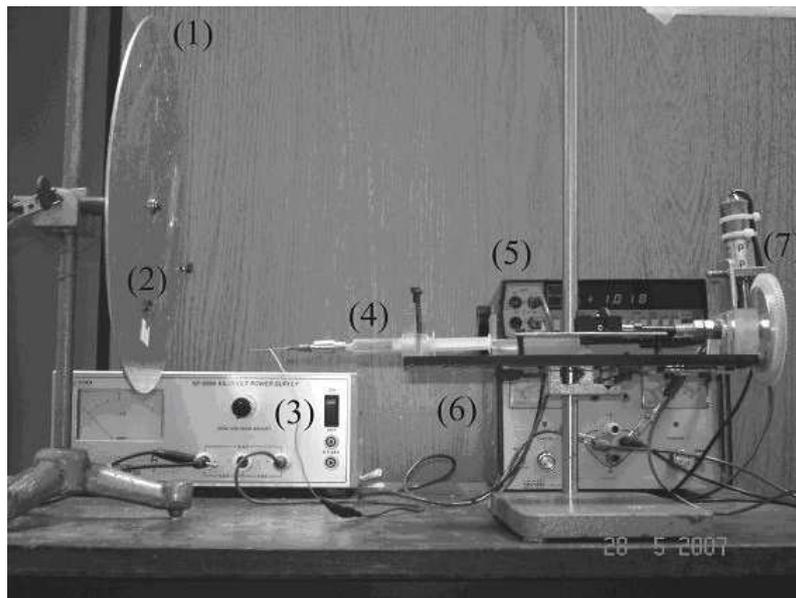


Figura 3.4: Equipamento utilizado no processo de deposição por “electrospinning”: (1) anteparo coletor, (2) amostra, (3) fonte de alta tensão, (4) seringa, (5) voltímetro para controle da tensão sobre a bomba, (6) fonte de alimentação da bomba, (7) bomba de seringa.

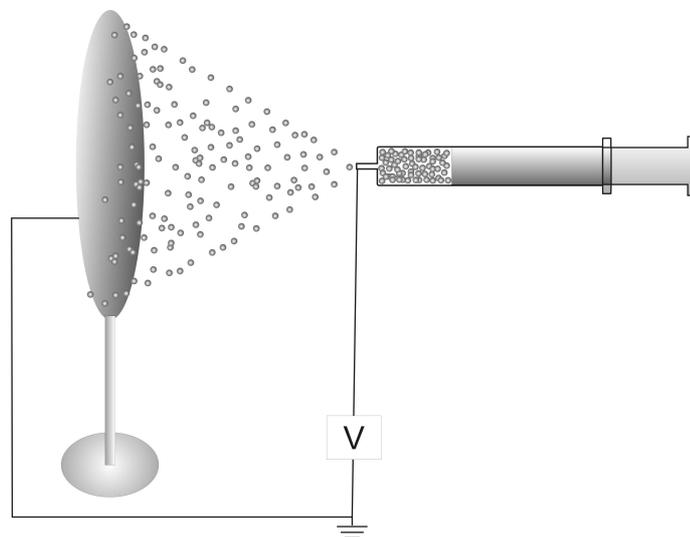


Figura 3.5: Desenho esquemático da montagem experimental para o processo de deposição das microsferas de poliestireno por eletrospinning.

esferas de $0,214 \mu\text{m}$ suspensas em etanol a uma concentração sólida de $0,004\%$. As deposições foram feitas com tempos de 3 min, 6 min e 9 min.

Para a deposição a partir de solução foram testados dois solventes: água e etanol. A deposição a partir de solução aquosa foi baseada no trabalho descrito por Ye *et al.* [44]. O substrato de silício tipo *n* é mergulhado na solução contendo $0,01\%$ de esferas suspensas em água. A amostra é deixada verticalmente no recipiente até que o solvente evapore completamente formando a camada de esferas, figura 3.6. O processo de evaporação do solvente é acelerado, levando o recipiente em um forno aquecido a uma temperatura de 55°C .

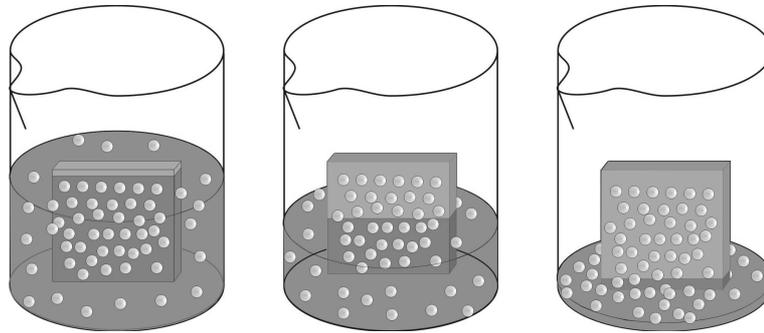


Figura 3.6: *Desenho esquemático da montagem experimental usada para deposição das esferas sobre o substrato de silício utilizando uma solução aquosa. À medida que o solvente evapora a camada de esferas é depositada sobre o substrato.*

Na deposição a partir da imersão do substrato na solução com etanol, utilizam-se dois béqueres, um com as microesferas em solução e o outro com álcool isopropílico. A lâmina de silício tipo *n* foi mergulhada no béquer com a solução de microesferas por 10 segundos e em seguida colocada no béquer com álcool isopropílico (fervente) por mais 10 segundos [60]. Esse tempo de imersão pode variar, dependendo da densidade de esferas desejada para o filme. Para todas as amostras feitas neste trabalho, utilizamos tempos deposição de 10 segundos. A figura 3.7 mostra um desenho esquemático do arranjo experimental, sendo que logo depois do procedimento a lâmina é seca com uma pistola de ar comprimido. Foram utilizadas esferas de poliestireno suspensas em etanol a uma concentração sólida de $0,004\%$.

A remoção das microesferas de poliestireno é feita após a deposição da camada metálica da base com o auxílio de uma fita adesiva multiuso Scotch da 3M [61]. A remoção é feita friccionando a fita adesiva sobre o substrato e puxando em seguida. Como a espessura do filme metálico é menor do que o diâmetro das esferas,

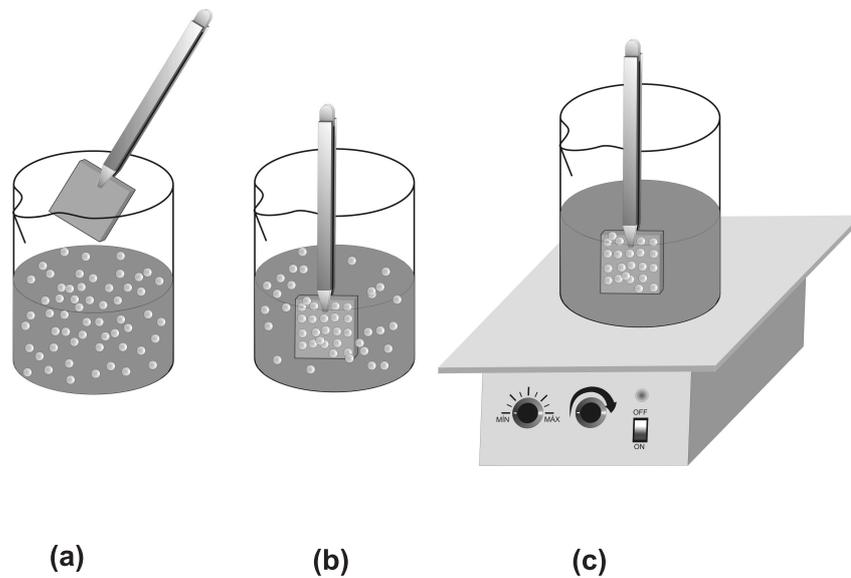


Figura 3.7: *Desenho esquemático da montagem experimental usada para a deposição das esferas sobre o substrato de silício utilizando solução de etanol, (a) béquer com a solução de microesferas em etanol, (b) imersão do substrato na solução, (c) lavagem do substrato em isopropanol fervente.*

a fita arranca somente as esferas e o metal sobre elas, sem causar danos mecânicos ao filme, figura 3.8. Outras técnicas de remoção das esferas foram utilizadas como: imersão das lâminas em THF (Tetrahydrofurano) e Tolueno, mas não apresentaram resultados satisfatórios, como será visto no capítulo 4.

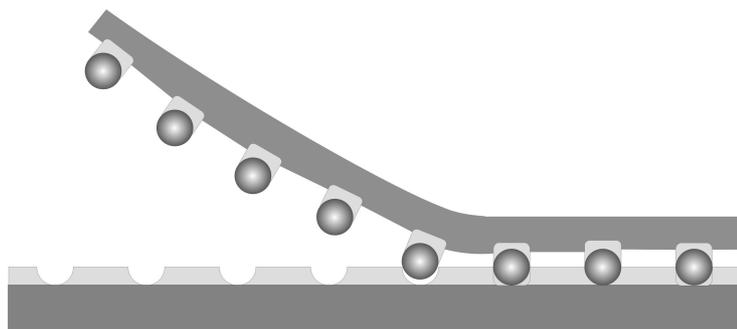


Figura 3.8: *Desenho esquemático do processo de remoção das esferas sobre o substrato de silício, após a deposição da camada metálica, utilizando uma fita adesiva.*

3.2.4 Deposição dos Materiais

A deposição dos filmes metálicos e das camadas orgânicas do DPIF e C₆₀ é feita por evaporação térmica à vácuo. Neste método o material é posto em um cadinho de tântalo (Ta), tungstênio (W) ou molibidênio (Mo) e aquecido em vácuo. A pressão na câmara fica em torno de 10⁻⁶ torr e o controle da espessura dos filmes é feito controlando a quantidade de material colocado no cadinho e a altura do substrato em relação ao cadinho.

A deposição da camada isolante de PMMA¹ é feita por “casting”. Neste método uma quantidade do material é dissolvido em acetona ou clorofórmio e em seguida é colocado sobre a amostra na região desejada com uma espátula. Após a secagem do solvente o filme é formado. Como o PMMA serve apenas para isolar o contato superior da camada metálica da base, a espessura do PMMA, em geral, não é controlada.

A deposição da camada de PEDOT:PSS utilizada nos dispositivos tipo *n* é feita por centrifugação. Neste método uma quantidade do material é colocado sobre o substrato com uma pipeta. O substrato é rotacionado e o material é espalhado sobre a amostra formando o filme. A espessura é controlada variando a quantidade de material, velocidade e tempo de rotação. Antes de ser depositado sobre o substrato, o recipiente com a solução de PEDOT:PSS é colocado em uma cuba ultrassônica por 1 min para dissolução e homogeneização do material. Em seguida o PEDOT:PSS é filtrado, utilizando uma seringa com papel filtro e algodão. As medidas de espessura dos filmes são feitas em um perfilômetro Dektak³ da Veeco Instruments.

3.3 Medidas de Espessura

As medidas de espessura dos dispositivos são feitas utilizando um perfilômetro Dektak³ da Veeco Instruments. Neste equipamento uma ponta de diamante percorre a superfície da amostra e traça seu perfil. Riscos são feitos na amostra até o filme ser eliminado revelando o substrato. Ao se fazer o perfil da superfície, a espessura é medida como a diferença entre o fundo do risco e a linha média da superfície, conforme figura 3.9.

¹PMMA - Poli-metil-metacrilato

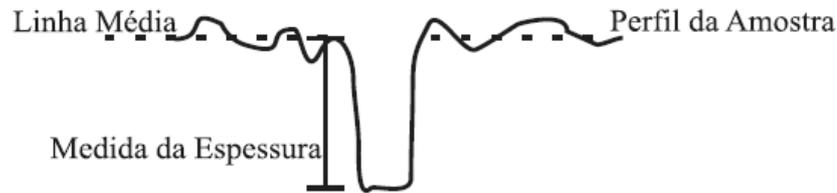


Figura 3.9: Desenho esquemático do perfil de uma medida de espessura, utilizando um perfilômetro. A espessura é estimada entre a parte mais profunda (risco) e a linha média da superfície. Figura adaptada da ref [62].

3.4 Medidas Eléctricas

A caracterização eléctrica dos dispositivos foi feita utilizando um Analizador de Parâmetros Semicondutores 4155C da Agilent Technologies. Foram feitas medidas a dois e três terminais. Nas medidas a dois terminais, uma rampa de tensão é aplicada entre dois eletrodos e mede-se a corrente que passa entre eles. Foram feitas medidas entre todos os terminais do dispositivo, emissor/base, base/coletor e emissor/coletor. Nas medidas a três terminais, uma rampa de tensão ou corrente é aplicada entre dois terminais, mantendo o outro terminal aterrado. Assim mede-se a corrente ou a tensão em cada terminal. Nas medidas em modo base comum, mantém-se a base aterrada e aplica-se uma rampa de tensão entre base e coletor, medindo a corrente do coletor para diferentes valores de corrente de emissor constantes. No modo emissor comum, mantém-se o emissor aterrado, aplicando uma rampa de tensão entre emissor e coletor, e mede-se a corrente de coletor para diferentes valores de corrente de base constantes. A figura 3.10 mostra a estrutura de medidas nos dois diferentes modos de operação para um dispositivo tipo p .

As medidas em modo coletor comum são análogas ao modo emissor comum, só que neste caso o eletrodo aterrado é o coletor e a corrente de saída é a corrente de emissor. Aplica-se uma rampa de tensão entre emissor e coletor e mede-se a corrente de emissor para diferentes correntes de base constantes.

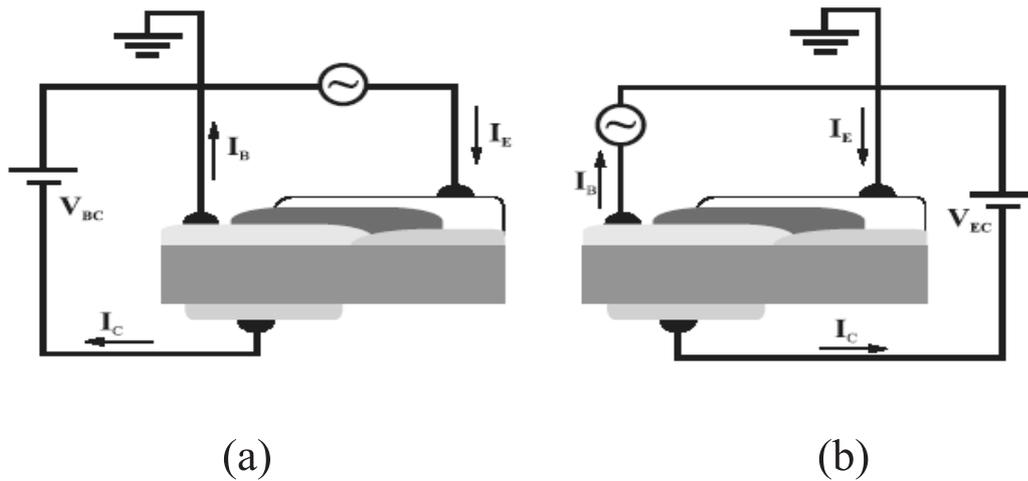


Figura 3.10: Estrutura dos circuitos utilizados na caracterização elétrica dos dispositivos. (a) Transistor operando em modo base comum e (b) transistor operando em modo emissor comum. I_E , I_B , I_C representam as correntes de emissor, base e coletor respectivamente. V_{BC} e V_{EC} representam as tensões entre base e coletor e emissor e coletor respectivamente, para um dispositivo tipo p. Figura adaptada da ref. [62]

3.5 Microscopia Óptica

Imagens de microscopia óptica foram feitas sobre a superfície da amostra, para análise da deposição das microesferas de poliestireno. Na microscopia óptica, um feixe de luz é incidido na amostra e a imagem resulta da diferença de reflectividade da luz nas diversas microestruturas [63]. A microscopia óptica permite um aumento na imagem que fica em torno de 2000 vezes. As imagens foram feitas no LabNano - UFPR, com um Microscópio Óptico Olympus-BX51, com uma resolução de $1 \mu\text{m}$ para um aumento de 1000 vezes.

3.6 Microscopia Eletrônica de Varredura

Para análise da deposição das microesferas sobre o substrato também foram utilizadas imagens de microscopia eletrônica de varredura. Essa técnica é bastante eficaz, pois permite obter ampliações superiores às da microscopia óptica. Nesta técnica, a área a ser analisada é irradiada por um fino feixe de elétrons, ao invés de luz [63]. A interação do feixe de elétrons com a superfície da amostra resulta

em uma série de efeitos, tais como: elétrons secundários, elétrons retroespalhados, raios-X característicos, entre outros. A captação dessa radiação irá fornecer imagens características na amostra. As imagens de microscopia eletrônica de varredura foram feitas no Centro de Microscopia Eletrônica da Universidade Federal do Paraná, utilizando um Microscópio Eletrônico de Varredura (MEV) JEOL modelo JSM 6360 LV, com baixo vácuo e EDS.

Capítulo 4

Resultados e Discussões

Neste capítulo serão apresentados os resultados obtidos durante o trabalho. A primeira parte corresponde à deposição e remoção das microesferas de poliestireno. A segunda parte corresponde à caracterização elétrica dos dispositivos confeccionados utilizando microesferas de poliestireno .

4.1 Deposição das microesferas de poliestireno

Litografia de nanoesferas constitui um método em princípio simples, de fácil processabilidade e baixo custo, para construção de grades metálicas em dispositivos como transistores de base permeável, nos quais se deseja um controle de tamanho e densidade das aberturas. Baseado em uma técnica descrita por Ye *et al.* [44], foram utilizadas microesferas de poliestireno suspensas em uma solução aquosa para construir uma máscara para posterior deposição da camada metálica da base nos transistores.

A deposição foi feita imergindo o substrato verticalmente dentro de um recipiente contendo as microesferas em suspensão aquosa e retirando após a evaporação completa do solvente, conforme figura 3.6 do capítulo 3.

Para acelerar o processo de evaporação, o recipiente foi colocado em um forno e aquecido a uma temperatura de aproximadamente 55°C [44]. À medida que o solvente evapora, uma grande quantidade de microesferas é depositada sobre o substrato. A figura 4.1 mostra uma imagem de microscopia óptica da superfície do silício n após a deposição das microesferas de poliestireno.

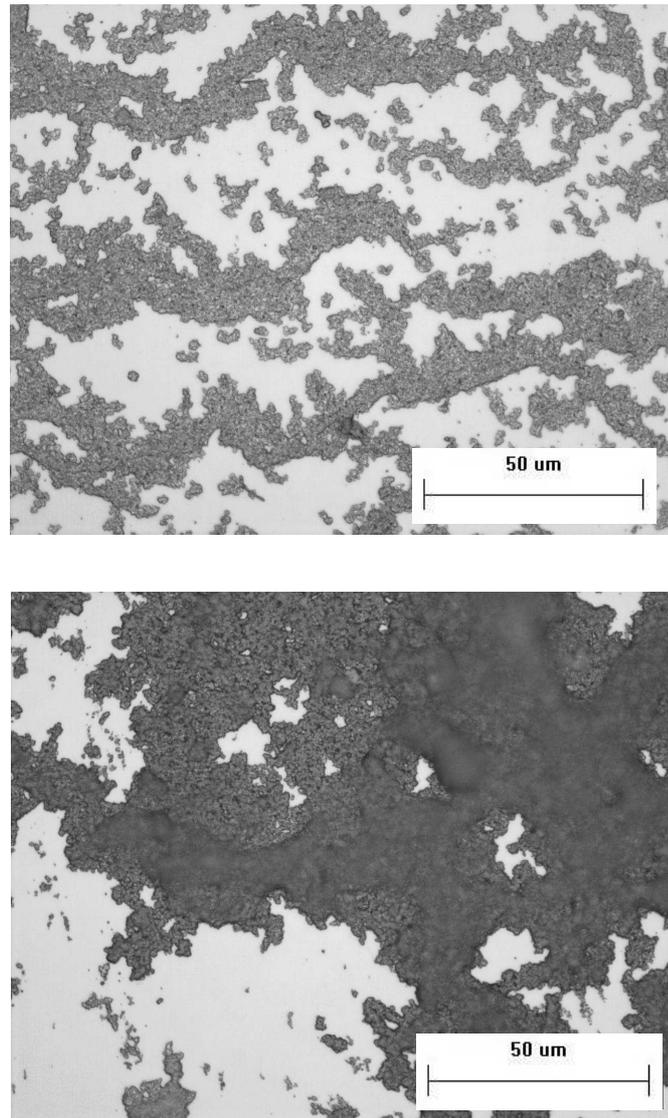


Figura 4.1: *Imagem por Microscopia Óptica das microesferas de poliestireno depositadas sobre um substrato de silício tipo n. O diâmetro médio das esferas é de 0,214 μm . As esferas foram depositadas utilizando uma solução aquosa.*

Observamos que não há um arranjo ordenado de esferas sobre o substrato. Existe uma grande agregação de esferas em uma região da amostra. As esferas aderem ao substrato e, à medida que o solvente é evaporado, há uma aglomeração de esferas formando um padrão que não é adequado para a construção da grade metálica.

No trabalho reportado por Ye *et al.* foi utilizado um substrato de vidro para a deposição das esferas. A superfície do vidro é hidrofílica, ao contrário da superfície

do silício utilizado neste trabalho. As propriedades hidrofílicas da superfície são fatores importantes para um arranjo ordenado de esferas [42].

Para a construção de dispositivos de base permeável com desempenho otimizado, é desejável uma superfície com esferas altamente ordenadas e separadas homogeneamente, pois a área da superfície com as partículas adsorvidas será utilizada na construção da grade metálica, com tamanho de orifícios conhecidos. Por isso, outras técnicas de deposição foram implementadas, visando obter uma monocamada homogênea de esferas sobre o substrato. A maioria dos métodos citados foram desenvolvidos para superfícies hidrofílicas, as quais facilitam a adesão das esferas na superfície da amostra. Como a superfície do silício é hidrofóbica, exige algumas modificações nas estratégias de deposição usadas.

O método descrito por Chao *et al.* [34] mostrou-se uma alternativa promissora para a deposição das esferas sobre um substrato de silício. Neste método as esferas são depositadas sobre um filme de P3HT¹, um polímero que, assim como o silício, possui uma superfície hidrofóbica. Etanol foi utilizado no lugar da água para dispersar as microesferas de poliestireno. A deposição foi feita imergindo o substrato na solução contendo as esferas por 10 segundos. A figura 4.2 mostra uma imagem de microscopia óptica da superfície da amostra.

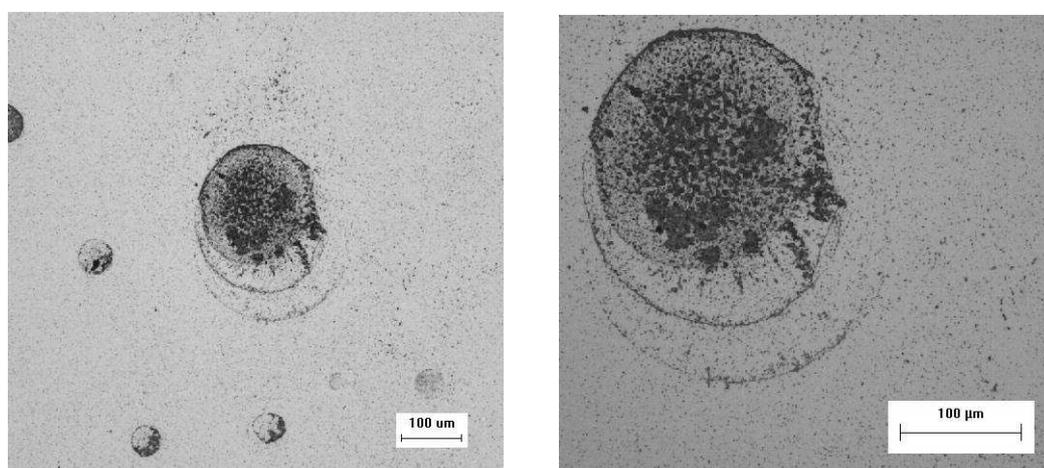


Figura 4.2: Imagem por Microscopia Óptica das microesferas de poliestireno depositadas sobre um substrato de silício tipo *n*. A imagem mostra uma região de aglomeração de esferas. O diâmetro médio das esferas é de $0,214 \mu\text{m}$. A deposição foi feita a partir de uma solução de esferas em etanol.

¹P3HT - Poli-3-hexiltiofeno

A imagem revela uma região de grande aglomeração de esferas, menos densa do que a mostrada pelo método anterior, mas também sem um padrão desejável para a construção do dispositivo.

O procedimento chave deste método para fabricação da monocamada de esferas de poliestireno é levar o substrato em um béquer com álcool isopropílico fervente, conforme descrito por Chao *et al.* [34]. Esse procedimento evita a agregação de esferas sobre o substrato, como pode ser visto na figura 4.3.

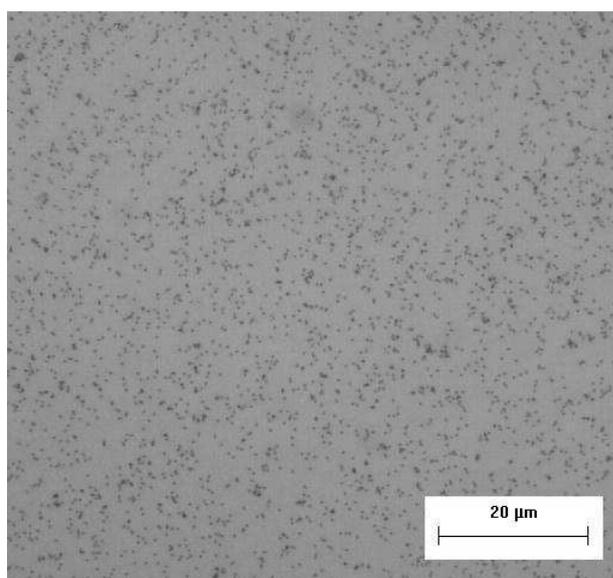


Figura 4.3: Imagem por Microscopia Óptica das microesferas de poliestireno depositadas sobre um substrato de silício tipo *n*. O diâmetro médio das esferas é de $0,214 \mu\text{m}$, a deposição foi feita a partir da solução em etanol e o substrato foi lavado em álcool isopropílico fervendo por 10 s.

Observa-se uma maior homogeneidade na distribuição das microesferas sobre o substrato após a lavagem em isopropanol fervente. As esferas de poliestireno utilizadas neste trabalho são carregadas positivamente, assim como no trabalho descrito por Chao *et al.* Quando o substrato é mergulhado na solução contendo as esferas, estas são adsorvidas na superfície sem agregação devido à força de repulsão eletrostática entre esferas carregadas com cargas iguais. Mas, durante o processo de secagem do solvente, as esferas de poliestireno são facilmente agrupadas, formando uma distribuição não uniforme. Isto pode ser atribuído a forças de capilaridade, que forçam a aglomeração das esferas antes que elas sejam imobilizadas no substrato, quando o solvente é evaporado.

Após a lavagem do substrato em álcool isopropílico fervente, há uma melhora significativa no arranjo das microesferas de poliestireno sobre o substrato. A importância deste tratamento pode ser atribuída ao aumento da taxa de evaporação do solvente durante o processo de secagem da amostra. Outra vantagem deste tratamento deve-se ao fato de que o solvente fervendo provoca um amolecimento da esfera, fazendo com que ela deforme e grude na superfície do substrato.

Com as imagens de microscopia óptica temos uma visão geral do arranjo das esferas sobre o substrato, não sendo possível estimar se cada ponto corresponde a uma esfera ou a um aglomerado. Portanto, imagens de microscopia eletrônica de varredura foram feitas para uma análise mais detalhada da superfície do substrato. A figura 4.4 mostra uma imagem de microscopia eletrônica de varredura da superfície da amostra após a lavagem em álcool isopropílico.

O controle da densidade de esferas sobre o substrato pode ser feito aumentando ou diminuindo o tempo de imersão da amostra na solução ou também, controlando a concentração de esferas dentro da solução. Com o aumento da concentração ou tempo de deposição das esferas, arranjos com tamanhos e formas irregulares podem ser formados. Isso pode estar relacionado à alta força de capilaridade entre esferas separadas por uma distância muito pequena, devido à alta densidade de esferas, ou devido a esferas não absorvidas no excesso de fluido sobre o filme.

Uma grade metálica com aberturas ordenadas e sem a ocorrência de irregularidades na distribuição pode ser obtida com um controle dos parâmetros de deposição. Isso pode ser feito pela otimização do tempo de imersão da amostra e do controle da quantidade de esferas na solução.

A técnica de “eletrospinning” também foi utilizada para a deposição das esferas de poliestireno. O processo consiste em depositar a camada de esferas de poliestireno usando uma força eletrostática, através da introdução das esferas em suspensão em um campo elétrico. O sistema é composto basicamente de uma seringa contendo a solução ligada à uma fonte de tensão contínua e a um anteparo aterrado. O campo gerado a partir da ponta da agulha induz uma carga na solução, as partículas são então carregadas e sofrem os efeitos do campo. Pequenos jatos são lançados da agulha em direção à amostra. O solvente evapora durante este processo, resultando em uma monocamada de esferas sobre o substrato. Devido à repulsão eletrostática entre esferas com mesma carga, é mais difícil a agregação de esferas sobre o substrato. A figura 4.5 mostra uma imagem de microscopia eletrônica de

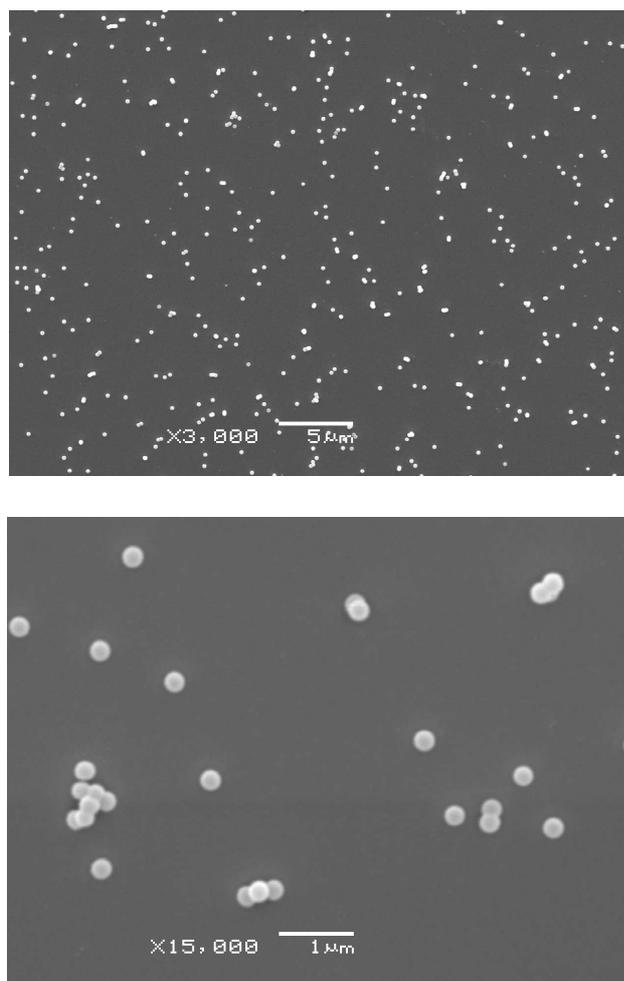


Figura 4.4: Imagem por Microscopia Eletrônica de Varredura das microesferas de poliestireno depositadas sobre um substrato de silício tipo *n*. A deposição foi feita a partir de esferas em solução de etanol. O diâmetro médio das esferas é de $0,214 \mu\text{m}$.

varredura da superfície da amostra após a deposição das microesferas, utilizando a técnica de eletrospinning. O tempo de deposição para este caso é de 3 min.

O controle da densidade de esferas é feito variando o tempo de deposição. Foram feitas, também, deposições com tempo de 6 e 9 minutos, e as imagens correspondentes são mostradas na figura 4.6. Verifica-se que não há uma variação significativa na densidade de esferas sobre o substrato para os tempos de deposição de 6 e 9 min. Uma boa dispersão das esferas sobre o substrato pode ser vista nos três casos.

Tempos de deposição maiores são necessários para atingir uma densidade

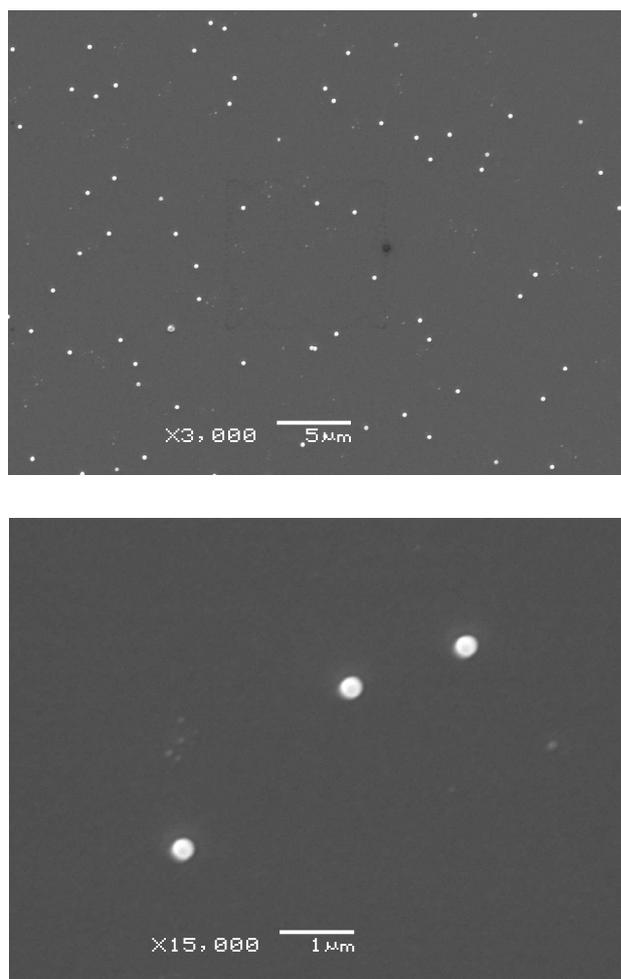


Figura 4.5: Imagem por Microscopia Eletrônica de varredura das microesferas de poliestireno depositas sobre um substrato de silício tipo *n*. As microesferas foram depositadas pelo processo de eletrospinning e o tempo de deposição é de 3 min. O diâmetro médio das esferas é de $0,214 \mu\text{m}$.

maior de esferas sobre a amostra. Uma vantagem desta técnica em relação ao método de deposição por solução é que não necessita de lavagem em isopropanol, constituindo uma etapa a menos no processo de construção da grade metálica. Podem ser utilizadas esferas inicialmente neutras, já que essas são carregadas pelo campo elétrico introduzido entre a ponta da agulha e o anteparo.

A tabela 4.1 relaciona a densidade superficial de esferas (μm^{-2}) e o tempo de deposição para os dois métodos de deposição utilizados: eletrospinning e imersão na solução.

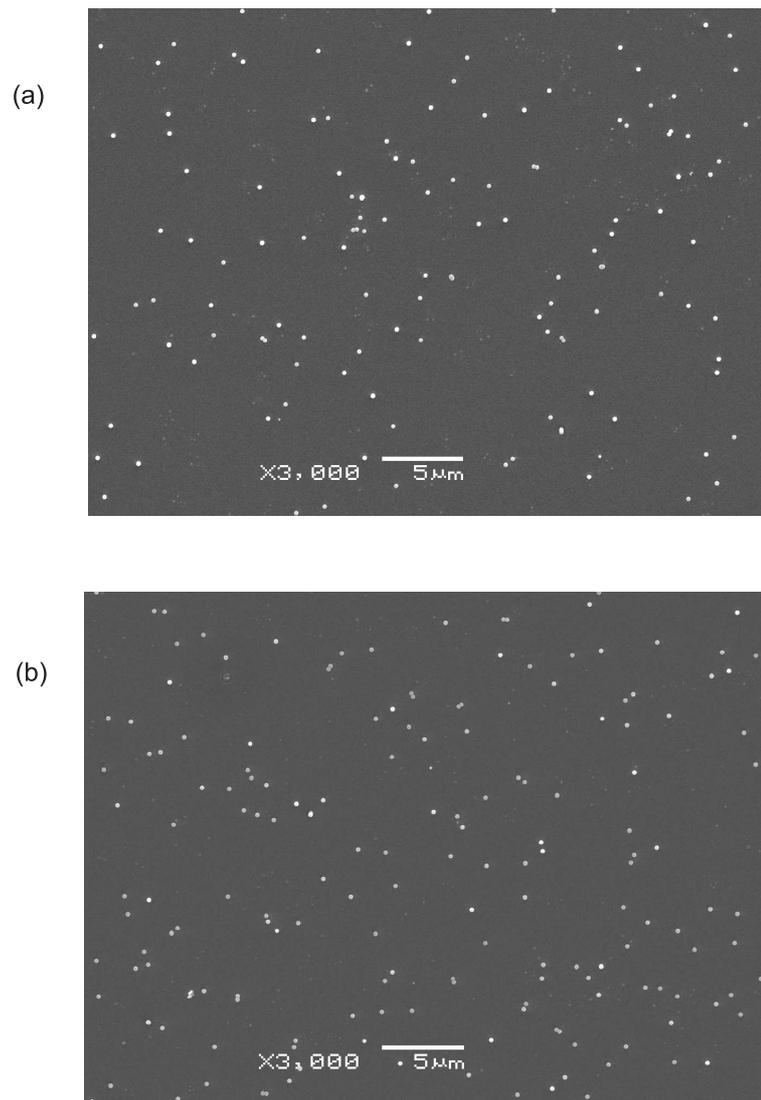


Figura 4.6: *Imagem por Microscopia Eletrônica de varredura das microesferas de poliestireno depositadas sobre um substrato de silício tipo n. As microesferas foram depositadas pelo processo de eletrospinning, o tempo de deposição é de (a) 6 min e (b) 9 min.*

4.2 Remoção das microesferas de poliestireno

Para a construção de uma grade metálica com tamanho e densidade de orifícios controlados, utilizando litografia de nanoesferas, é necessário não só uma deposição uniforme, mas também a remoção das esferas deve ser feita sem causar danos mecânicos ao filme metálico. Três tentativas de remoção das esferas após a deposição

Método de Deposição	Tempo de Deposição (s)	Densidade superficial de esferas (μm^{-2})
<i>Eletrospinning</i>	180	0,05
<i>Eletrospinning</i>	360	0,09
<i>Eletrospinning</i>	540	0,12
<i>Imersão</i>	10	0,31

Tabela 4.1: *Densidade superficial de esferas (μm^{-2}) variando o tempo de deposição, para os processos de eletrospinning e imersão na solução.*

da camada metálica foram utilizadas neste trabalho. Remoção com os solventes THF (Tetrahidrofurano) e Tolueno, e com fita adesiva.

O solvente THF foi utilizado para a remoção das microesferas de poliestireno baseado no trabalho descrito por Rybczynski *et al.*[43], o qual foi modificado aumentando o tempo de imersão do substrato no solvente. A amostra foi mergulhada por 2 h em um béquer contendo THF. Esse solvente provoca a dissolução das esferas de poliestireno, formando uma película isolante sobre o filme metálico. Por isso, lavagens adicionais da superfície da amostra foram necessárias na tentativa de solucionar o problema. O substrato foi retirado do béquer e lavado com THF a cada 15 min. Neste período, o solvente do béquer também foi trocado. Mesmo com as lavagens adicionais, a película formada na superfície não foi removida completamente, indicando que o método não é eficiente para a remoção das esferas.

Um método similar foi utilizado com o Tolueno. Após a deposição do filme metálico as amostras foram imersas em um béquer contendo o solvente. O tempo de imersão foi de 10 min, conforme descrito por Spada *et al.* [48]. Modificamos o método descrito, colocando a solução em contato com um dispersor T10 Basic S1, 115 V, 50/60 Hz da IKA, utilizado para agitar a solução, com o objetivo de melhorar a remoção das esferas. A figura 4.7 mostra uma imagem de microscopia eletrônica de varredura da superfície da amostra após a imersão no Tolueno.

Observa-se pela imagem que a imersão do substrato em Tolueno não removeu as esferas de poliestireno. Um tempo maior de imersão no solvente também foi utilizado, na tentativa de remover as esferas. O substrato foi imerso em tolueno por 1h e em seguida transferido para outro béquer contendo o mesmo solvente por mais 30 min. O resultado não foi satisfatório, sendo que os dispositivos construídos a partir destas amostras não apresentaram boas características elétricas. Dessa forma

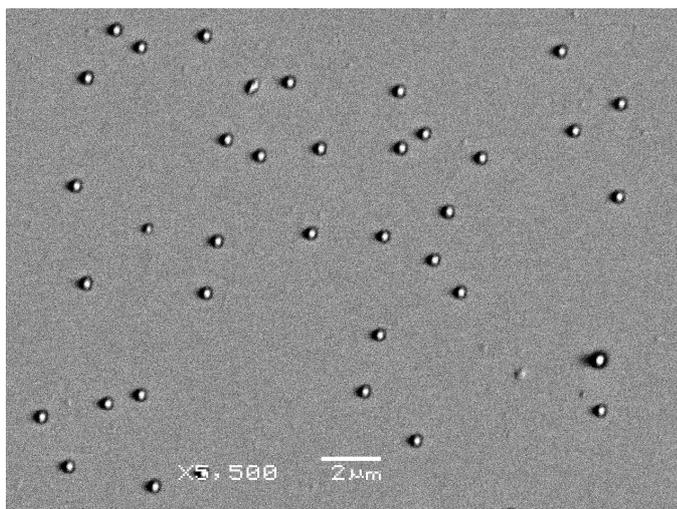


Figura 4.7: Imagem por Microscopia Eletrônica de varredura da superfície do silício, após a tentativa de remoção das microesferas de poliestireno utilizando o solvente Tolueno.

outra técnica foi investigada, visando à obtenção o resultado desejado.

Conforme descrito por Fujimoto *et al.* [26], utilizamos uma fita adesiva (Scotch 3M) para remover as esferas. Após a evaporação do filme metálico, a fita adesiva foi friccionada sobre a amostra e removida em seguida, conforme figura 3.8. Imagens de microscopia eletrônica de varredura foram feitas para investigar a superfície, figura 4.8.

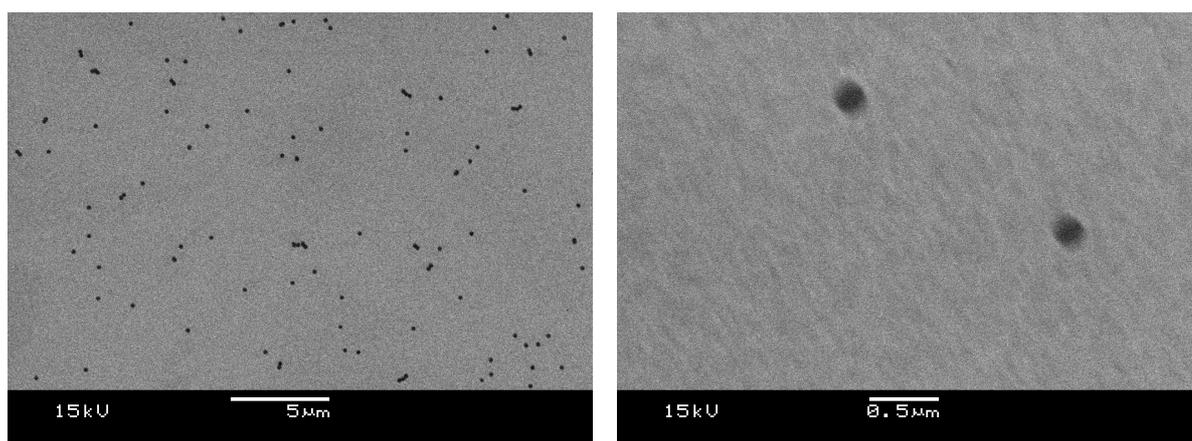


Figura 4.8: Imagem por Microscopia Eletrônica de varredura da superfície do silício após a remoção das microesferas de poliestireno utilizando a fita adesiva.

Como o diâmetro das esferas é maior do que a espessura do filme metálico, a fita remove apenas a esfera e o metal na parte superior dela, não causando danos mecânicos ao filme. Podem eventualmente, existir regiões onde as esferas não são totalmente removidas. Isso pode ser atribuído a não-uniformidade da fita, a qual não apresenta uma superfície totalmente plana. Os sulcos existentes, em geral, são maiores do que o diâmetro das esferas, por isso a fita não gruda em algumas regiões do substrato. A figura 4.9 mostra uma região com esferas não removidas. Isso não chega a tornar-se um problema crítico, pois, no geral, a fita remove uma boa parte das esferas sobre o substrato. A região de esferas removidas possui uma área bastante propícia a construção do dispositivo.

A escolha da fita a ser usada também é um requisito importante. Fitas de boa qualidade são necessárias para uma remoção uniforme. Algumas fitas podem deixar resíduos de cola sobre a superfície do substrato, comprometendo a área a ser utilizada para a construção do dispositivo.

O método utilizando fita adesiva mostrou-se como uma alternativa simples e eficaz na remoção das esferas de poliestireno. Essas são removidas quase totalmente do substrato, sem causar danos ao filme.

4.3 Caracterização elétrica dos transistores

Transistores de base permeável com distribuição e tamanho de orifícios controlados são descritos neste trabalho. Os dispositivos construídos aqui possuem uma estrutura vertical com uma grade metálica feita através de litografia de nanoesferas descrita anteriormente. Os dispositivos são híbridos, ou seja, utilizamos semicondutores orgânicos e inorgânicos em sua construção.

4.3.1 Dispositivos tipo n

Dispositivos tipo n foram construídos na estrutura Al/ C_{60} /Au/ n -Si/Ga:In, sendo o C_{60} o emissor orgânico e a grade metálica de Au formada por litografia de nanoesferas.

Foi utilizada a notação I_E , I_B e I_C para denotar as correntes de emissor, base e coletor respectivamente. A convenção usada para representar todas as correntes e tensões positivas, são mostradas na figura 4.10.

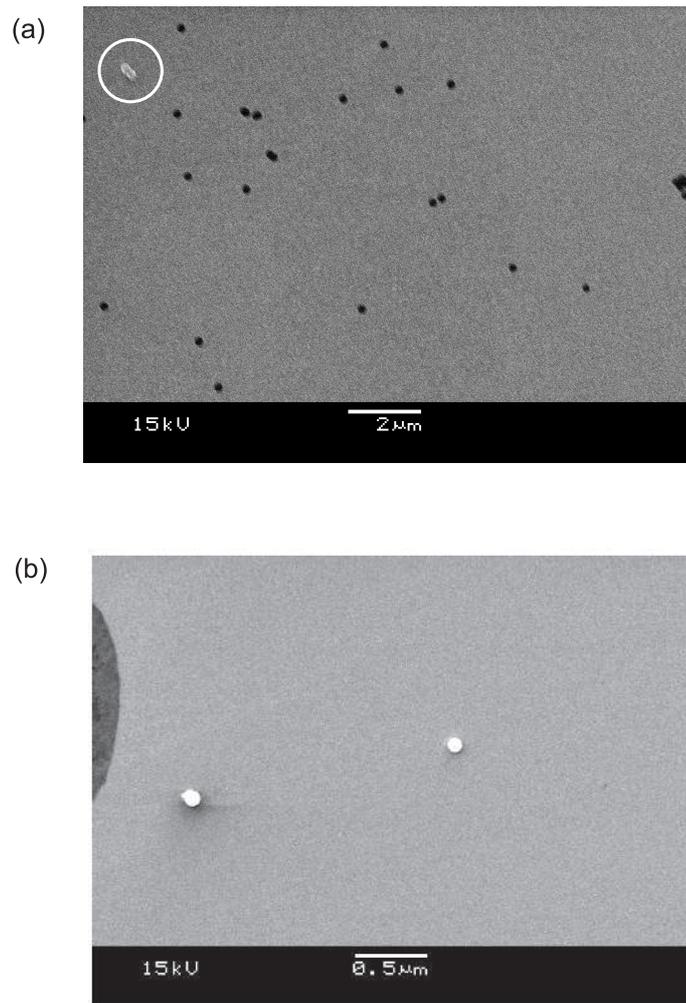


Figura 4.9: Imagem por Microscopia Eletrônica de varredura da superfície do silício após a remoção das microesferas de poliestireno utilizando a fita adesiva. (a) o círculo em branco destaca uma região onde as esferas não foram totalmente removidas. (b) uma imagem de outra região onde as esferas não foram removidas.

A figura 4.11 mostra as medidas em modo base comum do transistor com espessura estimada da camada orgânica do emissor em 40 nm, enquanto que a espessura da camada metálica da base foi estimada em 20 nm.

Observa-se através da figura que quando V_{CB} é suficientemente negativo, a junção Schottky base-coletor é diretamente polarizada e uma corrente grande e negativa passa pela junção. Com a polarização reversa na junção, ou seja, valores positivos de V_{CB} , a corrente de coletor I_C atinge rapidamente um valor de saturação

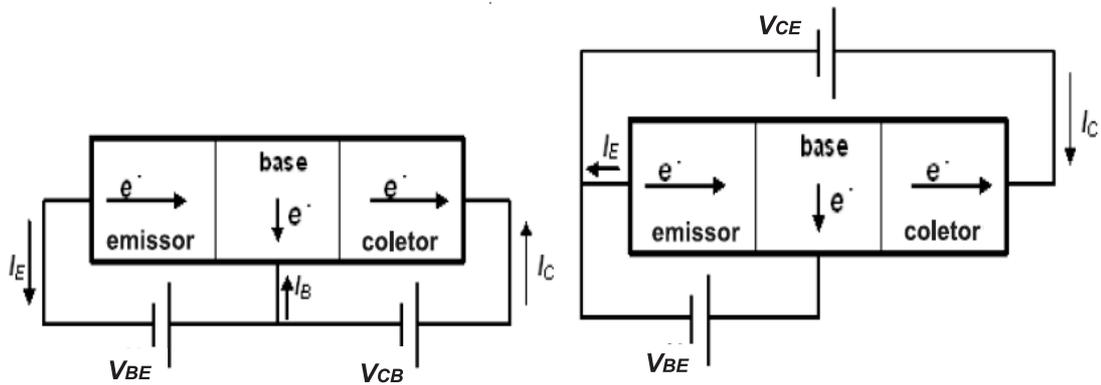


Figura 4.10: Estrutura e convenção de sinais utilizada na caracterização elétrica dos dispositivos tipo *n* (a) modo base comum (b) modo emissor comum. As flechas indicam o sentido positivo das correntes. Enquanto operando diretamente polarizado as correntes do transistor são todas positivas.

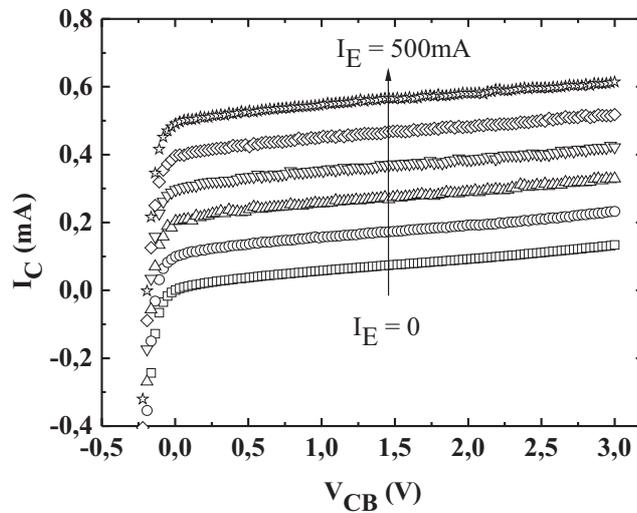


Figura 4.11: Medidas elétricas corrente-tensão a três terminais do transistor na estrutura Al/C₆₀(40 nm)/Au(20 nm)/*n*-Si/Ga:In em modo base comum, dispositivo construído com microesferas.

próximo à corrente de emissor I_E . A corrente de fuga neste dispositivo é muito pequena. O ganho de corrente em modo base-comum atingiu um valor muito próximo do ideal, em torno de 0,99. Por outro lado, esses dispositivos não apresentaram

ganho de corrente no modo emissor-comum. Outros dispositivos na mesma estrutura foram construídos visando a otimização das características elétricas em modo emissor-comum.

A obtenção de reprodutibilidade dos dispositivos tipo n não foi possível, principalmente pela dificuldade em conseguir uma junção retificadora entre emissor e base. A figura 4.12 mostra as medidas a dois terminais entre emissor e base no dispositivo Al/ C_{60} /Au/ n -Si/Ga:In.

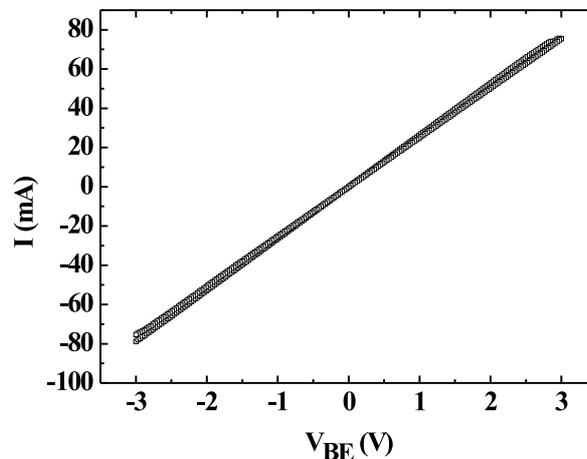


Figura 4.12: Medidas elétricas corrente-tensão a dois terminais (emissor-base) do transistor na estrutura Al/ C_{60} (40 nm)/Au (20 nm)/ n -Si/Ga:In, dispositivo construído com microesferas.

O comportamento ôhmico observado na figura indica que, aparentemente não há barreira na interface, ou, se existe, é muito pequena. No diagrama de bandas do sistema, mostrado na figura 4.13, a altura de barreira estimada entre o C_{60} e o Au é de aproximadamente 1,2 eV. Por esse motivo, esperava-se observar algum efeito dessa barreira na interface, ao contrário do que foi observado nas medidas a dois terminais. Isso pode ser explicado como uma possível formação de uma camada dipolar na interface [4], a qual possui um papel importante na determinação da altura de barreira da junção. Isso causa um deslocamento do potencial elétrico através do dipolo, provocando um deslocamento da energia do nível de vácuo na interface. Uma das possíveis origens deste dipolo é a transferência de carga do metal para o material orgânico [4].

Esse comportamento foi observado na maioria dos dispositivos construídos

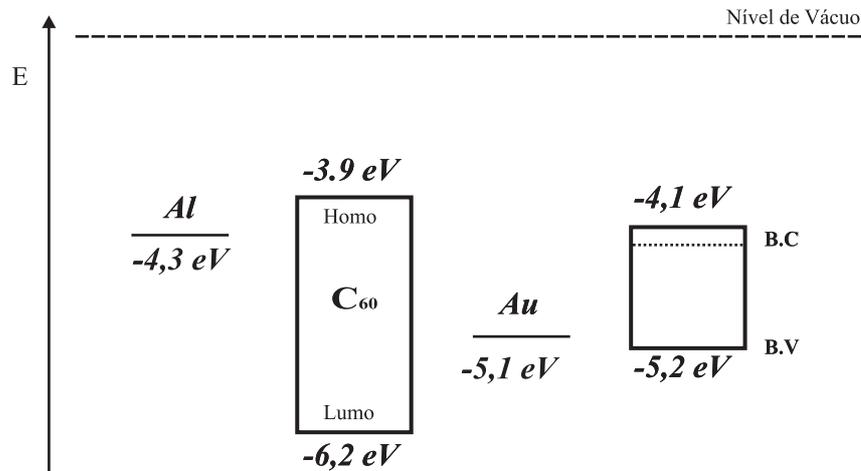


Figura 4.13: Diagrama representativo dos níveis de energia dos materiais utilizados no transistor de base permeável tipo *n*.

nesta estrutura, tornando inviável a investigação desses dispositivos utilizando microesferas. Isso mostra que a escolha dos materiais é também um fator de grande importância na construção e otimização dos dispositivos. Na tentativa de contornar esse problema, modificações na interface foram feitas com o objetivo de obter uma junção retificadora.

A primeira modificação foi inserir uma camada ultra fina de LiF (fluoreto de lítio) entre a camada metálica da base (Au) e o emissor orgânico (C_{60}). Essa camada foi introduzida com o intuito de formar uma barreira na interface, evitando a difusão do metal para dentro da camada orgânica. Medidas de corrente em função da tensão a dois terminais foram feitas entre emissor e base para analisar o caráter da junção (figura 4.14).

Observa-se que não há modificação no perfil da curva, sendo que a característica da junção continua ôhmica. No entanto, uma diminuição na corrente pode ser vista com a inserção da camada de LiF.

Outra tentativa de modificação da interface foi feita utilizando uma camada de PEDOT:PSS entre a camada metálica de Au e o emissor orgânico. A função trabalho do PEDOT:PSS é muito próxima da função trabalho do Au em torno de 5 eV, enquanto que para o Au é 5.1 eV. Com isso espera-se que não haja barreira na interface PEDOT:PSS/Au. Por outro lado, espera-se observar alguma modificação na curva $I \times V$ entre emissor e base (C_{60} /PEDOT:PSS/Au) com a inserção da camada de

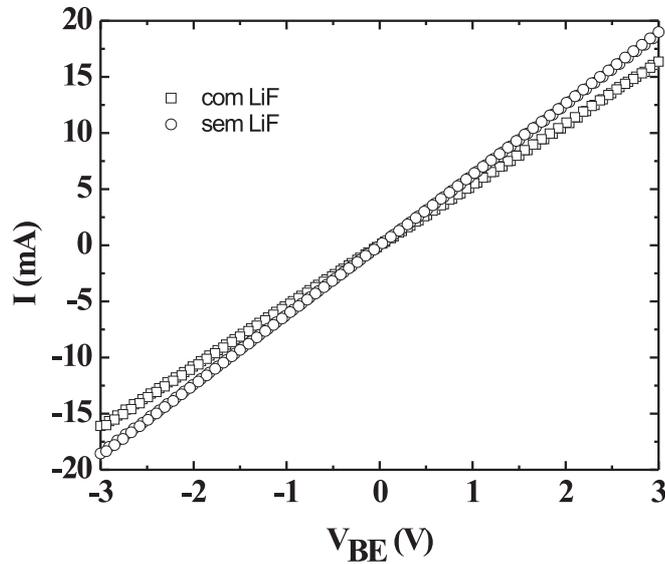


Figura 4.14: Medidas elétricas corrente-tensão a dois terminais (emissor-base) do transistor na estrutura $Al/C_{60}(40\text{ nm})/LiF/Au(20\text{ nm})/n\text{-Si}/Ga:In$ (quadrados), e na estrutura $Al/C_{60}(40\text{ nm})/Au(20\text{ nm})/n\text{-Si}/Ga:In$ (círculos). A espessura estimada do LiF está abaixo de 5 nm.

PEDOT:PSS. As características das junções $C_{60}/PEDOT:PSS$ são bem conhecidas, existindo muitos trabalhos que descrevem o uso destes materiais [2, 24, 64]. Neste dispositivo a camada adicional de PEDOT:PSS é depositada sobre a grade metálica de Au.

Medidas a dois terminais entre emissor e base foram feitas com dispositivos na estrutura $Al/C_{60}/PEDOT:PSS/Au/n\text{-Si}/Ga:In$, figura 4.15.

Observa-se que existe uma mudança no perfil da curva com a camada adicional de PEDOT:PSS. Entretanto a junção ainda não é totalmente retificadora. Existe uma corrente que passa pela junção emissor-base quando se aplica uma tensão reversa. Essa corrente não é desprezível, atingindo valores de aproximadamente 0,4 mA para um V_{BE} de -3 V.

A figura 4.16 mostra as medidas a três terminais em modo base comum do dispositivo com PEDOT:PSS.

Pelas curvas características mostradas na figura 4.16 (a) observa-se que, quando a junção base coletor é reversamente polarizada, a maioria dos elétrons emi-

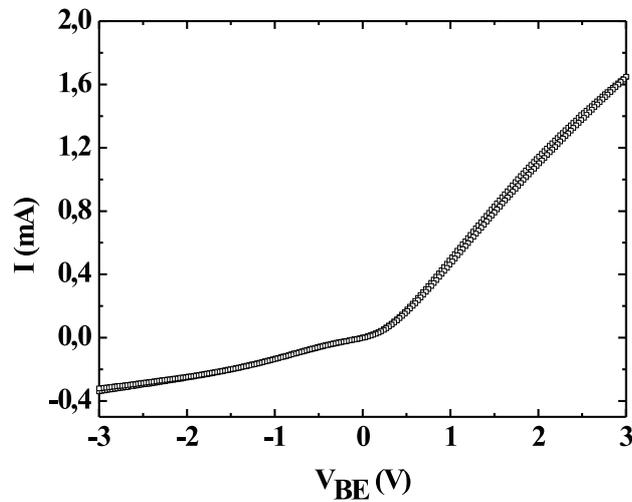


Figura 4.15: Medidas a dois terminais, entre emissor e base do dispositivo $Al/C_{60}(40\text{ nm})/PEDOT:PSS(100\text{ nm})/Au(20\text{ nm})/n\text{-Si}/Ga:In$, com o uso de microesferas de poliestireno.

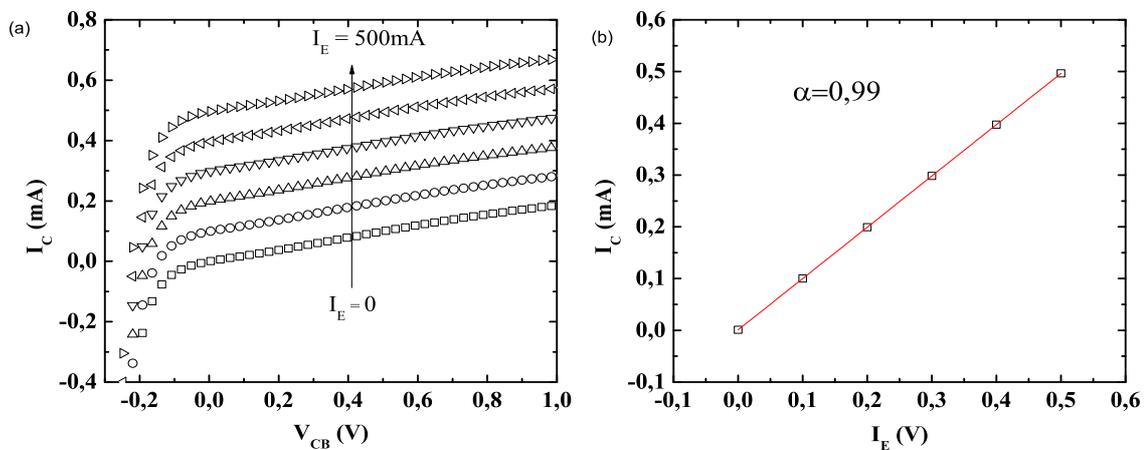


Figura 4.16: Medidas a três terminais, em modo base comum do dispositivo $Al/C_{60}(40\text{ nm})/PEDOT:PSS(100\text{ nm})/Au(20\text{ nm})/n\text{-Si}/Ga:In$, (a) curva característica para I_E de 0 a 500 μA com passo de 100 μA , (b) Ganho de corrente em modo base-comum.

tidos pelo emissor atingem o coletor. Isso leva a um ganho de corrente em modo base-comum muito próximo do ideal. Esses dispositivos apresentaram uma corrente de fuga em torno de 0,2 mA para uma tensão entre base coletor V_{CB} de 1 V. No

entanto, esses dispositivos não apresentaram ganho de corrente em modo emissor comum, sendo necessária a otimização do dispositivo nesta configuração.

A grande dificuldade em reproduzir e otimizar os dispositivos construídos usando a camada adicional de PEDOT:PSS é o controle de espessura dessa camada. O PEDOT:PSS é depositado por centrifugação sobre o filme de Au, após a remoção das esferas de poliestireno. Nesta técnica, o material a ser depositado é colocado sobre o substrato, com uma pipeta. Depois o substrato é posto para girar por tempo e rotação controlados, o material espalha sobre a amostra e a medida que o solvente evapora, o filme é formado. O controle de espessura do filme é feito variando a velocidade e o tempo de rotação do substrato. Mas essa espessura, e a própria formação do filme, pode depender fortemente da morfologia do substrato. O solvente usado no PEDOT:PSS é a água. Existe portanto uma grande dificuldade na formação do filme sobre superfícies hidrofóbicas. Outro problema está no fato de que esta camada adicional deve ser depositada após a remoção das esferas de poliestireno, pois a remoção das esferas com fita adesiva pode causar danos mecânicos ao filme de PEDOT:PSS. Dessa forma, uma quantidade de material é depositado nos orifícios, não sendo possível estimar essa quantidade. A dificuldade em formar filmes finos sobre o substrato também tornou-se um obstáculo no desenvolvimento do trabalho. As espessuras estimadas dos filmes de PEDOT:PSS ficaram em torno de 100 nm, sendo reduzidas em outras deposições para 80 nm, a menor espessura conseguida. Para uma investigação sistemática das características elétricas do dispositivo é necessário que a espessura do filme possa ser reproduzida em outras amostras.

4.3.2 Dispositivos tipo p

Nos dispositivos tipo p , o emissor é constituído da molécula orgânica DPIF, a base é de Al, o coletor é de silício tipo p e os eletrodos são de Au. A função trabalho do Au, em torno de 5,1 eV, se ajusta muito bem com o HOMO do DPIF, em torno de 5,2 eV, facilitando a injeção de buracos na camada emissora do DPIF. Um esquema dos níveis de energia dos materiais que compõem o dispositivo é representado na figura 4.17.

Os níveis de energia dos materiais envolvidos favorecem os buracos como portadores majoritários. Este é o esquema dos níveis de energia para um dispositivo na estrutura Au/DPIF/Al/ p -Si.

Da mesma forma que nos dispositivos tipo n , foi utilizada a notação, I_E , I_B

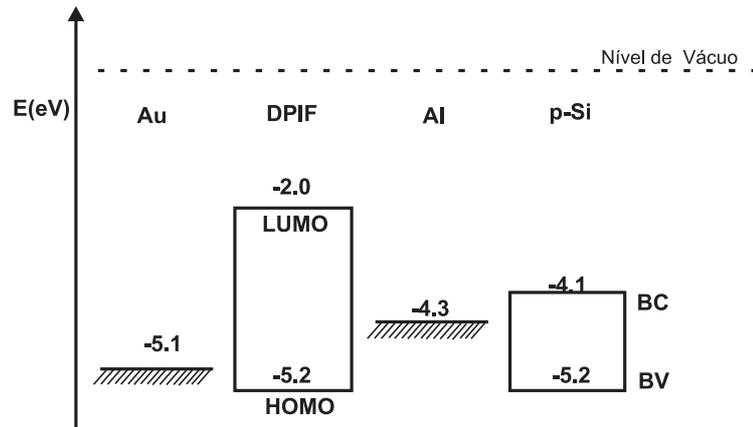


Figura 4.17: Esquema dos níveis de energia dos materiais utilizados no transistor de base permeável tipo p.

e I_C para denotar as correntes. As tensões são definidas como, $V_{EB} \equiv V_E - V_B$, $V_{BC} \equiv V_B - V_C$, $V_{EC} \equiv V_E - V_C$. A convenção para representar todas as correntes positivas, em modo base comum e emissor comum, estão mostradas na figura 4.18.

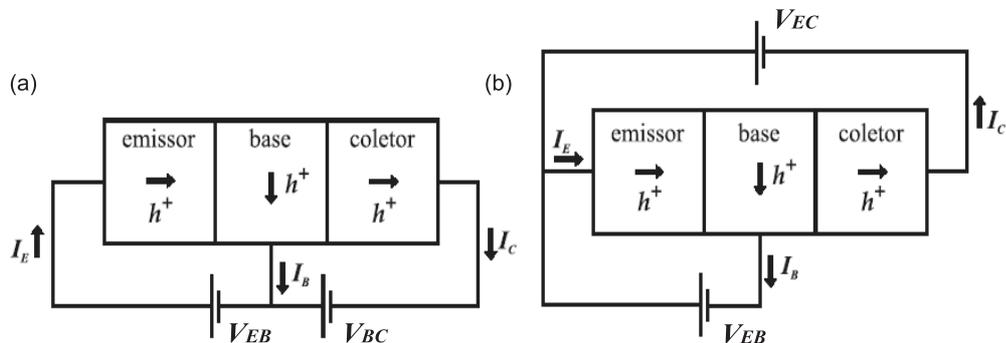


Figura 4.18: Estrutura e convenção de sinais utilizada na caracterização elétrica dos dispositivos (a) modo base comum (b) modo emissor comum. As flechas indicam o sentido positivo das correntes. Enquanto operando diretamente polarizado as correntes do transistor são todas positivas.

Medidas de corrente-tensão $I(V)$ a dois terminais foram feitas entre todos os terminais do dispositivo para verificar o comportamento das junções. Resultados das medidas a dois terminais para um dispositivo na estrutura Au/DPIF/Al/p-Si/Ga:In,

são mostrados na figura 4.19. A espessura da camada do emissor (DPIF) é de aproximadamente 70 nm, enquanto que a camada metálica da base (Al) possui uma espessura de aproximadamente 50 nm.

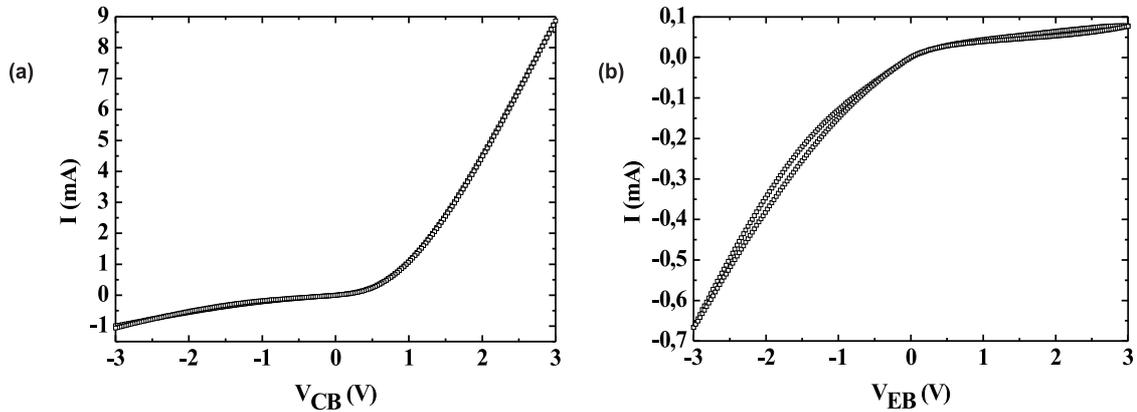


Figura 4.19: *Medidas elétricas corrente-tensão a dois terminais das junções (a) Base-Coletor, (b) Emissor-Base, do transistor na estrutura Au/DPIF(70 nm)/Al(50 nm)/p-Si/Ga:In.*

A figura 4.19(a) mostra as medidas de corrente-tensão entre os terminais da base e do coletor, sendo que neste caso a base é aterrada. Com a polarização direta no coletor, o silício consegue injetar buracos na camada metálica de Al. Com a polarização reversa, o Al também consegue injetar buracos no silício, indicando que a junção não é muito retificadora, como esperado pelos níveis de energia. O diagrama dos níveis de energia dos materiais envolvidos no dispositivo apresentam em primeira aproximação uma barreira de energia para a injeção de buracos do Al para o silício de 0,9 eV, desprezando-se estados superficiais. Entretanto não há barreira de energia para injeção de buracos do silício para o Al. Mas verifica-se, pelas curvas de corrente-tensão entre base e coletor, que a tensão reversa, há uma corrente de aproximadamente 1 mA. Essa corrente é relativamente alta mesmo à temperatura ambiente, indicando que a barreira de energia real para injeção de buracos do Al para o silício é pequena.

A figura 4.19(b) mostra as medidas de corrente-tensão entre os terminais do emissor e base, sendo a base aterrada. Com o emissor diretamente polarizado, uma pequena quantidade de buracos é injetada do emissor para a base de Al. Do contrário, quando o emissor está reversamente polarizado, uma grande quantidade

de buracos é injetada da base para dentro do emissor. Este comportamento não é esperado. De acordo com os níveis de energia, a barreira para a injeção de portadores da base de Al para o emissor orgânico DPIF é de 0,9 eV, sendo que não há barreira de energia para a injeção de portadores do DPIF para a base de Al. O que se observa é exatamente o contrário, a barreira de energia para injeção de portadores do DPIF para a base é maior, e praticamente não há barreira para a injeção de portadores da base para o DPIF, indicando uma estrutura energética mais complexa da interface, possivelmente envolvendo fenômenos de polarização, como já observado em outras interfaces com semicondutores orgânicos [4, 51, 65, 66].

Transistor operando em modo base comum

Medidas a três terminais foram feitas no dispositivo em modo base comum. Neste modo de medida o eletrodo comum é a base e uma rampa de tensão é aplicada entre a base e o coletor. Mede-se a corrente de coletor, para diversos valores de corrente de emissor constantes. A curva característica é dada por I_C em função de V_{BC} , para os diferentes valores de I_E . A figura 4.20 representa a medida de corrente-tensão em modo base comum do dispositivo Au/DPIF/Al/p-Si/Ga:In, tendo o DPIF uma espessura estimada de 70 nm e a base de Al 50 nm.

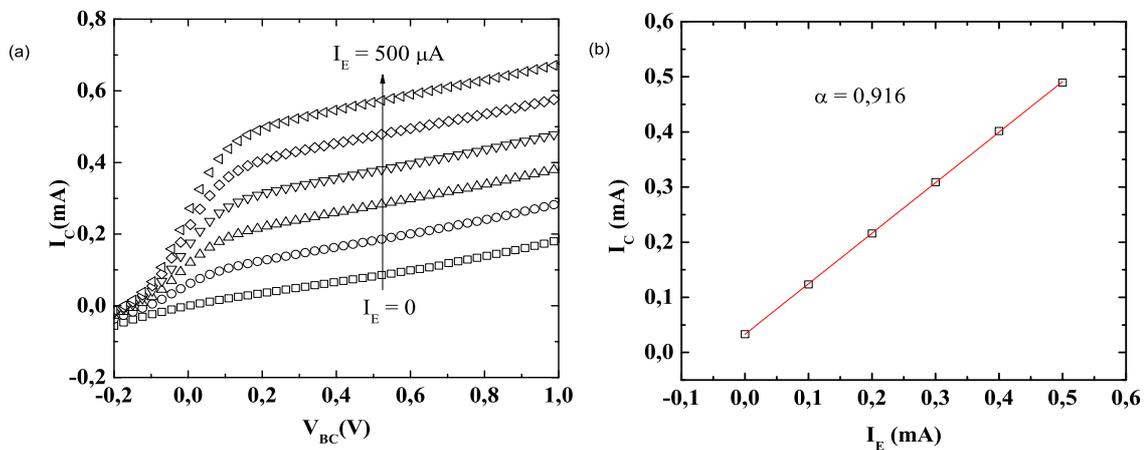


Figura 4.20: Medidas elétricas corrente-tensão a três terminais do transistor Au/DPIF (70 nm)/Al (50 nm)/p-Si/Ga:In em modo base comum (a) Curva característica $I_C(V_{BC})$ para I_E de 0 a 500 μ A com passo de 100 μ A, (b) Ganho de corrente em modo base comum, para $V_{BC} = 0,2$ V. Dispositivo construído utilizando microesferas de poliestireno.

A base foi construída utilizando microesferas de poliestireno, para controlar a densidade e o tamanho de orifícios. O tamanho das aberturas neste dispositivo (diâmetro das esferas) é de aproximadamente $0,214 \mu\text{m}$.

As medidas em modo base comum mostram que, quando a junção base-coletor é reversamente polarizada, a maioria dos portadores injetados pelo emissor (I_E) atingem o coletor. Isso leva a um alto ganho de corrente em modo base comum, definido pela equação 2.7 da seção 2.2, para um determinado valor de V_{BC} . Estes dispositivos apresentaram um ganho em modo base comum de 0,916, para um V_{BC} de 0,2 V, valor próximo do ideal que é igual a 1. Observa-se que I_C atinge valores próximos a I_E para V_{BC} a partir de 0,2 V. Resultado similar foi observado por Feng *et al.* [29] em dispositivos com base de Al. Nesses dispositivos, a saturação de I_C ocorre para valores de V_{BC} em torno de 0,5 V. Os dispositivos construídos aqui apresentaram uma alta corrente de fuga, $I_C(I_E = 0)$ em torno de 0,2 mA para V_{BC} igual a 1 V, o que reduz a razão on/off dos dispositivos.

Para efeitos de comparação, dispositivos construídos sob as mesmas condições, mas sem o uso da máscara de esferas de poliestireno, são descritos aqui. A figura 4.21 mostra as medidas em modo base comum do transistor Au/DPIF(70 nm)/Al(50 nm)/p-Si/Ga:In.

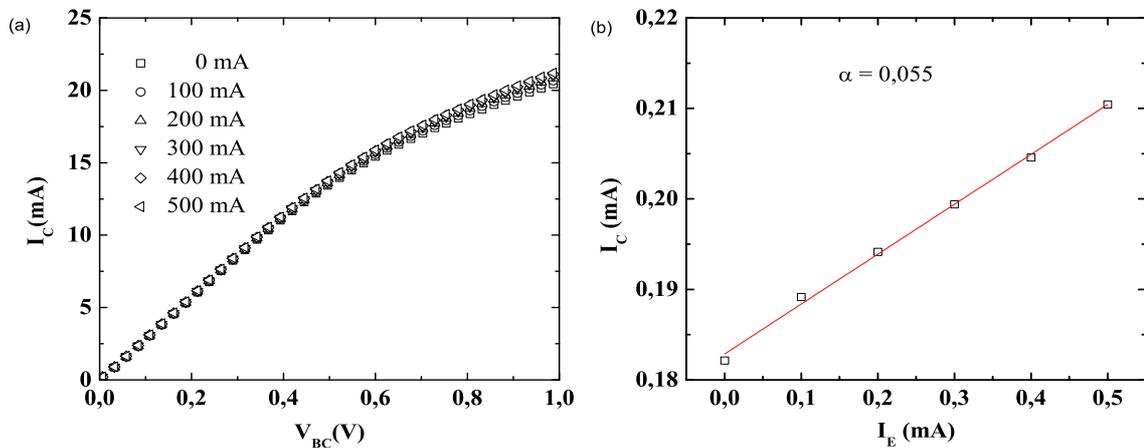


Figura 4.21: Medidas elétricas corrente-tensão a três terminais do transistor Au/DPIF (70 nm)/Al (50 nm)/p-Si/Ga:In em modo base comum (a) Curva característica $I_C(V_{BC})$ para I_E de 0 a $500 \mu\text{A}$ com passo de $100 \mu\text{A}$, (b) Ganho de corrente em modo base comum, para o dispositivo construído sem o uso das microesferas.

Observa-se pela figura 4.21 (a) que a curva corrente-tensão a três terminais

não apresenta características de um transistor operando em modo base comum. Com a junção base-coletor reversamente polarizada I_C não atinge o valor correspondente a injeção pelo emissor I_E , com um ganho $\alpha = 0,055$. Isso mostra que os orifícios possuem um papel importante no funcionamento do dispositivo.

O fator de transferência em um MBT é fortemente dependente da espessura da camada metálica, sendo que α varia exponencialmente com a espessura do filme. Como visto no capítulo 2, existem vários fatores que podem provocar perda de energia dos portadores, diminuindo a densidade de corrente que atinge o coletor. Em nossos dispositivos a espessura do filme metálico é estimada em 50 nm, valor consideravelmente alto para espessuras nos dispositivos. Isso pode diminuir o fator de transferência de corrente do emissor para o coletor. Ao contrário, os dispositivos construídos com as esferas de poliestireno, apresentam uma grande densidade de aberturas na camada metálica. Com isso, o transporte ocorre predominantemente através desses canais, devido à redução local da barreira de energia para a transferência de portadores do emissor para o coletor.

Para evidenciar o caráter permeável ou metálico dos dispositivos, medidas de V_{BE} em função de V_{BC} para correntes de emissor I_E fixas são mostrados na figura 4.22.

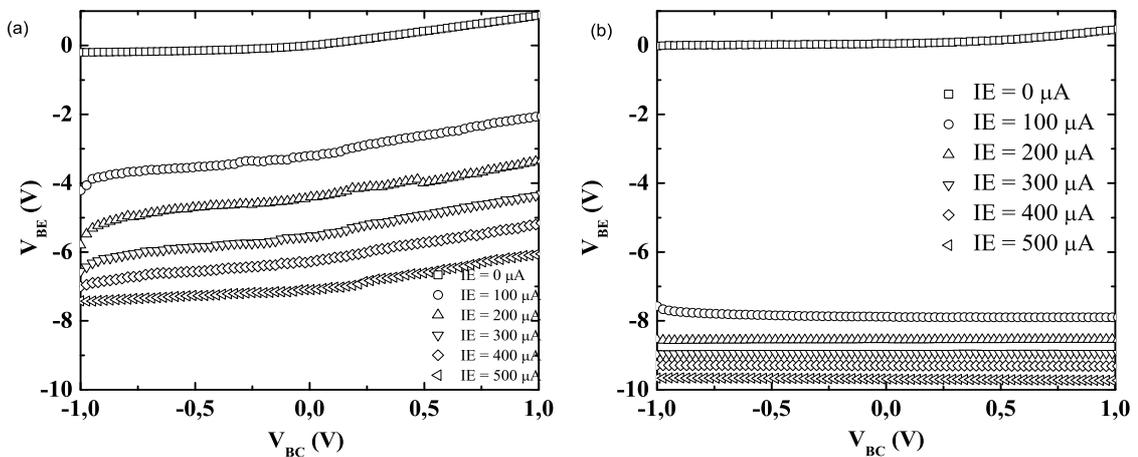


Figura 4.22: $V_{BE}(V_{BC})$ para diferentes valores de I_E constantes de 0 a 500 μA do transistor Au/DPIF (70 nm)/Al (50 nm)/p-Si/Ga:In. (a) transistor com microsferas, (b) transistor sem microsferas.

Em um dispositivo de base metálica, a corrente de emissor I_E não deve ser afetada pela tensão no coletor V_{BC} , devido aos efeitos de blindagem da base metálica,

como visto no capítulo 2.

Nos dispositivos construídos com esferas, as curvas da figura 4.22 (a) mostram que, a medida que a diferença de potencial entre base e coletor (V_{BC}) varia, a altura de barreira entre emissor e coletor diminui, forçando uma variação na diferença de potencial entre emissor e base V_{EB} para manter a corrente de emissor I_E constante. Contudo, nos dispositivos sem as esferas, figura 4.22 (b) a altura de barreira entre o emissor e o coletor não é afetada pela tensão no coletor. Observa-se então pela figura que não há variação na diferença de potencial entre emissor e base V_{BE} , quando V_{BC} varia. Nos dispositivos com esferas, há uma variação na diferença de potencial entre emissor e base V_{BE} de aproximadamente 1 V para corrente de emissor nula e uma variação de aproximadamente 2 V para correntes de emissor de 0,2 mA. A tensão de operação nos dispositivos com esferas também é menor comparada aos dispositivos sem esferas, em torno de 4 V para uma corrente de 100 μA , enquanto que nos dispositivos sem esferas essa tensão é de 8 V para a mesma corrente.

Transistor operando em modo emissor comum

Medidas a três terminais em modo emissor comum foram feitas nos dispositivos. Neste modo o eletrodo comum é o emissor, uma rampa de tensão é aplicada entre o emissor e o coletor e mede-se a corrente de coletor para diversos valores de corrente de base fixas. A curva característica é então dada por I_C em função de V_{EC} . A figura 4.23 mostra as medidas elétricas do transistor operando em modo emissor comum.

Observa-se pela figura 4.23 (a) que, para um valor pequeno de I_B , uma alta corrente de coletor I_C é atingida. Isso corresponde a um alto ganho de corrente em modo emissor comum. E não existe um valor de saturação para I_C , que cresce com o aumento de V_{EC} e também de I_B .

Na figura 4.23 (b) estão representados os valores do ganho de corrente β em modo emissor comum. β é definido pela equação 2.8 no capítulo 2, mas como as medidas de I_C foram feitas variando I_B em passos, e devido a β ser fortemente dependente de I_B , calculamos um ganho equivalente, dado pela equação:

$$\beta^* = \frac{I_C - I_L}{I_B} \quad (4.1)$$

onde I_L é a corrente de fuga, definida como a corrente de coletor para corrente de

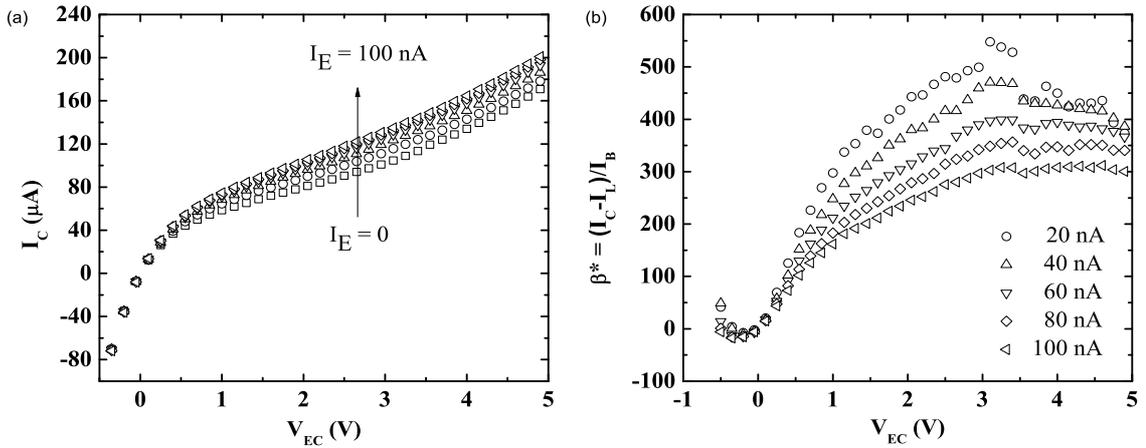


Figura 4.23: Medidas elétricas corrente-tensão a três terminais do transistor *Au/DPIF (70 nm)/Al (50 nm)/p-Si/Ga:In* em modo emissor comum (a) Curva característica $I_C(V_{EC})$ para I_B de 0 a 100 nA com passo de 20 nA, (b) Ganho de corrente em modo emissor comum, para o dispositivo construído com microesferas.

base nula $I_C(I_B = 0)$. A quantidade β^* cresce com o aumento da tensão entre emissor e coletor V_{EC} , mas diminui à medida que a corrente de base I_B aumenta, indicando que o ganho não é constante. Essa variação nos valores de β pode estar relacionada à morfologia e à espessura da camada da base [58]. A temperatura também pode influenciar no ganho destes dispositivos. Conforme estudos feitos por Serbena *et al.* [58], os dispositivos podem ser muito sensíveis a variação de temperatura, fazendo com que o ganho diminua.

Capítulo 5

Conclusões

Os resultados experimentais discutidos até aqui demonstram que a técnica de litografia de nanoesferas é um método bastante eficaz na construção de grades metálicas em dispositivos. Dentre os métodos utilizados, dois deles destacam-se por serem mais apropriados para deposição em superfícies hidrofóbicas como o silício. A técnica de eletrospinning e a deposição das esferas a partir de solução em etanol. Sendo que neste último, o procedimento chave é a lavagem do substrato, após a deposição, em isopropanol fervente, evitando a agregação de esferas, efeito indesejado na construção da grade metálica.

A remoção das esferas com o uso de uma fita adesiva também mostrou-se como uma alternativa eficaz e de baixo custo, removendo quase completamente as esferas e dispensando o uso de solventes, evitando processos mais trabalhosos.

A caracterização elétrica dos transistores mostrou que é possível obter dispositivos com alta eficiência, a partir de grades construídas com a técnica citada acima. Mas destacamos aqui que a escolha dos materiais também é um parâmetro importante quando se pretende construir dispositivos otimizados. Com a escolha dos materiais adequados, novos dispositivos deverão ser construídos, variando a densidade e o diâmetro das esferas, a fim de investigar a influência desses parâmetros.

5.1 Sugestões de Trabalhos Futuros

Outros estudos deverão ser realizados, com o intuito de otimizar os dispositivos reportados aqui.

1) Escolha de materiais adequados para a construção do transistor, e que permita um estudo sistemático da influência da densidade e diâmetro dos orifícios.

2) Construir dispositivos variando a densidade de esferas sobre o substrato, com o diâmetro das esferas fixado.

3) Construir dispositivos variando o diâmetro das esferas e controlando a densidade para um valor fixado.

4) Estimar o valor da mobilidade da molécula de DPIF a partir de outras técnicas.

Apêndice A

Mobilidade de portadores no DPIF

O transporte elétrico em materiais orgânicos pode ser limitado pela injeção de portadores, devido a barreiras de potencial. Também pode ser limitado por carga acumulada, quando os campos são altos ou as barreiras são pequenas. Neste caso, a mobilidade efetiva dos portadores é o que limita a condução elétrica nos materiais orgânicos. A mobilidade, definida como a razão entre a velocidade dos portadores e o campo elétrico aplicado, é uma característica física importante nestes materiais [53]. Utilizamos um método de medida $I \times V$ para tentar estimar a mobilidade de portadores na molécula de DPIF. Construímos um dispositivo na estrutura Au/DPIF/Al e através do diagrama de níveis de energia mostrado na figura 4.17 espera-se que não exista barreira de energia para a injeção de portadores positivos do Au para o DPIF, constituindo um contato ôhmico. A estimativa da mobilidade é feita através das curvas de $J \times V^2$, ou $\log(J) \times \log(V)$. Se existir uma dependência quadrática, há, então limitação do transporte por carga espacial, e a mobilidade é obtida pela equação 2.11 do capítulo 2, através do coeficiente angular do gráfico $\log(J) \times \log(V)$.

A figura A.1 mostra as medidas $I \times V$ do dispositivo Au/DPIF/Al, em estrutura vertical, para uma espessura média estimada do DPIF em torno de 80 nm.

Observa-se que uma corrente muito alta passando no dispositivo para uma tensão relativamente baixa, atingindo um valor limite do equipamento em aproximadamente 0,15 V. Isso indica curto-circuito no dispositivo, ou seja, o eletrodo de Au está em contato direto com o eletrodo de Al. Todos os dispositivos construídos utilizando eletrodos de Au mostraram o mesmo comportamento. Dessa forma, não foi possível investigar a dependência da corrente com a tensão, a fim de atingir um regime de carga espacial.

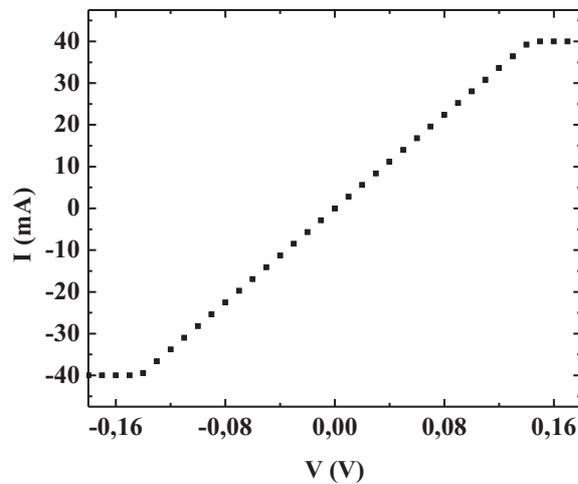


Figura A.1: Medidas corrente por tensão do dispositivo Au/DPIF(80 nm)/Al em estrutura vertical.

Medidas em estrutura planar do dispositivo com a configuração Au/DPIF/Au foram feitas com o objetivo de eliminar o contato direto dos eletrodos metálicos. A largura do canal foi estimada em aproximadamente 50 μm .

A figura A.2 mostra as medidas $I \times V$ do dispositivo. Observa-se que, neste caso, uma tensão muito alta é aplicada no dispositivo (90 V), gerando correntes relativamente baixas, da ordem de nanoampères. Isso torna inviável a investigação da mobilidade, pois essa corrente, além de muito baixa, pode estar relacionada a outros efeitos devido às altas tensões, inclusive influência do substrato.

Devido a estas dificuldades, outros eletrodos foram testados, a fim de conseguir uma curva apropriada para a investigação da mobilidade. Dispositivos feitos com eletrodos de Cu e Al foram construídos na estrutura Cu/DPIF/Al.

A figura A.3 mostra as medidas $I \times V$ e observa-se a degradação do dispositivo a uma tensão de aproximadamente 0,5 V. Esse comportamento também foi observado em todos os dispositivos construídos nesta estrutura.

Outras técnicas foram utilizadas, na tentativa de estimar a mobilidade no DPIF, como Espectroscopia de Admitância [53, 67]. Utilizamos um equipamento LCR 4284A da Agilent Technologies para as medidas.

Neste método, mede-se a diferença entre a susceptância com campo aplicado

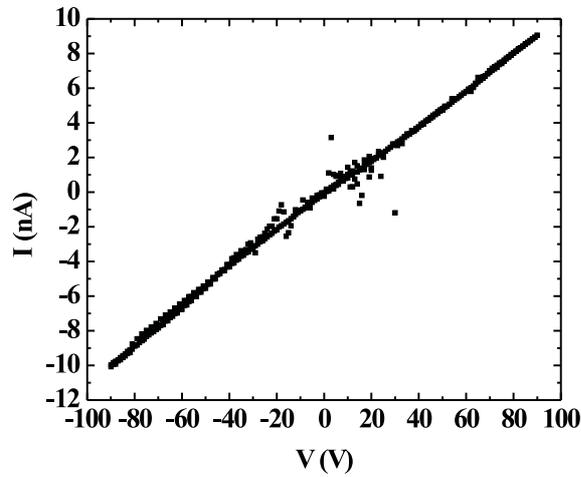


Figura A.2: Medidas corrente por tensão do dispositivo $Au/DPIF(50 \mu m)/Au$, em estrutura planar.

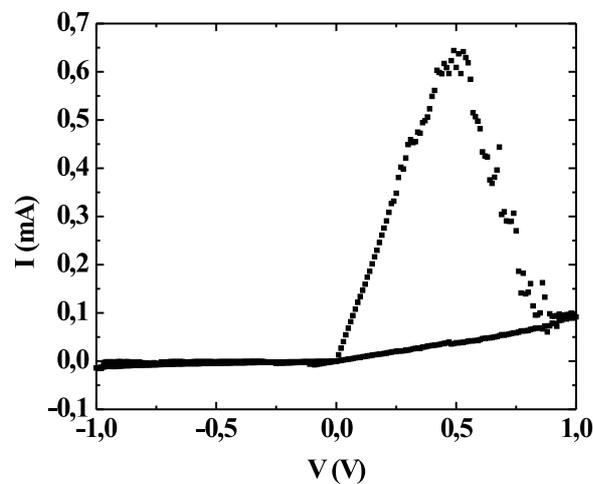


Figura A.3: Medidas corrente por tensão do dispositivo $Cu/DPIF(80 nm)/Al$, em estrutura vertical.

e a susceptância sem campo aplicado através do dispositivo, variando a frequência do sinal aplicado [53, 67]. A susceptância é a componente imaginária da admitância, expressa por $Y = G + iB$. Os mínimos locais de susceptância diferencial estão relacionados com as frequências de ressonância para os portadores positivos e negativos (figura A.4).

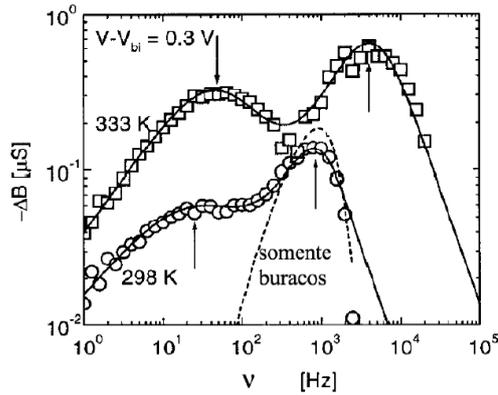


Figura A.4: Gráfico em representação bilog da susceptância diferencial negativa em função da frequência. São mostradas duas curvas para um LED polimérico com espessura de 150 nm em 298 K e 333 K. Figura retirada da ref [53]

O tempo de trânsito (τ) é o inverso da frequência angular (ω_p), obtido com o máximo da susceptância diferencial ($-\Delta B$) em relação a ω . Sabendo que $\tau = 1/\omega_p$, $\mu = d^2/V\tau$, calculamos μ através da relação $\mu = 2\pi\nu d^2/V$.

A estimativa da mobilidade do DPIF através desta técnica também não foi possível. Em nossas medidas, ($-\Delta B$) cresce com o aumento da frequência, não atingindo um ponto máximo como sugerido pela figura A.4, impossibilitando a estimativa de τ e também da mobilidade.

Por isso, a mobilidade de portadores positivos no DPIF, ainda é um parâmetro desconhecido, sendo necessária a utilização de outros métodos para estimar este valor.

Bibliografia

- [1] S. M. Resende, *Materiais e dispositivos Eletrônicos* (Editora Livraria da Física, São Paulo, 2004)
- [2] M. S. Meruvia, I. A. Hümmelgen, *Advanced Functional Materials*, **16** (2006) 459
- [3] J. Bardeen, W. H. Brattain, *Physical Review*, **74** (1948) 230
- [4] M. S. Meruvia, Transistor de Base Metálica e Transistor de Válvula de Spin Híbridos Orgânico/Inorgânico *Tese de Doutorado*, UFPR (2004)
- [5] W. Shockley, *Bell Syst. Tech. J.*, **28** (1949) 435
- [6] M. Atalla, D. Kahng, *IEEE Device Research Conference, IEEE Transactions on Electron Devices*, **ED-9** (1962) 507
- [7] K. K. Ng, *Complete Guide to Semiconductor Devices* (Wiley Interscience, New Jersey, 2002)
- [8] D. Geppert, *Proc. IRE*, **50** (1962) 1527
- [9] M. Atalla, R. W. Soshea, *Solid State Electronics*, **6** (1963) 245
- [10] J. L. Moll, *IEEE Transactions on Electron Devices*, **10** (1963) 299
- [11] C. R. Crowell, S. M. Sze, *Physical Review Letters*, **15** (1965) 659
- [12] A. Deneuville, M. H. Brodsky, *Thin Solid Films*, **55** (1978) 137
- [13] S. Saitoh, H. Ishiwara, S. Furukawa, *Applied Physics Letters*, **37** (1980) 203
- [14] J. C. Bean, J. M. Poate, *Applied Physics Letters*, **37** (1980) 643

- [15] E. Rosencher, S. Delage, Y. Campidelli, F. A. d'Avitaya, *Electronic Letters*, **20** (1984) 762
- [16] G. E. Derkits Jr., J. P. Harbison, J. Levkoff, D. M. Hwang, *Applied Physics Letters*, **48** (1986) 1220
- [17] T. Kobayashi, H. Sakai, M. Tonouchi, *Electronic Letters*, **22** (1986) 659
- [18] J. C. Pfister, E. Rosencher, K. Belhaddad, A. Poncet, *Solid-State Electronics*, **29** (1986) 907
- [19] H. von Känel, J. Henz, M. Ospelt, A. Gruhle, *Physica Scripta*, **T35** (1991) 287
- [20] E. Rosencher, S. Delage, F. A. d'Avitaya, C. d'Anterrosches, K. Belhaddad, J. C. Pfister, *Physica B*, **134** (1985) 106
- [21] Y. Yang, A. J. Heeger, *Nature*, **372** (1994) 344
- [22] J. McElvain, M. Keshavarz, H. Wang, F. Wudl, A. J. Heeger, *Journal of Applied Physics*, **81** (1997) 6468
- [23] M. S. Meruvia, I. A. Hummelgen, M. L. Sartorelli, A. A. Pasa *Applied Physics Letters*, **84** (2004) 3974
- [24] M. S. Meruvia, A. R. V. Benvenho, I. A. Hummelgen, A. A. Pasa W. Schwarzacher *Applied Physics Letters*, **86** (2005) 263504
- [25] S. Zorba, Y. Gao *Applied Physics Letters*, **86** (2005) 193508
- [26] K. Fujimoto, T. Hiroi, M. Nakamura *J. Surf. Sci. Nanotech*, **3** (2005) 327
- [27] Y. Chao, S. Yang, H. Meng *Applied Physics Letters*, **87** (2005) 253508
- [28] S. Fujimoto, K. Nakayama, M. Yokoyama *Journal of Applied Physics*, **99** (2006) 08H704
- [29] C. Feng, M. Yi, S. Yu, D. Ma, C. Feng, T. Zhang, M. S. Meruvia, I. A. Hummelgen *Applied Physics Letters*, **88** (2006) 203501
- [30] M. Yi, S. Yu, D. Ma, C. Feng, T. Zhang, M. S. Meruvia, I. A. Hummelgen *Journal of Applied Physics*, **99** (2006) 106102

- [31] J. P. M. Serbena, I. A. Hummelgen, T. Hadizad, Z. Y. Wang *Small*, **3** (2006) 372
- [32] Y. Chao, H. Meng, S. Horng *Applied Physics Letters*, **88** (2006) 223510
- [33] K. Fujimoto, T. Hiroi, K. Kudo, M. Nakamura *Advanced Materials*, **19** (2007) 525
- [34] Y. Chao, H. Meng, S. Horng, C. Hsu *Organic Electronics*, **9** (2008) 310
- [35] J. Huang, M. Yi, D. Ma, I. A. I. Hummelgen *Applied Physics Letters*, **92** (2008) 232111
- [36] C. Yang, T. Ou, S. Cheng, M. Wu, S. Lin, I. Chan, Y. Chang *Applied Physics Letters*, **89** (2006) 183511
- [37] M. Yi, S. Yu, C. Feng, T. Zhang, D. Ma, M. S. Meruvia, I. A. Hummelgen *Organic Electronics*, **8** (2007) 311
- [38] M. Yi, J. Huang, D. Ma, I. A. Hummelgen *Organic Electronics*, **9** (2008) 539
- [39] M. Yi, J. Huang, D. Ma, I. A. Hummelgen *Applied Physics Letters*, **92** (2008) 243312
- [40] W. J. Silva, I. A. Hummelgen, R. M. Q. Mello, D. Ma *Applied Physics Letters*, **93** (2008) 053301
- [41] J. P. M. Serbena, J. Y. Huang, D. Ma, Z. Y. Wang, I. A. Hummelgen *Organic Electronics*, doi:10.1016/j.orgel.2008.11.001 (2008)
- [42] C. Haginoya, M. Ishibashi, K. Koike *Applied Physics Letters*, **71** (1997) 20
- [43] J. Rybczynski, U. Ebels, M. Giersig *Colloids and Surfaces A*, **219** (2003) 1-6
- [44] Y. Ye, S. Badilescu, V. Truong, P. Rochon, A. Natansohn *Applied Physics Letters*, **79** (2001) 872
- [45] S. M. Weekes, F. Y. Ogrin, W. A. Murray *Langmuir*, **20** (2004) 11280
- [46] S. Hong, J. H. Moon, J. Lim, S. Kim, S. Yang *Langmuir*, **21** (2005) 10416
- [47] S. M. Weekes, F. Y. Ogrin, W. A. Murray, P. S. Keatley *Langmuir*, **23** (2007) 1057

- [48] E. R. Spada, A. S. Rocha, E. F. Jasinski, G. M. C. Pereira, L. N. Chavero, A. B. Oliveira, A. Azevedo, M. L. Sartorelli *Journal of Applied Physics*, **103** (2008) 114306
- [49] S. M. Sze, *Semiconductor Devices Physics and Technology* (John Wiley & Sons, New York, 1985)
- [50] A. R. V. Benvenho, Caracterização Elétrica e Óptica de Novos Poli(bifenilenovinileno)s e utilização do poli(9,9-dioctil-1,4-fluorenileno vinileno) na Construção de Dispositivos emissores de Luz com Novas combinações de Materiais *Tese de Doutorado*, UFPR (2005)
- [51] M. A. Baldo, S. R. Forrest, *Physical Review B*, **64** (2001) 085201
- [52] J. P. M. Serbena, Propriedades Elétricas de Blendas Moleculares de 4,7-bis(piridina-2-iletinil)- 2,1,3-benzotiadiazol e tris-(8-hidróxido quinolina) alumínio *Dissertação de Mestrado*, UFPR (2005)
- [53] R. Lessmann, Medindo a Mobilidade de Portadores em Materiais Orgânicos *Dissertação de Mestrado*, UFPR (2005)
- [54] P. W. M. Blom, M. J. M. Jong, S. Breedijk, *Applied Physics Letters*, **71** (1997) 930
- [55] R. Valaski, L. M. Moreira, L. Micaroni, I. A. Hümmelgen, *Journal of Applied Physics*, **92** (2002) 2035
- [56] I. A. Hümmelgen, L. S. Roman, F. C. Nart, L. O. Péres, E. L. de Sá, *Applied Physics Letters*, **68** (1996) 3194
- [57] <http://www.estapor.com>
- [58] T. Hadizad, J. Zhang, D. Yan, Z. Y. Wang, J. P. M. Serbena, M. S. Meruvia, I. A. Hummelgen *J. Mater Sci: Mater Electron*, **18** (2007) 903
- [59] D. R. Lide, *CRC Handbook of Chemistry and Physics*, (76° Edição, CRC Press, New York, 1995)
- [60] Y. Chao, H. Meng, S. Horg, C. Hsu *Organic Electronics*, **9** (2008) 310-316
- [61] <http://solutions.3m.com.br>

- [62] J. P. M. Serbena, Caracterização elétrica de transistores híbridos orgânico/inorgânico preparado utilizando um derivado de indenofluoreno como emissor *Tese de Doutorado*, UFPR (2008)
- [63] A. M. Maliska Microscopia Eletrônica de Varredura *Apostila*, UFSC
- [64] L. Rossi, M. S. Meruvia, I. A. Hümmelgen, W. Schwarzacher, A. A. Pasa, *Journal of Applied Physics*, **100** (2006) 024504
- [65] S. C. Veenstra, U. Stalmach, V. V. Krasnikov, G. Hadziioannou, H. T. Jonkman, A. Heeres, G. A. Sawatzky *Applied Physics Letters*, **76** (2000) 2253
- [66] K. Seki, E. Ito, H. Ishii *Synthetic Metals*, **91** (1997) 137
- [67] H. C. F. Martens, J. N. Huiberts, P. W. M. Blom, *Applied Physics Letters*, **77** (2000) 1852
- [68] S. M. Sze, *Modern Semiconductor Device Physics* (John Wiley & Sons, New York, 1998)
- [69] S. Fujimoto, K. Nakayama, M. Yokoyama *Applied Physics Letters*, **87** (2005) 133503
- [70] I. N. Hulea, R. F. J. van der Scheer, H. B. Brom, B. M. W. Langeveld-Voss, A. van Dijken, K. Brunner *Applied Physics Letters*, **83** (2003) 1246
- [71] D. Poplavskyya, F. So *Journal of Applied Physics*, **99** (2006) 033707