UNIVERSIDADE FEDERAL DO PARANÁ



2020

ELTON ALVES DE MOURA

TRANSISTORES ORGÂNICOS ELETROLÍTICOS EM ARQUITETURA PLANAR E VERTICAL

Tese apresentada ao Curso de Pós-Graduação em Física, Setor de Exatas, da Universidade Federal do Paraná, como requisito parcial à obtenção do título de Doutor em Física.

Orientador: Prof. Dr. José P. Mansueto Serbena

CURITIBA 2020

Catalogação na Fonte: Sistema de Bibliotecas, UFPR Biblioteca de Ciência e Tecnologia M929t Moura, Elton Alves de Transistores orgânicos eletrolíticos em arquitetura planar e vertical [recurso eletrônico] / Elton Alves de Moura – Curitiba, 2020. Tese – Universidade Federal do Paraná, Setor de Ciências Exatas, Programa de Pós-graduação em Física. Orientador: Prof. Dr. José Pedro Mansueto Serbena 1. Transistores orgânicos eletrolíticos. I. Universidade Federal do Paraná. II. Serbena, José Pedro Mansueto. III. Título. CDD: 621.381528

Bibliotecária: Roseny Rivelini Morciani CRB-9/1585



MINISTÉRIO DA EDUCAÇÃO SETOR DE CIENCIAS EXATAS UNIVERSIDADE FEDERAL DO PARANÁ PRÓ-REITORIA DE PESQUISA E PÓS-GRADUAÇÃO PROGRAMA DE PÓS-GRADUAÇÃO FÍSICA - 40001016020P4

TERMO DE APROVAÇÃO

Os membros da Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em FÍSICA da Universidade Federal do Paraná foram convocados para realizar a arguição da tese de Doutorado de **ELTON ALVES DE MOURA** intitulada **"Transistores orgânicos eletrolíticos em arquitetura planar e vertical"**

, sob orientação do Prof. Dr. JOSÉ PEDRO MANSUETO SERBENA, que após terem inquirido o aluno e realizada a avaliação do trabalho, são de parecer pela sua APROVAÇÃO no rito de defesa.

A outorga do título de doutor está sujeita à homologação pelo colegiado, ao atendimento de todas as indicações e correções solicitadas pela banca e ao pleno atendimento das demandas regimentais do Programa de Pós-Graduação.

CURITIBA, 03 de Dezembro de 2020.

Assinatura Eletrônica 03/12/2020 20:56:24.0 JOSÉ PEDRO MANSUETO SERBENA Presidente da Banca Examinadora Assinatura Eletrônica 04/12/2020 10:08:17.0 CELSO DE ARAUJO DUARTE Avaliador Interno (UNIVERSIDADE FEDERAL DO PARANÁ)

Assinatura Eletrônica 04/12/2020 13:56:55.0 HERBERT WINNISCHOFER Avaliador Externo (UNIVERSIDADE FEDERAL DO PARANÁ) Assinatura Eletrônica 07/12/2020 12:19:35.0 NERI ALVES Avaliador Externo (UNIVERSIDADE EST.PAULISTA JÚLIO DE MESQUITA FILHO)

Centro Politécnico - Prédio do Setor de Ciências Exatas - 1º Andar - CURITIBA - Paraná - Brasil CEP 81531-980 - Tel: (41) 3361-3096 - E-mail: posgrad@fisica.ufpr.br Documento assinado eletronicamente de acordo com o disposto na legislação federal <u>Decreto 8539 de 08 de outubro de 2015</u>. Gerado e autenticado pelo SIGA-UFPR, com a seguinte identificação única: 64673 **Para autenticar este documento/assinatura, acesse https://www.prpg.ufpr.br/siga/visitante/autenticacaoassinaturas.jsp** e insira o codigo 64673

AGRADECIMENTOS

Agradeço a Deus pela proteção e saúde mental nos momentos difíceis enfrentados até aqui e a todos aqueles que, de alguma forma, contribuíram para a realização deste trabalho, em especial:

aos meus queridos pais, Evilázio Moura e Maria de Jesus Moura pelo apoio e incentivo para realização deste sonho;

a todos meus irmãos por estarem sempre presentes me ajudando em momentos cruciais ao longo de toda minha vida;

à minha querida noiva, Raquel Oliveira pelo seu amor incondicional, companheirismo e paciência em todos os momentos;

ao eterno professor Dr. Ivo A. Hümmelgen pela oportunidade, ensinamentos e pela honra de sua orientação ao longo de 3 anos até sua partida;

ao professor Dr. José P. M. Serbena por sua orientação, profissionalismo e dedicação ao grupo de pesquisa GOOD;

à professora Dra. Keli F. Seidel por seus valiosos ensinamentos, discussões e por sua indispensável ajuda;

aos professores membros da banca de pré-defesa Dr. Emerson Cristiano

Barbano, Dr. Klebler Daum Machado e Dr. Ismael André Heisler pelas contribuições e sugestões para a melhoria deste trabalho;

os professores membros da banca de defesa Dr. Celso Araújo Duarte, Dr.

Neri Alves e Dr. Herbert Winnischofer pelo aceite e disponibilidade em avaliar este trabalho;

a todos os professores do Programa de Pós-Graduação em Física da UFPR; ao professor Dr. Neri Alves, coordenador do laboratório LaDSor/UNESP, pela valiosa colaboração experimental;

ao doutorando Me. Gabriel Leonardo Nogueira pela ajuda na deposição dos nanofios de prata;

aos meus amigos de laboratório Clara Garcia, Ana Cristina, Ali Nawaz,

Anderson Hoff, Isidro Cruz-Cruz, Marcelo Penteado, Pedro Zanella, Rafael

Rodrigues, Jonas Lazzaretti e Angela Cardenas pelos saudosos momentos de

descontração no laboratório e pelas trocas de conhecimentos;

aos meus colegas da pós-graduação em física;

ao laboratório de pesquisa do Grupo de Dispositivos Optoeletrônicos Orgânicos- GOOD/UFPR do qual faço parte;

ao laboratório multiusuário do Centro de Microscopia Eletrônica – CME/UFPR pelas imagens de microscopia eletrônica de varredura;

ao laboratório de Dispositivos e Sensores Orgânicos – LaDSor/UNESP pela colaboração na deposição dos nanofios de prata;

ao laboratório de Óptica de Raios-X e Instrumentação – LORXI/UFPR;

ao programa de pós-graduação em física da Universidade Federal do Paraná;

ao secretário do Programa de Pós-Graduação em Física-UFPR, Leandro Florentino;

à CAPES pelo financiamento desta pesquisa e pelo auxílio financeiro.

Dedico este trabalho aos meus queridos pais, Evilázio Moura e Maria de Jesus Moura; aos meus queridos irmãos e a minha querida noiva, Raquel Oliveira.

RESUMO

Neste trabalho desenvolveram-se e caracterizaram-se transistores orgânicos eletrolíticos em arquitetura planar Au/P3HT/gel iônico/Au e nas arquiteturas verticais ITO/PBT/Sn/gel iônico/Au e ITO/PBT/AgNW/gel iônico/Au. No caso dos transistores planares, investigou-se a influência em seu desempenho de uma camada de PVA ou PMMA adicionada na interface entre o P3HT/gel iônico. Além disso, investigou-se o comportamento dos transistores operando sob duas diferentes faixas de tensões aplicadas à porta (V_{GS}), denominadas de baixo V_{GS} (0,2 V a -0,6 V) e alto V_{GS} (0,2 V a – 1,1 V). Com relação aos transistores em arquitetura vertical, investigouse a influência de eletrodos intermediários permeáveis de estanho (Sn) ou nanofios de prata (AgNW) em seu desempenho. Além disso, investigaram-se por imagens de MEV, as características morfológicas dos eletrodos de Sn crescidos por evaporação térmica sobre o substrato de vidro e sobre o filme de PBT. Também investigou-se o comportamento da corrente através do filme de PBT através de curvas *I-V* realizadas nas células diodos dos transistores verticais nas configurações de ITO/PBT/Sn e ITO/ PBT/AgNW. Essas medidas I-V, além de fornecerem informações sobre o comportamento da corrente através do PBT, contribuíram para uma melhor compreensão em relação ao modo de operação dos transistores. As caracterizações elétricas dos transistores orgânicos eletrolíticos foram realizadas por curvas de transferência ($I_{DS} \times V_{GS}$) e curvas características de saída ($I_{DS} \times V_{DS}$).

Palavras-chave: Transistores orgânicos eletrolíticos; OECT; EGOFET; *Electrolyte-Gated* VOFET e VOECT.

ABSTRACT

In this work, electrolyte organic transistors were developed and characterized in planar architecture Au/P3HT/ion gel/Au and vertical architectures ITO/PBT/Sn/ion gel/Au and ITO/PBT/AgNW/ion gel/Au. In the case of planar transistors, the influence on their performance of a layer of PVA and PMMA added at the interface between the P3HT/ion gel was investigated. In addition, the behavior of transistors operating under two different voltage ranges applied to the gate was investigated, called low V_{GS} (0.2 V to -0.6 V) and high V_{GS} (0.2 V to -1,1 V). Regarding the transistors in the vertical architecture, the influence of permeable intermediate electrodes of tin (Sn) or silver nanowires (AgNW) in their performance was investigated. In addition, the morphological characteristics of Sn electrodes grown by thermal evaporation on the glass substrate and on the PBT film were investigated by SEM images. The behavior of the current through the PBT film carried out on the diode cells of the vertical transistors in the configurations of ITO/ PBT/Sn and ITO/PBT/AgNW was also investigated through I-V curves. These I-V measurements, in addition to providing information on the current behavior through the PBT, contributed to a better understanding in relation to the operation mode of the transistors. The electrical characterizations of the electrolyte organic transistors were performed by transfer curves ($I_{DS} \times V_{GS}$) and output characteristic curves ($I_{DS} \times V_{GS}$) $V_{\rm DS}$).

Keywords: Electrolyte organic transistors; OECT; EGOFET; Electrolyte-Gated VOFET and VOCET.

Lista de figuras

Figura 1.1: Ilustração dos transistores na arquitetura planar e vertical	19
Figura 1.2: Aplicações dos transistores orgânicos eletrolíticos	20
Figura 2.1: Estrutura química da molécula de etileno	26
Figura 2.2: Diagrama dos níveis de energia da molécula de etileno	28
Figura 2.3: Estrutura química de alguns semicondutores orgânicos	29
Figura 2.4: Ilustração do transporte de carga realizado por salto (<i>hopping</i>)	31
Figura 2.5: Estrutura do P3HT regioregular	33
Figura 2.6: Filmes de RR-P3HT depositados por <i>spin-coating</i>	34
Figura 2.7: Estrutura química do 2,2' bitiofeno e do poli(2,2' bitiofeno)	35
Figura 2.8: Exemplos de ânions e cátions mais utilizados em líquidos iônicos	37
Figura 2.9: Aplicações do gel iônico	38
Figura 2.10: Estrutura química do P(VDF-HFP) e do EMIM[TFSA]	38
Figura 2.11: Arquitetura típica de um OFET	41
Figura 2.12: Princípio básico de operação do OFET	43
Figura 2.13: Ilustração de curvas de saída (I _{DS} x V _{DS}) de OFETs	45
Figura 2.14: Ilustração da curva de transferência ($I_{DS} \ge V_{GS}$) de OFETs	45
Figura 2.15: Transistores orgânicos eletrolíticos	47
Figura 2.16: Ilustração do modo de operação dos OECTs	49
Figura 2.17: Arquitetura do transistor orgânico vertical	51
Figura 2.18: Ilustração do modo de operação dos transistores orgânicos verticais	52
Figura 3.1: Preparação da camada dielétrica eletrolítica	56
Figura 3.2: Preparação do filme de gel iônico	56
Figura 3.3: Ilustração das etapas de fabricação dos transistores	59

Figura 3.4: Ilustração dos dispositivos em arquitetura planar	59
Figura 3.5: Configuração de medidas elétricas	60
Figura 3.6: Ilustração de amostra para medida <i>I-V antes da fabricação do transistor</i> .	61
Figura 3.7: Ilustração de amostra para medida <i>I-V após a fabricação do transistor</i>	61
Figura 3.8: Medidas de <i>I-V</i> do dispositivo-A	63
Figura 3.9: Medidas de <i>I-V</i> do dispositivo-B	64
Figura 3.10: Medidas de <i>I-V</i> do dispositivo-C	66
Figura 3.11: Espectros Raman obtidos de filmes de P3HT na região do canal	67
Figura 3.12: Curvas de transferência obtida para o dispositivo-A sob baixo V_{CS}	68
Figura 3.13: Curvas de transferência obtida para o dispositivo-B sob baixo V _{GS}	69
Figura 3.14: Curvas de transferência obtida para o dispositivo-C sob baixo V _{GS}	70
Figura 3.15: Curvas de saída obtida para o dispositivo-A sob baixo V_{GS}	71
Figura 3.16: Curvas de saída obtida para o dispositivo-B sob baixo V_{CS}	71
Figura 3.17: Curvas de saída obtida para o dispositivo-C sob baixo V_{GS}	72
Figura 3.18: Curvas de transferência obtida para o dispositivo-A sob alto V_{GS}	73
Figura 3.19: Curvas de transferência obtida para o dispositivo-B sob alto <i>V_{cs}</i>	74
Figura 3.20: Curvas de transferência obtida para o dispositivo-C sob alto V_{GS}	75
Figura 3.21: Curvas de saída obtida para o dispositivo-A sob alto V_{GS}	78
Figura 3.22: Curvas de saída obtida para o dispositivo-B sob alto V_{GS}	79
Figura 3.23: Curvas de saída obtida para o dispositivo-C sob alto V_{GS}	81
Figura 4.1: Processo de corrosão do filme de ITO	84
Figura 4.2: Processo de eletrodeposição do filme de PBT	85
Figura 4.3: Filme de PBT	.85
Figura 4.4: Eletrodos de Sn	. 87
Figura 4.5: Sistema de deposição dos AgNW	.88
Figura 4.6: Eletrodos de nanofios de prata	89
Figura 4.7: Ilustração do posicionamento do filme flexível de gel iônico	90
Figura 4.8: Resumo ilustrativo das etapas de montagem dos dispositivos	90
Figura 4.9: Sistema de medida para caracterização elétrica	91
Figura 4.10: Imagem de MEV do eletrodo de Sn de ~128 nm de espessura	94
Figura 4.11: Perfil do eletrodo de Sn de ~128 nm de espessura	94

Figura 4.12: Imagens de MEV do eletrodo de Sn de ~264 nm de espessura95
Figura 4.13: Perfil do eletrodo de Sn de ~264 nm de espessura
Figura 4.14: Imagens de MEV do eletrodo de Sn de ~350 nm de espessura97
Figura 4.15: Perfil do eletrodo de Sn de ~350 nm de espessura
Figura 4.16: Imagem de MEV do eletrodo de Sn98
Figura 4.17: Diagrama de níveis de energia para a configuração ITO/PBT/Sn99
Figura 4.18: Medida <i>I-V</i> da amostra-A100
Figura 4.19: Medida <i>I-V</i> da amostra-B101
Figura 4.20: Medida <i>I-V</i> amostra-C102
Figura 4.21: Curvas de saída do dispositivo na arquitetura vertical ITO/PBT/Sn/gel
iônico/Au104
Figura 4.22: Curvas de transferência do dispositivo na arquitetura vertical
ITO/PBT/Sn/gel iônico/Au105
Figura 4.23: Imagem de microscopia óptica do eletrodo de nanofios de Ag106
Figura 4.24: Diagrama dos níveis de energia de ITO/PBT/AgNW107
Figura 4.25: Curvas <i>I-V</i> da célula diodo ITO/PBT/AgNW antes e após a
caracterização do transistor sob $V_{GS} > 0$ 108
Figura 4.26: Curvas de transferência do dispositivo na arquitetura vertical ITO/PBT/
AgNW/gel iônico/Au com $V_{GS} > 0$
Figura 4.27: Curvas de saída do dispositivo na arquitetura vertical
ITO/PBT/AgNW/gel iônico/Au com $V_{GS} > 0$
Figura 4.28: Curvas <i>I-V</i> da célula diodo ITO/PBT/AgNW antes e após a
caracterização do transistor sob V_{GS} < 0111
Figura 4.29: Curvas de transferência do dispositivo na arquitetura vertical ITO/PBT/
AgNW/gel iônico/Au com V _{GS} < 0110
Figura 4.30: Curvas de saída do dispositivo na arquitetura vertical
ITO/PBT/AgNW/gel iônico/Au com $V_{GS} < 0$

Lista de siglas

AgNWs	Nanofios de prata
СМЕ	Centro de microscopia eletrônica
Ci	Capacitância
DOS	Densidade de estado
D	Dreno
EMIM[TFSA]	1-etil-3-metilimidazólio bis(trifluorometilsulfonil)amida
EGOFETs	Transistores Orgânicos de Efeito de Campo com porta eletrolítica
fт	Frequência de transição
G	Porta
gm	Transcondutância
GOOD	Grupo de dispositivos optoeletrônicos orgânicos
HCI	Ácido clorídrico
НОМО	Orbital molecular mais alto ocupado
I _{on}	Corrente no estado ligado
$I_{ m off}$	Corrente no estado desligado
I _{DS}	Corrente no dreno
I _{GS}	Corrente na porta

ITO	Óxido de índio dopado com estanho
LUMO	Orbital molecular mais baixo desocupado
LiClO ₄	Perclorato de lítio
LaDSOr	Laboratório de dispositivos e sensores orgânicos
L	Comprimento do canal
МС	Monte Carlo
MEV	Microscopia eletrônica de varredura
OFETs	Transistores Orgânicos de Efeito de Campo
OTFTs	Transistores Orgânicos de Filmes Finos
OPBTs	Transistores Orgânicos de Base Permeável
OECTs	Transistores Orgânicos Eletroquímicos
OLEDs	Diodos orgânicos emissores de luz
OPVs	Células orgânicas fotovoltaicas
OA	Orbitais atômicos
ОМ	Orbitais moleculares
P3HT	Poli(3-hexiltiofeno-2,5'-diil)
РВТ	Poli(bitiofeno)
РММА	Poli(metilmetacrilato)
PVA	Álcool polivinílico
P(VDF-HFP)	Poli(fluoreto de vinilideno-co-hexafluoropropileno)
PANI-CSA	Polianilina protonada com ácido carbosulfônico
RR-P3HT	Regiorregular Poli(3-hexiltiofeno-2,5'-diil)
<i>R</i> _{sq}	Resistência de filme
S	Fonte

VOFETs	Transistores Orgânicos de Efeito de Campo Verticais
VOECTs	Transistores Orgânicos Eletroquímicos Verticais
$V_{\rm DS}$	Tensão no dreno
V _{GS}	Tensão na porta
V _T	Tensão limiar
w	Largura do canal
$\mu_{ ext{fet}}$	Mobilidade de efeito de campo

Sumário

1 Introdução17
1.1 Estado da Arte
1.2 Objetivos da Tese22
1.2.1 Objetivo geral22
1.2.2 Objetivos específicos22
1.3 Organização da Tese23
2 Fundamentação teórica24
2.1 Semicondutores Orgânicos24
2.1.1 Transporte de cargas em polímeros conjugados29
2.2 Poli(3-hexiltiofeno-2,5'-diil) Regioregular32
2.3 Poli(2,2' bitiofeno) – PBT35
2.4 Gel iônico
2.5 Transistores orgânicos
2.5.1 Transistores Orgânicos de Efeito de Campo - OFET40
2.5.1.1 Estrutura e princípio básico de funcionamento40
2.5.1.2 Modo de operação e caracterização elétrica41
2.5.2 Transistores Orgânicos Eletroquímicos – OECTs47
2.5.2.1 Estrutura e princípio básico de funcionamento dos OECTs48
2.5.3 Transistores Orgânicos Verticais49
2.5.3.1 Transistores orgânicos eletrolíticos em arquitetura vertical: Estrutura e
princípio básico de operação51
3 Transistores Orgânicos Eletrolíticos em Arquitetura Planar53
3.1 Procedimentos experimentais54
3.1.1 Materiais
3.1.2 Preparação do eletrólito (gel iônico)55

3.1.3 Limpeza dos Substratos57	
3.1.4 Fabricação dos dispositivos58	
3.1.5 Configuração de medidas elétricas60	
3.2 Resultados e Discussões62	
3.3 Conclusões	
4 Transistores Orgânicos Eletrolíticos em Arquitetura Vertical81	
4.1 Procedimentos experimentais82	
4.1.1 Materiais	
4.1.2 Fabricação dos dispositivos83	
4.1.2.1 Preparação e limpeza dos substratos83	
4.1.2.2 Eletrodeposição do filme de PBT84	
4.1.2.3 Deposição dos eletrodos permeáveis85	
 4.1.2.3.1 Eletrodo permeável de estanho	
4.1.2.5 Configuração de medidas91	
4.2 Resultados e discussões92	
4.2.1 Transistores orgânicos eletrolíticos verticais com eletrodos intermediários	
de estanho92	
4.2.1.1 Caracterização morfológica do eletrodo de Sn93	
4.2.1.2 Caracterização elétrica de corrente <i>vs.</i> tensão (<i>I-V</i>)	
4.2.1.3 Caracterização elétrica dos transistores orgânicos eletrolíticos	
verticais com eletrodo de estanho102	
4.2.2 Transistores orgânicos eletrolíticos verticais com eletrodos intermediários	
de nanofios de prata (AgNW)105	
4.3 Conclusões113	
5 Considerações finais115	
Trabalhos Futuros117	
Apêndice A119	
Apêndice B 123	
Apêndice C 125	
Referências127	

Capítulo 1

1 Introdução

As descobertas das propriedades semicondutoras em compostos orgânicos nas décadas de 1950 e 1960 [1-5] incentivaram o desenvolvimento de dispositivos baseados em semicondutores orgânicos. Historicamente, os primeiros dispositivos orgânicos surgiram no início da década de 1980 [6-10]. Nesse mesmo período foi apresentada por White et al. (1984) [6], a primeira proposta de um transistor orgânico. Dois anos depois, em 1986, Tsumura et al. [10] apresentaram o primeiro transistor orgânico de efeito de campo (OFET). Na ocasião, os autores demonstraram a modulação da corrente através de um filme fino de politiofeno com mobilidade (μ_{FET}) de 10⁻⁵ cm²·V⁻¹·s⁻¹. Apesar do baixo μ_{FET} , comparado com os transistores de silício, mostraram a possibilidade do uso de compostos orgânicos para a fabricação de transistores. Desde então, os transistores orgânicos foram amplamente investigados com objetivo de melhorar seu desempenho. Atualmente, os transistores orgânicos superam o desempenho dos transistores baseados em silício amorfo [11]. Apesar de apresentarem um desempenho inferior aos transistores baseados em silício cristalino, a possibilidade de fabricação em substratos flexíveis com procedimentos simples e de baixo custo, torna os transistores orgânicos atraentes e viáveis para aplicações no âmbito da eletrônica flexível, na qual os transistores de silício são impossibilitados [12].

Devido à facilidade de preparação dos transistores orgânicos e a incessante busca por melhorias no seu desempenho, diversas configurações arquitetônicas e estruturais com diferentes modos de operação foram desenvolvidas, entre estes, podem ser citados: Transistores Orgânicos de Efeito de Campo (OFETs), Transistores Orgânicos de Filmes Finos (OTFTs), Transistores Orgânicos de Base Permeável (OPBTs), Transistores Orgânicos Eletroquímicos (OECTs), Transistores Orgânicos de Efeito de Campo com porta eletrolítica (EGOFETs) e Transistores Orgânicos de Efeito de Campo Verticais (VOFETs) [12–17], etc. Devido a essas variedades de dispositivos, os transistores orgânicos atendem uma ampla gama de aplicações no campo da eletrônica orgânica, incluindo a eletrônica flexível, tais como pele biônica, monitores flexíveis, sensores químicos e biológicos, memórias flexíveis, dentre outras [18–26].

Nesta pesquisa, desenvolveram-se transistores orgânicos eletrolíticos em arquitetura planar Au/P3HT/gel iônico/Au. Além disso, investigou-se a influência de uma camada de PVA ou PMMA (adicionada na interface do semicondutor/eletrólito) no desempenho do dispositivo. Também desenvolveram-se transistores orgânicos eletrolíticos em arquitetura vertical ITO/PBT/Sn/gel iônico/Au e ITO/PBT/AgNW/gel iônico/Au. Nessas arquiteturas, investigou-se a influência das características morfológicas e elétricas dos eletrodos intermediários de estanho e nanofios de prata no desempenho dos transistores.

1.1 Estado da Arte

Os OECTs e EGOFETs pertencem à classe de transistores orgânicos que operam sob baixa tensão (tipicamente < 1 V) [15, 23]. Estruturalmente, são semelhantes aos OFETs com três terminais: fonte e dreno (separados por um semicondutor orgânico) e a porta (separada do semicondutor por uma camada dielétrica). No entanto, nos transistores eletrolíticos, a camada dielétrica é substituída por um dielétrico com espécies iônicas, chamado de eletrólito que pode ser líquido ou sólido [27]. A principal vantagem do uso de eletrólito está na alta capacitância gerada pela porta, usualmente reportada em três ordens de magnitude maior do que em dielétricos sem espécies iônicas. Essa característica única permite que os transistores orgânicos eletrolíticos operem sob baixas tensões, fornecendo alta amplificação de sinal e alta transcondutância [15, 23, 27].

A diferença entre o OECT e o EGOFET está no modo de operação. Basicamente, os OECTs operam por dopagem iônica, ou seja, a modulação da corrente através do canal depende que íons difundam no canal [15], como mostra a Fig. 1.1 a. À medida que os ânions penetram o canal, o eletrodo da fonte fornece cargas positivas para equilibrar (eletricamente) o canal, modificando suas propriedades elétricas. A indução e deriva de portadores de carga resultam na corrente elétrica. No caso dos EGOFETs (Fig. 1.1 b), não há difusão de íons no canal e, portanto, a modulação da corrente através do canal ocorre pelo efeito de campo, ou seja, apenas indução de portadores de carga no canal [23].

Atualmente, os transistores orgânicos eletrolíticos são amplamente investigados devido às suas excelentes propriedades eletrônicas que atendem uma



Figura 1.1: Ilustração dos transistores orgânicos eletrolíticos na arquitetura planar e vertical: Em a) ilustra o OECT (Fig. adaptada da ref. [27]), em b) o EGOFET (Fig. adaptada da ref. [28]), em c) o *Electrolyte-gated* VOFET (Fig. adaptada da ref. [44]) e em d) o VOECT (Fig. adaptada da ref. [44]), todos em modo de operação com V_{GS} com polarização negativa.

variedade de aplicações, principalmente na área da bioeletrônica e biossensores que requerem uma baixa tensão de operação. A Fig. 1.2 apresenta algumas aplicações de transistores orgânicos eletrolíticos, sendo estas: sensores químicos, bioquímicos e neuromórficos [21, 24, 36–40, 28–35].



Figura 1.2: Algumas aplicações dos transistores orgânicos eletrolíticos: a) sensores químicos que detectam produtos químicos em secreções corporais, respiração ou fluidos corporais. (Fig. adaptada da ref. 21). b) diagrama de fiação de dois OECTs usados simultaneamente como transdutores para registrar sinais de eletroencefalografia (Fig. adaptada da ref. 39). c) efeitos induzidos pela porta global em uma matriz de dispositivos orgânicos neuromórficos (Fig. adaptada da ref. 29) e d) micrografia óptica de uma matriz contendo OECTs e eletrodos, colocados sobre o córtex somatossensorial (Fig. adaptada da ref. 28).

A mais recente arquitetura dos transistores orgânicos eletrolíticos explorada é na arquitetura vertical, na qual as camadas são empilhadas verticalmente e, neste caso, a espessura do semicondutor estabelece o comprimento de canal. Esse tipo de arquitetura já é bem conhecida na literatura e formam os VOFETs (do inglês, *vertical organic field-effect transistors*) [17]. No entanto, a camada dielétrica formada por um isolante convencional é substituída por uma camada eletrolítica [41], como mostra na Fig. 1.1 c e d. Como já mencionado, os eletrólitos proporcionam uma alta capacitância na porta e devido ao estreito comprimento do canal (de ordem nanométrica), os transistores orgânicos eletrolíticos verticais podem atingir altas densidades de correntes e altas transcondutâncias a uma tensão de operação menor que 0,5 V [42], como demonstrado recentemente por Weitz *et al.* [43]. Os autores relataram o excelente desempenho de um transistor orgânico eletrolítico em arquitetura vertical. A densidade de corrente atingiu aproximadamente de 2×10^6 $A\cdot cm^{-2} a -0,3 V$. Essa é a maior densidade de corrente relatada até o momento para transistores orgânicos [42]. Além disso, relataram uma alta razão de corrente I_{on}/I_{off} de 10^8 (razão entre a corrente no estado ligado e desligado) e uma alta transcondutância de $5\times10^3 \text{ S}\cdot\text{m}^{-1}$ [43]. Devido a essas excelentes propriedades eletrônicas, os transistores orgânicos eletrolíticos em arquitetura vertical tornam-se promissores para várias aplicações, incluindo redes neurais artificiais [43].

Recentemente, foi demonstrado que os transistores orgânicos eletrolíticos na arquitetura vertical podem operar por dopagem iônica (Fig. 1.1 d), ou seja, no mesmo princípio dos OECTs, ou então apenas pelo efeito de campo (Fig. 1.1 c), como ocorre nos EGOFETs [41, 44]. Devido ao desenvolvimento recente dessa nova arquitetura, a nomenclatura para os transistores orgânicos eletrolíticos verticais ainda não está consolidada na literatura. Alguns autores sugerem a nomenclatura de VOECT (*vertical organic electrochemical transistor*) (2020) [44] para o caso de operação por dopagem iônica e *Electrolyte-gated* VOFET (*electrolyte-gated vertical organic field-effect transistor*) (2019) [43] para o caso de operação pelo efeito de campo. Conforme o amadurecimento científico dessa nova arquitetura, bem como modos de operação, uma nomenclatura será estabelecida na literatura.

1.2 Objetivos da Tese

1.2.1 Objetivo geral

O principal objetivo deste trabalho consiste na preparação e caracterização de transistores orgânicos eletrolíticos em arquitetura planar e vertical.

1.2.2 Objetivos específicos

- Preparar transistores orgânicos eletrolíticos em arquitetura planar Au/P3HT/gel iônico/Au;
- Investigar, através de medidas de corrente vs tensão (*I-V*), o comportamento da corrente através do canal na configuração planar de Au/P3HT/Au, antes e após a caracterização do transistor em baixa (0,2 V a -0,6 V) e alta (0,2 a -1,1 V) V_{GS};
- Investigar, através de medidas elétricas, a influência de uma camada isolante de PVA ou PMMA (adicionada na interface entre o semicondutor e o eletrólito) no desempenho dos transistores;
- Preparar transistores orgânicos eletrolíticos em arquitetura vertical ITO/PBT/ Sn/gel iônico/Au e ITO/PBT/AgNW/gel iônico/Au;
- Investigar, através de imagens de microscopia eletrônica de varredura (MEV) e microscopia óptica, as características morfológicas dos eletrodos intermediários de AgNW;
- Investigar, através de medidas de corrente vs tensão (I-V) nas configurações verticais de ITO/PBT/Sn e ITO/PBT/AgNW, a funcionalidade dos eletrodos intermediários de Sn e AgNW em relação à condutividade no plano;

Investigar, através de medidas elétricas, a influência das características morfológicas e elétricas dos eletrodos intermediários de Sn e AgNW no desempenho dos transistores.

1.3 Organização da Tese

Esta tese está organizada em cinco capítulos, descritos brevemente a seguir:

- No capítulo 1 apresenta-se uma breve introdução sobre o tema deste trabalho;
- No capítulo 2 apresenta-se uma revisão bibliográfica dos principais assuntos relacionados ao tema desta pesquisa;
- No capítulo 3 descrevem-se com detalhes todos os procedimentos experimentais utilizados para a preparação e caracterização dos transistores orgânicos eletrolíticos em arquitetura planar. Além disso, discutem-se as influências das camadas isolantes no desempenho dos transistores;
- No capítulo 4 apresentam-se todos os procedimentos utilizados para desenvolvimento dos transistores orgânicos eletrolíticos em arquitetura vertical. Além disso, discutem-se as características morfológicas e elétricas dos eletrodos intermediários no desempenho dos transistores;
- No capítulo 5 apresentam-se as considerações finais desta pesquisa e, na sequência, descrevem-se algumas sugestões para trabalhos futuros.

Capítulo 2

2 Fundamentação teórica

Neste capítulo apresenta-se uma revisão bibliográfica dos principais assuntos relacionados ao tema desta pesquisa. Serão abordados conceitos e definições físicas que visam fornecer ao leitor um embasamento teórico e científico a respeito de transistores orgânicos eletrolíticos construídos em arquiteturas planar e vertical. Além disso, apresenta-se um breve contexto histórico dos transistores orgânicos, como também dos semicondutores orgânicos. São descritas, de maneira geral, as propriedades físicas e químicas dos semicondutores orgânicos, com destaque aos polímeros conjugados P3HT e PBT, como também, dos géis iônicos utilizados neste trabalho como camada eletrolítica.

2.1 Semicondutores Orgânicos

O comportamento semicondutor de materiais orgânicos permaneceu desconhecido até a década de 1950. Até então, acreditava-se que os materiais orgânicos eram puramente isolantes [12]. No entanto, estudos pioneiros datados no início do século XX já haviam contrariado essa hipótese, com relatos de comportamentos adversos em compostos orgânicos [45–47]. Apesar disso, a falta de conhecimento sobre os comportamentos e, consequentemente, a dificuldade em apresentar explicações convincentes, fizeram com que as novas descobertas tivessem

pouco impacto na comunidade científica. Alguns anos mais tarde (1953 e 1955), Bernanose e colaboradores relataram a eletroluminescência em compostos orgânicos [1, 2], eliminando de vez a ideia de que os materiais orgânicos eram puramente isolantes. Com isso, na década de 1960, houve um aumento significativo de pesquisas com interesse nas propriedades semicondutoras de compostos orgânicos. Em 1963, Pope e colaboradores relataram a eletroluminescência em antraceno monocristalino [3]. Pouco tempo depois, o físico alemão Wolfgang Helfrich em colaboração com o químico canadense William Schneider mostraram que o efeito da eletroluminescência em monocristais de antraceno era devido à recombinação de elétrons e buracos [4, 5]. Apesar do avanço das pesquisas voltadas aos materiais orgânicos, nada de tão expressivo fora relatado até o ano de 1977, quando os químicos Alan MacDiarmid e Hideki Shirakawa em colaboração com o físico Alan Heeger¹ sintetizaram a primeira classe de polímeros condutores, através da dopagem controlada do poliacetileno [48]. Essa nova e extraordinária descoberta abriu caminho para o surgimento de novos compostos orgânicos através da síntese bemsucedida e dopagens controladas de polímeros orgânicos. Com isso, no início da década de 1980, surgiram os primeiros dispositivos eletrônicos baseados em semicondutores orgânicos [6–10]. Desde então, houve um grande avanço tecnológico na área da eletrônica orgânica com o desenvolvimento de novos dispositivos, incluindo os diodos orgânicos emissores de luz (OLEDs), os transistores orgânicos, as células orgânicas fotovoltaicas (OPVs), os sensores orgânicos, dentre outros [49].

As principais vantagens dos dispositivos orgânicos em relação aos inorgânicos são: (i) baixo custo de fabricação e processamento; (ii) possibilidade de preparação em grandes áreas e (iii) possibilidade de fabricação em substratos flexíveis. Esses fatores são essenciais para o setor industrial [49]. No entanto, o desempenho desses dispositivos, em alguns aspectos, ainda é inferior ao dos dispositivos baseados em semicondutores inorgânicos, como o silício, por exemplo. Contudo, o avanço dos semicondutores orgânicos, incluindo as novas técnicas de

¹ Alan MacDiarmid, Hideki Shirakawa e Alan Heeger foram laureados com o Nobel de química no ano de 2000 pela descoberta dos polímeros orgânicos condutores.

processamento, está impulsionando o desenvolvimento de novos dispositivos eletrônicos orgânicos de cada vez melhor desempenho.

De modo geral, os materiais orgânicos que apresentam comportamento semicondutor, são constituídos, principalmente, por átomos de carbono e hidrogênio [50]. A característica semicondutora desses materiais é devida à formação de um sistema conjugado de elétrons- π delocalizados ao longo da cadeia polimérica, resultantes das alternâncias de ligações duplas e simples. Basicamente, ocorre pelas interações dos orbitais p_z de átomos de carbono hibridizados (sp²) envolvidos em uma ligação dupla (C=C) presentes na molécula [51]. Para melhor compreensão, utilizou-se como exemplo a molécula de etileno. A Fig. 2.1 a mostra a estrutura química do etileno formada por uma ligação dupla (C=C) e duas ligações simples (C-H) em cada átomo de carbono. Os átomos de carbono envolvidos em uma ligação dupla (C=C) sofrem hibridização do tipo sp², formando três ligações σ e uma ligação m em cada átomo [52]. Na Fig. 2.1 b pode-se observar a configuração eletrônica de um dos átomos de carbono. Nota-se que os três orbitais hibridizados (sp²) estão dispostos num plano com ângulo de aproximadamente 120° entre si e o orbital puro 2p_z está disposto perpendicularmente a esse plano.



Figura 2.1: a) Estrutura química da molécula de etileno, b) orbitais atômicos do átomo de carbono hibridizado do tipo sp² e c) orbitais moleculares da molécula de etileno formando as ligações σ e π . Figura adaptada da ref. [13].

Analisando a configuração eletrônica da molécula de etileno apresentada na Fig. 2.1 c, nota-se que os orbitais híbridos sp² dos átomos de carbono vizinhos e os orbitais 1s dos átomos de hidrogênio se sobrepõem, formando as ligações σ de sp²sp² e sp²-1s. Essas ligações são mais estáveis e energeticamente mais fortes do que as ligações π , formadas pelas interações laterais dos orbitais puros $2p_z$ do átomo de carbono [52]. A sobreposição desses orbitais atômicos (OA) resulta na formação de orbitais moleculares (OM) que, por sua vez, sofrem interferências construtivas e destrutivas em suas funções de ondas Ψ_{OM}^2 [53]. Segundo a teoria do orbital molecular [52, 53], as interferências construtivas geram densidades de estados localizados de menor energia com orbitais moleculares preenchidos. Enquanto que as interferências destrutivas geram densidades de estados de maior energia com orbitais moleculares vazios. Essas interações formam orbitais ligantes (σ ou π) e antiligantes (σ^* ou π^*) [53]. Desse modo, é possível construir um diagrama de energia similar aos descritos pela teoria de bandas para os semicondutores inorgânicos. A Fig. 2.2 apresenta o diagrama de energia da molécula de etileno. Devido à ligação fraca dos orbitais pz dos átomos de carbono, a menor separação energética ocorre entre os estados π e π^* . Com isso, as excitações eletrônicas com menores energias ocorrem na transição de π para π^* . Tipicamente, essas transições ocorrem numa faixa de energia entre 1,5 a 3 eV, o que permite a absorção e emissão de luz na faixa do espectro visível [51], sendo uma das suas características fundamentais que determinam um semicondutor orgânico. Os estados nos quais ocorre a transição são chamados de orbital molecular mais alto ocupado - HOMO (do inglês, highest occupied molecular orbital) e orbital molecular mais baixo desocupado - LUMO (do inglês, Lowest Unoccupied Molecular Orbital), comumente conhecidos como estados de fronteira e são análogos às bandas de valência e condução dos semicondutores inorgânicos [51]. No entanto, diferentemente de como ocorre nos semicondutores inorgânicos cristalinos ou policristalinos, em que as bandas de valência e condução são bem definidas energeticamente, nos semicondutores orgânicos, principalmente sólidos amorfos, os estados HOMO e

² A função de onda dos orbitais moleculares Ψ_{OM} é uma combinação linear das funções de ondas dos orbitais atômicos Ψ_{OA} [53].

28

LUMO são representados por uma distribuição gaussiana de densidades de estados devido à desordem estrutural e energética presentes nesses materiais [51].



Figura 2.2: Diagrama simples dos níveis de energia da molécula de etileno. A sobreposição dos orbitais híbridos $2sp^2$ e dos orbitais puros $2p_z$ dos átomos de carbono formam as ligações $\sigma \in \pi$. As interações dos orbitais híbridos $2sp^2$ com os orbitais 1s dos átomos de hidrogênio foram omitidas. Figura adaptada da ref. [50].

Os semicondutores orgânicos são classificados em duas principais classes: (i) orgânicos de baixo peso molecular e (ii) polímeros conjugados [51]. Os orgânicos de baixo peso molecular são formados por moléculas aromáticas grandes e planares que, por sua vez, são ordenadas periodicamente e ligadas por forças de van der Waals, formando um conjunto de cristais moleculares. Geralmente, são depositadas por evaporação a vácuo [50]. Já os polímeros conjugados são formados por cadeias longas compostas por várias unidades de monômeros, sendo ligadas através de ligações covalentes. Se o polímero for constituído por um único tipo de unidade de monômero é chamado de homopolímero; se for mais de um tipo é chamado de copolímero. Esses compostos são normalmente solúveis em solventes orgânicos, o que possibilita processá-los em solução. Usualmente, a deposição ocorre por revestimento de rotação (*spin-coating*), mas há outras possibilidades de deposição,

como a impressão em rolo (*roll-to-roll*) ou por pulverização (*spray-coating*) [50]. A estrutura molecular de alguns semicondutores orgânicos é apresentada na Fig. 2.3.



Figura 2.3: Estrutura química de alguns semicondutores orgânicos. Figura adaptada das refs. [51, 60].

2.1.1 Transporte de cargas em polímeros conjugados

O transporte de cargas em polímeros conjugados normalmente ocorre via tunelamento termicamente assistido por fônons (*hopping*), no qual os elétrons (ou buracos) saltam entre estados localizados distribuídos aleatoriamente em espaço e energia [54]. Esses saltos ocorrem com auxílio das vibrações na rede (fônons) devido à temperatura não nula, ou seja, o elétron absorve ou cede energia do/para o fônon (ativado termicamente) e salta de um sítio para outro, como mostra a Fig. 2.4 [55].

Esse mecanismo de transporte é bastante ineficiente e é responsável pela baixa mobilidade dos transportadores de carga nos semicondutores orgânicos [50].

A taxa de salto (ω_{ij}), ou seja, a probabilidade de um elétron no estado inicial i saltar para o estado vazio j usualmente é descrita na literatura por dois principais modelos teóricos: (i) o modelo de Miller-Abrahams [56], válido para os casos de baixas temperaturas e acoplamentos elétron-fônon fracos e (ii) o modelo de Marcus [57], utilizado nos casos de altas temperaturas e fortes acoplamentos elétron-fônon [58, 59]. O modelo de Miller-Abrahams é dado pela Eq. 2.1,

$$\omega_{i \rightarrow j} = v_0 e^{-2\gamma R_{ij}} \begin{cases} e^{-\frac{(E_j - E_i)}{k_B T}}, para E_j > E_i \\ 1, para E_j < E_i \end{cases}$$
(2.1)

onde v_0 é uma frequência empírica de tentativa de salto que geralmente é ajustada a dados experimentais. γ é o inverso do raio de localização da função de onda eletrônica. E_i e E_j são as energias dos sítios i e j, respectivamente, e R_{ij} é a distância entre eles. k_B é a constante de Boltzmann e T é a temperatura [50, 58, 59].

Na Eq. 2.1, o primeiro termo exponencial corresponde à probabilidade de tunelamento e tende a diminuir com o aumento da distância entre os sítios. Já o segundo termo exponencial nos mostra uma dependência da energia térmica no caso em que o salto ocorre para um sítio de maior energia. E no caso em que o salto ocorre para um sítio de menor energia, esse termo é igual a 1 [50, 58, 59]. É importante ressaltar que os saltos de elétrons, seja para cima ou para baixo em energia, nesta aproximação são caracterizados pela absorção ou emissão de um único fônon [58].

O modelo semiclássico de Marcus apresentado na Eq. 2.2, permite a troca de múltiplos fônons durante o salto do elétron. Além disso, considera explicitamente o custo energético associado à distorção molecular móvel associada a uma carga [59],

$$\omega_{i \to j} = \frac{\left|J_{ij}\right|^2}{\hbar} \sqrt{\frac{\pi}{\lambda \, k_B \, T}} \, e^{-\frac{\left(E_j - E_i + \lambda\right)^2}{4 \, \lambda \, k_B \, T}} \tag{2.2}$$

onde J_{ij} é a integral de transferência eletrônica, λ é a energia de reorganização associada à transferência de elétrons e \hbar é a constante de Planck dividida por 2π [59].



Figura 2.4: Ilustração do transporte de carga realizado por salto (*hopping*) através da absorção de energia térmica do fônon (hw_{α}) com transição de um estado inicial (i) para um estado localizado (j). Figura adaptada da ref. [55].

A desordem estrutural e a presença de regiões amorfas nos polímeros orgânicos dificultam e limitam a mobilidade de portadores de cargas nesses materiais [12]. Muitos esforços dos pesquisadores dedicam-se à minimização desses fatores, razão pela qual os semicondutores orgânicos estão em constante estudo.

A mobilidade dos portadores de carga (μ) é um dos principais parâmetros utilizados para caracterizar semicondutores orgânicos. Em dispositivos eletrônicos, a mobilidade está diretamente relacionada com seu desempenho [60]. Nos polímeros orgânicos, a mobilidade aumenta fortemente à medida que aumenta a temperatura. Esse comportamento foi descrito a partir de um modelo teórico proposto por Bässler em 1993 [61] utilizando simulações de Monte Carlo (MC). Esse modelo (Eq. 2.3) considera a taxa de salto como sendo do tipo Miller-Abrahams (Eq. 2.1), além disso, correlaciona a mobilidade a um grau de desordem energética da distribuição gaussiana da densidade de estado (DOS) [54, 58, 62–64],

$$\mu(T) = \mu_0 e^{-\left(\frac{2\sigma}{3k_BT}\right)^2} = \mu_0 e^{-\left(\frac{T_0}{T}\right)^2}$$
(2.3)

onde, μ_0 é um parâmetro do material e σ é a largura energética da distribuição gaussiana das densidades de estados (desordem energética).

Além da dependência da temperatura, Bässler também mostrou que a mobilidade depende do campo elétrico externo. Essa dependência torna-se mais pronunciada à medida que aumenta a extensão da desordem energética [58, 61]. Portanto, a expressão geral do modelo de Bässler para a mobilidade dependente da temperatura e do campo elétrico é dada pela Eq. 2.4,

$$\mu(T,\varepsilon) = \mu_0 e^{-\left(\frac{2\sigma}{3k_BT}\right)^2} e^{C_0 \left[\left(\frac{\sigma}{k_BT}\right)^2 - \Sigma^2\right] \sqrt{\varepsilon}}$$
(2.4)

onde, C_0 é uma constante numérica relacionada à distância de separação dos sítios. Σ corresponde à desordem espacial dos sítios e ε é a magnitude do campo elétrico [54, 58, 61–63].

2.2 Poli(3-hexiltiofeno-2,5'-diil) Regioregular

O poli(3-hexiltiofeno-2,5-diil) regioregular, mais conhecido por RR-P3HT, é um semicondutor orgânico do tipo-p derivado do tiofeno. Atualmente, o RR-P3HT é amplamente investigado devido às suas excelentes propriedades estruturais e elétricas quando comparado a outros semicondutores orgânicos. Além disso, é termicamente estável, não tóxico e solúvel em solventes orgânicos, permitindo processá-lo em solução utilizando técnicas simples e econômicas [65].

A principal diferença entre o RR-P3HT e os outros semicondutores orgânicos derivados do tiofeno é a formação estrutural composta por cadeias laterais do grupo alquil conectadas sempre na mesma posição e apontadas na mesma direção, formando uma estrutura altamente ordenada ao longo de toda a cadeia polimérica, como mostra a Fig. 2.5. Esse tipo de formação estrutural é chamada de cabeça a cauda (*Head-to-tail*). Além de garantir o ordenamento da cadeia, melhora a cristalinidade microestrutural e diminui o intervalo de banda, favorecendo a mobilidade dos transportadores de cargas [66, 67].



Poli(3-hexiltiofeno-2,5'-dil) - P3HT Regioregular

Figura 2.5: Estrutura do P3HT regioregular com os monômeros ligados em 2,5', denominado cabeça à cauda (*Head-to-tail*). Figura adaptada da ref. [50].

Em um estudo recente foi demonstrado que o RR-P3HT 100% regioregular (livre de defeitos) apresenta mobilidade em OFETs (μ_{FET}) 10 vezes maior do que quando se usa RR-P3HT 98% regioregular, ou seja, μ_{FET} = 1,2 cm²·V⁻¹·s⁻¹ no primeiro caso contra $\mu_{\text{FET}} = 0,12 \text{ cm}^2 \cdot V^{-1} \cdot s^{-1}$ no segundo caso [68]. A maximização da regioregularidade evita torções do plano ao longo da espinha dorsal da cadeia polimérica que causariam desordem estrutural e formações de regiões amorfas que, consequentemente, reduziriam a eficiência do salto de carga [67]. Há outros fatores que também contribuem para a redução da mobilidade de cargas em OFETs como, por exemplo, o modo de processamento e de deposição dos filmes finos. Um estudo realizado por Sirringhaus et al [69] mostrou que filmes de RR-P3HT com ~81% de regularidade e de alto peso molecular, depositados por spin-coating, apresentaram μ_{FET} uma ordem de grandeza menor do que com filmes preparados por deposição simples (drop-casting). Ainda neste estudo, foi mostrado através de difração de raios-X que filmes de RR-P3HT com alto grau de regularidade (>96%) e de baixo peso molecular depositados por spin-coating orientam-se preferencialmente na direção perpendicular ao plano do substrato (Fig. 2.6 a), enquanto que os filmes de RR-P3HT com baixo grau de regularidade (81%) e alto peso molecular depositados nas mesmas condições, orientam-se com os cristalitos preferencialmente na direção paralela ao plano do substrato (Fig. 2.6 b). O fato do crescimento da cadeia polimérica (empilhamento em π - π) ocorrer paralelo ao plano do substrato implica que o transporte de carga fica limitado pelo transporte inter-cadeia, em vez de intracadeia, como ocorre nas cadeias orientadas perpendicularmente ao plano do substrato. Por essa razão e pelo melhor ordenamento estrutural, foi obtida uma mobilidade (μ_{FET}) de 0,05-0,1 cm²·V⁻¹·s⁻¹ nos dispositivos com filmes de RR-P3HT com 96% de regularidade e de baixo peso molecular, contra 2×10⁻⁴ cm²·V⁻¹·s⁻¹ [69]. Portanto, foi demonstrado que a mobilidade dos portadores de cargas é fortemente afetada pelo processamento e o modo em que são preparados os filmes de RR-P3HT. Em outros estudos, também apontam que o peso médio molecular (M_w) dos RR-P3HT, assim como os substratos de crescimento e os solventes utilizados para solubilizar, afetam diretamente o crescimento estrutural e, consequentemente, o desempenho da mobilidade dos portadores de cargas (mais detalhes são descritos na referência [66]).



Figura 2.6: Filmes de RR-P3HT depositados por *spin-coating* a) filmes de RR-P3HT com 96% de regioregularidade e baixo peso molecular com orientação estrutural perpendicular ao plano do substrato e b) filmes de RR-P3HT com 81% de regioregularidade e alto peso molecular com orientação estrutural paralela ao plano do substrato. Figura adaptada da ref. [69].

2.3 Poli(2,2' bitiofeno) – PBT

O poli(2,2' bitiofeno) (PBT) é um semicondutor orgânico do tipo-p obtido através da polimerização do 2,2' bitiofeno (BT). O BT, como é comumente conhecido, é o mais simples composto ogânico derivado do tiofeno. Sua estrutura é composta por dois anéis tiofeno conectados na posição 2,2' [70], como mostra a Fig. 2.7. O BT é frequentemente utilizado como precursor para síntese de outros compostos orgânicos como, por exemplo, o politiofeno (PT) e o polibitiofeno (PBT) [71–74], através da polimerização.



2,2' bitiofeno



Figura 2.7: Estrutura química do 2,2' bitiofeno e do poli(2,2' bitiofeno). Figura adaptada da ref. [70].

As vantagens desse semicondutor orgânico são principalmente sua versatilidade e praticidade por não exigir técnicas sofisticadas de alto custo para processá-lo. Além disso, o filme PBT exibe propriedades ópticas e elétricas interessantes que o tornam uma boa alternativa para aplicação em dispositivos eletrônicos, incluindo transistores orgânicos, células solares, catalisadores fotoeletroquímicos e eletrônicos baseados em papel [74–77].
2.4 Gel iônico

O termo gel, na química, é atribuído às substâncias formadas por uma rede sólida tridimensional contínua que envolve e suporta uma fase líquida em seus interstícios [78]. Dependendo do processo de formação, os géis são classificados em dois tipos: (i) gel coloidal, formado por partículas coloidais³ e (ii) gel polimérico, formado por cadeias poliméricas [78].

O princípio básico para a formação do gel é pela agregação aleatória (física ou química) das partículas ou moléculas, as quais condensam ou polimerizam formando uma rede contínua (gel úmido) e, à medida que isso ocorre, a viscosidade da solução aumenta gradualmente. A condição de gel é atingida quando a viscosidade aumenta acentuadamente formando uma rede sólida tridimensional elástica e estável à forma [78, 79].

O gel iônico, portanto, é formado por um líquido iônico em meio a uma rede sólida contínua tridimensional, a qual possui alta flexibilidade, elasticidade, conformidade mecânica, boa transparência e biocompatibilidade [80].

Os líquidos iônicos que formam os géis são compostos por sais líquidos com cargas positivas (cátions) e negativas (ânions). Os cátions e ânions mais utilizados para a formação de líquidos iônicos estão apresentados na Fig. 2.8. Esses sais se comportam de maneira distinta aos sais sólidos, que se agrupam de forma organizada e formam cristais. Nos sais líquidos isso não ocorre, os íons permanecem livres de forma aleatória com liberdade de movimentar-se [79].

Dependendo do solvente utilizado, o gel iônico pode ser classificado em aquoso e não-aquoso. Normalmente, os géis iônicos aquosos, também chamados de hidrogéis, são formados a partir da polimerização de monômeros como por exemplo, o vinil ou acrilamida, em soluções eletrolíticas. No entanto, os hidrogéis têm aplicação limitada devido à evaporação da água, causando o ressecamento do gel e consequentemente, deteriorando a elasticidade e a vida útil em dispositivos eletrônicos [80]. Em compensação, os géis iônicos não-aquosos, formados por redes poliméricas e líquido iônico, apresentam boa estabilidade estrutural, alta resistência

³ Partículas com dimensões entre 1 nm a 1 μ m [78].

mecânica, alta flexibilidade mecânica e além disso, possuem boa transparência óptica e boa condutividade iônica, o que torna os géis iônicos viáveis e promissores para inúmeras aplicações [80]. Algumas delas são mostradas na Fig. 2.9 [81–85].



Figura 2.8: Exemplos de ânions e cátions mais utilizados em líquidos iônicos. Figura adaptada da ref. [79].

Neste trabalho preparou-se gel iônico a partir do copolímero poli(fluoreto de vinilideno-co-hexafluoropropileno) (P(VDF-HFP)) e do líquido iônico 1-etil-3metilimidazólio bis(trifluorometilsulfonil)amida ([EMIM][TFSA]), apresentados nas Fig. 2.10 a e 2.10 b, respectivamente [86]. Os detalhes da preparação estão descritos no Cap. 3, seção 3.1.2.



Figura 2.9: Algumas aplicações do gel iônico, a) dispositivos eletrocrômicos [85]; b) pele eletrônica [83]; c) adesivo eletroquimiluminescente [84]; d) *displays* flexíveis [81, 82] e e) transistor orgânico com porta eletrolítica (figura do autor).



Figura 2.10: Estrutura química a) do copolímero (P(VDF-HFP)) e b) do líquido iônico ([EMIM][TFSA]). Figura retirada da ref. [86].

2.5 Transistores orgânicos

Os transistores orgânicos surgiram no início da década de 1980, incentivados, principalmente, pelo avanço dos semicondutores orgânicos. A primeira proposta de um transistor orgânico foi apresentada por White e colaboradores em 1984 [6], utilizando moléculas de polipirrol polimerizadas eletroquimicamente. Em seu experimento, White observou que uma matriz de microeletrodos de ouro cobertos com polipirrol poderia funcionar como transistor quando imersa em uma solução eletrolítica, algo similar ao que hoje conhecemos por OECT (Organic Electrochemical Transistor). Dois anos depois, em 1986, Tsumura e colaboradores apresentaram o primeiro transistor orgânico de efeito de campo (OFET) baseado em politiofeno eletropolimerizado [10]. Naguela ocasião, os transistores apresentaram μ_{FET} na ordem de 10^{-5} cm²·V⁻¹·s⁻¹. Apesar de ser um valor de mobilidade muito baixo comparado aos dos FETs convencionais de silício, mostrou que os semicondutores orgânicos eram promissores para fabricação de transistores. Desde então, pesquisadores de diferentes áreas passaram a explorar amplamente o campo dos transistores orgânicos, principalmente após o desenvolvimento de novas técnicas de processamento dos semicondutores orgânicos, o que possibilitou a fabricação de novos dispositivos com diferentes configurações [87]. Na literatura, encontra-se diferentes tipos de transistores orgânicos além dos OECTs [15] e dos OFETs [88] já mencionados. Há também os transistores orgânicos de filmes finos (OTFTs) [89], transistores orgânicos de bases permeáveis (OPBTs) [14], transistores orgânicos verticais de efeito de campo (VOFETs) [17], transistores orgânicos de efeito de campo com porta eletrolítica (EGOFETs) [23] e os transistores orgânicos verticais de efeito de campo com porta eletrolítica (*Electrolyte-Gate* VOFETs) [43]. Atualmente, os transistores orgânicos são utilizados em diversas aplicações no campo da eletrônica orgânica, principalmente na área dos dispositivos flexíveis, incluindo os painéis flexíveis, biosensores flexíveis, pele eletrônica, dispositivos de memória flexíveis, dispositivos OLEDs, dentre várias outras [14, 18, 20, 21, 23, 25, 26, 42, 90, 91].

2.5.1 Transistores Orgânicos de Efeito de Campo - OFET

Desde a sua primeira demonstração em 1986 por Tsumura *et al.* [10], os transistores orgânicos de efeito de campo – OFETs, tiveram uma enorme evolução. Atualmente, o desempenho dos OFETs já supera o dos FETs convencionais baseados em silício amorfo [11]. As principais vantagens em relação aos FETs convencionais baseados em semicondutores inorgânicos são: baixo custo de produção, alta flexibilidade mecânica, fabricação em grandes áreas, dentre outras [87]. Esses fatores tornaram os OFETs atrativos e viáveis para diversas aplicações no campo da eletrônica orgânica, incluindo os eletrônicos flexíveis, sensores biológicos, dispositivos de memória, pele eletrônica, sensores de pressão, dentre outras [11, 18, 21, 22, 25, 26, 88, 90–92].

2.5.1.1 Estrutura e princípio básico de funcionamento

A funcionalidade básica dos OFETs consiste em controlar um fluxo de corrente através de um semicondutor orgânico confinado entre dois eletrodos (fonte e dreno) à medida que se aplica uma tensão na porta [13]. A Fig 2.11 mostra uma arquitetura típica de um OFET. Nesta arquitetura os eletrodos de fonte (S) e dreno (D) são separados por um semicondutor orgânico. Sua separação, de comprimento L, constitui o canal. O eletrodo da porta (G) é isolado do semicondutor orgânico por uma camada dielétrica (isolante).



Figura 2.11: Arquitetura típica de um OFET com porta no topo. Figura adaptada da ref. [93].

Ao aplicar uma tensão na porta (V_{CS}), o campo elétrico gerado induz um acúmulo de portadores de carga na interface do semicondutor/dielétrico, formando uma estreita camada condutora no canal, chamada de camada efetiva. A modulação da corrente através do canal ocorre quando aplica-se uma tensão V_{DS} (tensão entre a fonte e o dreno). A mobilidade μ_{FET} depende tanto da velocidade dos portadores de carga quanto da intensidade do campo elétrico, que por sua vez determina a intensidade da corrente de saída no dreno (I_{DS}) [13, 93, 94]. Nos OFETs, a frequência de transição (f_{T}) que está relacionada com a velocidade de comutação, é limitada pelo valor de L e pelo μ_{FET} . Nesse caso, quanto menor for o L e maior for o μ_{FET} , mais rápido o transistor alterna [94]. Geralmente, nos OFETs utilizam-se semicondutores do tipo-p devido à melhor velocidade de condução e melhor estabilidade elétrica do que os semicondutores do tipo-n [94].

2.5.1.2 Modo de operação e caracterização elétrica

Como já mencionado, os OFETs operam no princípio de acúmulo de portadores de cargas [94]. Contudo, para que haja acúmulo de portadores de cargas no canal, a tensão aplicada na porta V_{GS} necessariamente tem que ser maior do que

a tensão limiar (V_T^4) na qual todas as armadilhas presentes na camada ativa são preenchidas, ou seja, armadilhas na camada de acumulação do semicondutor, principalmente, as armadilhas formadas na interface semicondutor/dielétrico. Logo, a densidade de portadores de carga induzidas no canal é proporcional a ($V_{GS} - V_T$) [13]. Nos OFETs, o fluxo de corrente ideal exige que a resistência de contato dos eletrodos (S e D) com o semicondutor, seja a mínima possível para que não haja formação de barreiras que, consequentemente, prejudicariam o fluxo de cargas. Normalmente, utilizam-se eletrodos de contato ôhmico devido à menor resistência de contato comparada com a resistência elétrica do semicondutor ($R_{contato} << R_{canal}$) [13, 93].

A Fig. 2.12, mostra um esquema dos OFETs em modo de operação. Quando não há aplicação de tensão na porta (V_{GS} = 0) ou quando $V_{GS} < V_{T}$, não há acúmulo de portadores de cargas e, consequentemente, não há fluxo de corrente no dreno (I_{DS}) . Portanto, o transistor encontra-se em um regime de corte (*Cut-off*) (Fig. 2.12 a). À medida que se aplica uma tensão V_{GS} de modo que $V_{GS} > V_{T}$, o campo elétrico gerado pela porta induz um acúmulo de portadores de carga na interface semicondutor/dielétrico, formando uma estreita camada condutora nessa interface (Fig. 2.12 b). A camada dielétrica atua de maneira similar à de um capacitor de placas paralelas. Portanto, a densidade de portadores de carga é determinada pela capacitância do dielétrico (C_i) (por unidade de área) e pela tensão V_{GS} além da tensão $V_{\rm T}$, ou seja ($V_{\rm GS} > V_{\rm T}$). O fluxo de corrente no dreno ocorre quando aplica-se uma tensão entre a fonte e o dreno (V_{DS}). Em relação aos regimes de operação em um OFET, tem-se que, quando V_{DS} for menor que V_{GS} - V_T , o transistor encontra-se em um regime linear, ou seja, a corrente no dreno (I_{DS}) aumenta linearmente à medida que essa condição se satisfaz [13, 95]. De maneira geral, o I_{DS} no regime linear é dado pela Eq. 2.5,

$$I_{DS}^{lin} = \frac{w}{L} \mu C_{i} (V_{GS} - V_{T} - \frac{V_{DS}}{2}) V_{DS}$$
(2.5)

⁴ Tensão limiar (V_T) é a tensão, na qual o dispositivo começa a acumular portadores de cargas e uma corrente começa a fluir [13].

onde, W e L correspondem à largura e ao comprimento do canal, respectivamente. μ é a mobilidade do portador de carga no OFET e C_i é a capacitância por unidade de área da camada dielétrica.

À medida que aumenta a tensão $V_{\rm DS}$, de modo que $V_{\rm DS} = V_{\rm GS} - V_{\rm T}$, uma estreita zona de depleção se forma próxima ao eletrodo do dreno, formando o ponto de *pinch-off.* A densidade de portadores de carga próxima ao eletrodo do dreno diminui devido ao potencial local ser menor que a tensão limiar. Com isso, a corrente no dreno entra em um regime não-linear, como mostra a Fig. 2.12 c. Com um aumento adicional na tensão $V_{\rm DS}$ provoca uma extensão na zona de depleção e, consequentemente, um deslocamento no ponto de *pinch-off* em direção ao eletrodo da fonte. Como o potencial no ponto de *pinch-off* permanece igual a $V_{\rm GS} - V_{\rm T}$, a corrente $I_{\rm DS}$ torna-se independente da tensão $V_{\rm DS}$. Logo, a corrente $I_{\rm DS}$ entra em um regime de saturação [13, 95], como mostra a Fig. 2.12 d. A corrente $I_{\rm DS}$ no regime de saturação é dada pela Eq. 2.6.

$$I_{DS}^{sat} = \frac{1}{2} \frac{w}{L} \mu C_i (V_{GS} - V_T)^2$$
(2.6)



Figura 2.12: Princípio de operação do OFET, destacando os três regimes: a) quando não há aplicação de tensão na porta, portanto, o transistor permanece em um regime de corte; b) quando se aplica uma tensão na porta maior que a tensão limiar ($V_{GS} > V_T$), formando acúmulo de portadores de cargas no canal e, consequentemente, um fluxo de corrente entre a fonte e o dreno. Nesse ponto o transistor está no regime linear e, c) quando a tensão no dreno é igual a diferença entre a tensão na porta e a tensão limiar ($V_{DS} = V_{GS} - V_T$), ocorre a formação de uma estreita zona de depleção no chamado ponto de *pinch-off*. Neste ponto a densidade de portadores de carga diminui e a corrente I_{DS} entra em um regime não-linear. Aumentando a tensão V_{DS} ocorre um aumento na zona de depleção e, consequentemente, um deslocamento no ponto de *pinch-off* em direção ao eletrodo da fonte. Com isso, a corrente I_{DS} torna-se independente da tensão V_{DS} , atingindo o regime de saturação, mostrada em d). Figura adaptada da ref. [13].

A Fig. 2.13, mostra um exemplo típico de curvas experimentais de saída (I_{DS} x V_{DS}) obtidas de um OFET. A linha tracejada indica o ponto na qual a intensidade da corrente no dreno começa a entrar num regime de saturação (quando, $V_{DS} = V_{GS} - V_T$). A linha de cor azul-claro, indica que a tensão aplicada na porta é menor que a tensão limiar ($V_{GS} < V_T$). Logo, não há acúmulo de portadores de cargas e portanto, não há fluxo de corrente (regime de corte). À medida que aplica-se uma tensão na porta com intensidade maior que a tensão limiar ($V_{GS} > V_T$), começa haver um fluxo de corrente no dreno conforme aumenta a tensão V_{DS} . Cada curva na Fig. 2.13, representa um valor constante de tensão V_{GS} aplicado à porta.



Figura 2.13: Representação ilustrativa de curvas de saída de um OFET, evidenciando os regimes assumidos pelo transistor. Figura adaptada da ref. [13].

A Fig. 2.14 a, ilustra uma curva típica de transferência ($I_{DS} \times V_{GS}$) de um OFET operando no regime de saturação. Basicamente, essa curva descreve o quanto de corrente é drenada para diferentes valores de V_{GS} em um regime em que $V_{DS} \ge V_{GS}$ com V_{DS} constante. Além disso, fornece o valor da corrente no estado ligado (I_{on}) e desligado (I_{off}). A razão I_{on}/I_{off} é uma importante figura de mérito que determina o desempenho do transistor em modo de chaveamento. Nesse caso, quanto maior for essa razão, melhor é o desempenho [96]. A Fig. 2.14 b, é um exemplo típico de um gráfico da raiz quadrada da curva de I_{DS} no regime de saturação em função de V_{GS} . Normalmente, essa curva é utilizada para estimar a tensão limiar (V_T) através da extrapolação linear da curva para $I_{DS} = 0$, como mostra a linha tracejada na Fig. 2.14 b. Além disso, utiliza-se para extrair a mobilidade do efeito de campo (μ_{FET}) tomando a primeira derivada dessa curva. Apesar de ser um procedimento frequentemente encontrado na literatura, alguns autores recomendam extrair o μ_{FET} da curva I_{DS} no regime linear devido à melhor uniformidade da densidade de portadores de cargas [60, 95].



Figura 2.14: Ilustração da curva de transferência ($I_{DS} \times V_{GS}$): a) curva de transferência com V_{DS} constante, evidenciando a corrente no estado ligada (*on*) e desligada (*off*) e, b) é uma curva típica tomando a raiz quadrada de I_{DS} . A inclinação da curva determina a mobilidade de efeito de campo e a extrapolação da curva para $I_{DS} = 0$, determina a tensão limiar V_T . Figura adaptada das refs. [93, 94].

A μ_{FET} no regime linear é dada tomando a derivada da Eq. 2.5, como mostra a Eq. 2.7.

$$\mu_{FET}^{lin} = \frac{L}{wC_i V_{DS}} \frac{\partial I_{DS}^{lin}}{\partial V_{GS}}$$
(2.7)

Para o regime de saturação, a mobilidade ($\mu_{\text{FET}}^{\text{sat}}$) é calculada tomando a derivada da $\sqrt{I_{\text{DS}}}$ no regime de saturação, resultando na Eq. 2.8.

$$\mu_{FET}^{sat} = \frac{2L}{wC_i} \left(\frac{\partial \sqrt{I_{DS}^{sat}}}{\partial V_{GS}} \right)^2$$
(2.8)

Outro parâmetro importante extraído da curva de transferência é a transcondutância (g_m), que descreve a taxa de variação da corrente I_{DS} em função da tensão aplicada na porta V_{GS} . Normalmente, g_m é calculada no regime linear, tomando a derivada da Eq. 2.5 resultando na Eq. 2.9 [13, 95].

$$g_m = \frac{\partial I_{DS}}{\partial V_{GS}} = \frac{W}{L} C_i \mu V_{DS}$$
(2.9)

Os principais parâmetros que caracterizam um transistor estão listados na Tab. 1 [13, 97]. A maioria desses parâmetros são extraídos de curvas experimentais de saída (Fig. 2.13) e de transferência (Fig. 2.14).

Tabela 1: Principais parâmetros que caracterizam um transistor OFET. Tabela adaptada das refs. [13, 96].

Parâmetros	Símbolos	Unidade
Mobilidade do portador de carga	$\mu_{ ext{fet}}$	$cm^2 \cdot V^{-1} \cdot s^{-1}$
Corrente no dreno	I _{DS}	А
Corrente na porta (fuga)	I _{GS}	А
Capacitância da porta dielétrica por unidade de área	Ci	F⋅cm ⁻²
Razão da corrente ligada/desligada	$I_{ m on}/I_{ m off}$	-
Tensão limiar	V_{T}	V
Transcondutância	g _m	S

2.5.2 Transistores Orgânicos Eletroquímicos - OECTs

Os transistores orgânicos eletroquímicos, comumente conhecidos pela sigla – OECTs (do inglês organic electrochemical transistors) são semelhantes estruturalmente aos transistores orgânicos de efeito de campo com porta eletrolítica (EGOFETs), ilustrado na Fig. 2.15 a. Contudo, nos OECTs (Fig. 2.15 b), os íons do eletrólito (cátions ou ânions, dependendo da polarização de V_{CS}) difundam no semicondutor orgânico, ocorrendo uma dopagem iônica [27, 98]. Os eletrólitos normalmente são formados por líquidos iônicos ou por géis iônicos. Ambos os eletrólitos proporcionam uma alta capacitância (C_i) no canal devido à dopagem iônica. Essa característica, que os diferencia dos EGOFETs, é responsável pelas excelentes propriedades eletrônicas dos OECTs [15]. Devido à alta capacitância, os OECTs podem operar em baixas tensões (tipicamente < |0,5| V) com uma alta capacidade de amplificação de sinal e alta transcondutância (> 800 S/m) [15]. Por esses motivos, os OECTs são fortes candidatos para várias aplicações no campo da eletrônica orgânica, principalmente na área da eletrônica flexível, incluindo a bioeletrônica [24, 28, 34, 35, 99, 100].



Figura 2.15: Transistores orgânicos com porta eletrolítica evidenciando a diferença entre o a) EGOFET, no qual os ânions não penetram no canal e b) o OECT com ânions difundidos no canal após a aplicação de tensão negativa na porta. Figura adaptada da ref. [27].

2.5.2.1 Estrutura e princípio básico de funcionamento dos OECTs

Como já apresentado na Fig. 2.15 b, os OECTs são formados por três terminais: o dreno (D), a fonte (S) e a porta (G). O dreno e a fonte dispostos lateralmente, são separados por um semicondutor orgânico e a distância entre eles estabelece o comprimento do canal. A porta é separada do canal por um eletrólito sólido ou líquido [15].

A Fig 2.16 apresenta um esquema ilustrativo do princípio básico de operação (considerando um semicondutor orgânico do tipo p). Ao aplicar uma tensão na porta com polaridade negativa ($V_{GS} < 0$), os cátions se acumulam na interface do eletrodo da porta com o eletrólito, já os ânions difundem no semicondutor orgânico causando uma dopagem iônica. Diferentemente de como ocorre nos EGOFETs (Fig. 2.15 a) em que a capacitância é dada por unidade de área, nos OECTs a capacitância é dada por unidade de volume devido aos íons ocuparem o volume do canal. Com isso, a capacitância é significativamente maior, podendo induzir mais portadores de carga com menos tensão [15, 27].

Com a fonte aterrada, uma tensão V_{DS} aplicada no dreno induz uma corrente (I_{DS}) entre a fonte e o dreno. A modulação de I_{DS} é controlada pela tensão aplicada na porta, que pode aumentar ou diminuir a concentração de portadores de carga e, consequentemente, a condutividade do canal. Devido a essa característica, os OECTs funcionam muito bem como interruptor e como amplificador de sinal [15, 27, 101].

Embora o modo de operação dos OECTs difira completamente dos OFETs convencionais, o modelo usado para descrever o comportamento do OFETs é válido para os OECTs desde que considere a capacitância volumétrica, resultando portanto, em um conjunto de equações similares com as descritas na seção 2.5.1.2 [15, 27, 102].



Figura 2.16: Esquema ilustrativo do modo de operação dos OECTs com polarização negativa na porta. A dopagem iônica (ânions) do canal aumenta a concentração de portadores de cargas e, consequentemente, aumenta a condutividade do canal. Figura adaptada da ref. [27].

2.5.3 Transistores Orgânicos Verticais

O desenvolvimento dos transistores orgânicos verticais surgiu pela necessidade em suprir algumas limitações encontradas nos transistores orgânicos tradicionais em arquitetura planar [42]. De fato, nas últimas décadas, houve um avanço significativo na área dos transistores orgânicos convencionais, principalmente em relação à mobilidade de efeito de campo. Contudo, a frequência de transição (f_T), um parâmetro importante que está diretamente relacionado com a velocidade de comutação dos transistores, quase não evoluiu nos últimos anos [103, 104]. Uma das melhores f_T reportadas até o momento para um transistor orgânico convencional com arquitetura planar foi de 20 MHz [105], muito abaixo do necessário para algumas aplicações atuais.

Basicamente, a f_T é a frequência mais alta na qual o transistor é capaz de amplificar sinais elétricos [104]. A expressão da f_T é dada pela Eq. 2.10,

$$f_{\tau} = \frac{g_m}{2\pi C_{tot}} \tag{2.10}$$

onde, g_m é a transcondutância e C_{tot} é a capacitância total do dispositivo.

Uma das alternativas para aumentar a $f_{\rm T}$ é reduzir o comprimento do canal [42, 104]. Para isso, desenvolveu-se transistores em arquitetura vertical. Nesse tipo de arquitetura, as camadas são empilhadas verticalmente e a espessura do semicondutor estabelece o comprimento do canal. Com isso, foi possível desenvolver transistores orgânicos com canais nanométricos [42]. O primeiro transistor orgânico de efeito de campo em arquitetura vertical (VOFET) foi proposto Yang e Heeger em 1994 [106], utilizando a polianilina protonada com ácido carbosulfônico (PANI-CSA) como semicondutor orgânico. Essa primeira demonstração de transistores orgânicos na arquitetura vertical apresentou resultados promissores. Desde então, várias pesquisas explorando essa configuração foram desenvolvidas [42]. Atualmente, os transistores orgânicos verticais já superam em vários quesitos os transistores orgânicos convencionais em arquitetura planar, dentre alguns estão: a baixa tensão de operação (tipicamente < |0,5| V), a alta densidade de corrente (~10⁶ A·cm⁻²), a alta frequência de transição (100 MHz) e a alta razão I_{on}/I_{off} (na ordem de 10⁸) [43, 103].

A mais recente área de exploração dos transistores orgânicos verticais é a utilização de porta eletrolítica com pretensão de aplicações em eletrônica flexível. A vantagem dessa arquitetura é a alta capacitância gerada na porta, que possibilita a operação dos transistores em baixas tensões (normalmente < |0,5| V) com altas densidades de correntes [42]. Uma pesquisa recente, relatou o alto desempenho de um transistor orgânico vertical com porta eletrolítica operando com uma tensão de - 0,3 V, obtendo uma densidade de corrente de 3×10^6 A·cm⁻², com uma razão I_{on}/I_{off} na ordem de 10^8 e uma alta transcondutância de 5×10^3 S·m⁻¹. Além disso, os transistores apresentaram um ótimo desempenho para tensões de 10 μ V [43]. Esses tipos de transistores orgânicos são fortes candidatos para aplicação na área da eletrônica flexível [17, 42].

2.5.3.1 Transistores orgânicos eletrolíticos em arquitetura vertical: Estrutura e princípio básico de operação

Os transistores orgânicos eletrolíticos em arquitetura vertical são compostos por três terminais: fonte (S), dreno (D) e porta (G), empilhados verticalmente. A fonte e o dreno são separados por uma camada de semicondutor orgânico. Essa camada constitui o canal e sua espessura estabelece o comprimento do canal. Uma camada de eletrólito sólido (gel iônico) ou líquido (líquido iônico) separa a porta do semicondutor orgânico, como mostra a Fig. 2.17. Um dos requisitos necessários para o funcionamento adequado desse dispositivo é a formação de um eletrodo intermediário fino (de ordem nanométrica) e altamente permeável [42, 107–109].



Figura 2.17: Ilustração da arquitetura do transistor orgânico vertical com porta eletrolítica. Neste tipo de arquitetura o eletrodo intermediário, necessariamente precisa ser fino (nanométrico) e poroso. Figura adaptada da ref. [44].

De modo geral, o princípio básico de operação ocorre quando aplica-se uma tensão na porta (V_{GS}), fazendo com que os íons (cátions e ânions) dispersos aleatoriamente no eletrólito se redistribuam movendo-se em direções opostas e acumulando-se na interface do eletrodo intermediário e da porta. No caso de V_{GS} com polarização negativa ($V_{GS} < 0$), os ânions movem-se no sentido do eletrodo intermediário e acumulam-se em sua interface, como mostra a Fig. 2.18 a. [41]. O campo elétrico gerado induz um acúmulo de portadores de carga na interface do semicondutor orgânico e do eletrodo intermediário. No caso de um semicondutor do tipo p, um fluxo de corrente I_{DS} é gerada à medida que aplica-se uma tensão V_{DS} com polarização negativa ($V_{DS} < 0$) entre o eletrodo intermediário permeável e o eletrodo de baixo, neste caso, fonte e dreno, respectivamente. Neste caso, o eletrodo intermediário permeável é mantido como eletrodo comum [41, 107, 108].

Dependendo da faixa de V_{GS} , os íons podem atravessar o eletrodo intermediário através dos poros e penetrar/difundir na camada do semicondutor orgânico, como ilustra a Fig. 2.18 b. Essa dopagem iônica altera as propriedades eletrônicas do semicondutor. Além disso, a transcondutância é influenciada por uma corrente iônica [41, 107].



Figura 2.18: Ilustração do modo de operação dos transistores orgânicos verticais eletrolíticos. a) Quando se aplica uma tensão negativa na porta, os cátions e os ânions se redistribuem movimentando-se em sentidos contrários e se acumulam na interface da porta e da fonte e, b) dependendo da tensão aplicada na porta, ânions atravessam o eletrodo intermediário e penetram no semicondutor orgânico, ocorrendo uma dopagem eletroquímica. Figura adaptada da ref. [44].

Capítulo 3

3 Transistores Orgânicos Eletrolíticos em Arquitetura Planar

Os transistores orgânicos eletrolíticos são conhecidos na literatura pela capacidade de operar sob baixa tensão (tipicamente < |0,5| V), produzindo alta densidade de corrente [15, 27]. Essas características tornam esses dispositivos interessantes e viáveis com grande potencial para várias aplicações, incluindo biossensores, interruptores para OLEDs, bioeletrônica e eletrônica flexível [23, 24, 28, 34, 35, 99, 100, 110]. A capacidade desses transistores em operar sob baixas tensões provém da alta capacitância gerada pelo eletrólito que, consequentemente, produz um alto campo elétrico nas interfaces porta/eletrólito e eletrólito/semicondutor orgânico [15]. Dependendo do modo de operação, os transistores orgânicos eletrolíticos podem se caracterizar como um EGOFET, no qual os íons do eletrólito não difundam no canal [23] ou como um OECT, em que íons penetram no canal causando uma dopagem iônica. Os íons difundidos no canal provocam alterações propriedades eletrônicas do semicondutor orgânico, aumentando sua nas condutividade e, consequentemente, aumentando a corrente no estado ligado (I_{on}) bem como a corrente no estado desligado (I_{off}) [15, 23, 27]. Essa característica provoca uma desvantagem no desempenho do transistor determinada pela razão Ion/ $I_{\rm off.}$ No entanto, o uso de camadas de bloqueio adicionais entre a interface da porta/eletrólito ou eletrólito/semicondutor pode ser uma alternativa para a

diminuição da corrente no estado desligado, promovendo uma melhora na razão I_{on}/I_{off} .

Neste trabalho, preparou-se transistores orgânicos eletrolíticos contendo uma camada adicional de álcool polivinílico (PVA) ou polimetilmetacrilato (PMMA) entre a interface do eletrólito/semicondutor orgânico visando investigar a influência dessas camadas no desempenho dos transistores em relação a razão I_{on}/I_{off} .

3.1 Procedimentos experimentais

Nesta seção, apresenta-se todos os procedimentos experimentais utilizados para o desenvolvimento dos transistores orgânicos eletrolíticos construídos em arquitetura planar. Além disso, apresenta-se informações sobre os materiais utilizados bem como as técnicas utilizadas para a caracterização dos dispositivos.

3.1.1 Materiais

Os dispositivos foram construídos sobre *chips* de OFET pré-fabricados com eletrodos de ouro e canal de 1 mm de largura por 30 µm de comprimento, adquiridos da OSSILA. O semicondutor orgânico utilizado, foi o poli(3-hexiltiofeno-2,5 diil) – P3HT regioregular, com 98% de regularidade e com peso médio molecular (M_w) de ~75 kDa, adquirido da Sigma-Aldrich. A camada eletrolítica (gel iônico) foi preparada a partir do copolímero poli(vinilideno fluoreto-co-hexa-fluoropropileno) – P(VDF-HFP), com o peso molecular médio (M_w) de 400 000 g·mol⁻¹, e do líquido iônico 1-etil-3-metilimidazólio bis(trifluorometilsulfonil)amida –EMIM[TFSA], com \geq 98% (HPLC), ambos adquiridos da Sigma-Aldrich. Utilizou-se também o álcool polivinílico– PVA de (M_w) 130 kDa e, o polimetilmetacrilato – PMMA de M_w aproximadamente 120 000 g·mol⁻¹, ambos comprados da Sigma-Aldrich, para formar uma fina camada isolante na interface do semicondutor e o eletrólito. A porta, eletrodo do topo, foi formada pela evaporação térmica de ouro sobre folha de alumínio.

3.1.2 Preparação do eletrólito (gel iônico)

A preparação do gel iônico sucedeu-se conforme descrito na literatura [86], com algumas adaptações. Primeiramente, dissolveu-se o copolímero P(VDF-HFP) (Fig. 3.1 a) e o líquido iônico EMIM[TFSA] (Fig. 3.1 b) em acetona (HPLC) na proporção, em peso, de 1:4:7 (polímero: líquido iônico: acetona), com o auxílio de um agitador magnético aquecido a 40 °C. Após 30 min de agitação, formou-se uma solução iônica transparente e viscosa. Para formar o filme transparente e flexível de gel iônico (Fig. 3.1 c), depositou-se sobre substratos de vidro (previamente limpos) 130 μ L de solução iônica através da técnica *drop-casting*, cobrindo uma área aproximada de 1,3 cm x 2 cm (Fig. 3.2 a). Após a deposição, os filmes foram secos em ar ambiente por 60 min (Fig. 3.2 b). Em seguida, com auxílio de um bisturi, cortou-se os filmes em tiras de tamanhos desejados (Fig. 3.2 c) e, utilizando uma pinça, foram transferidos para outro substrato de vidro limpo para posteriormente serem usados na preparação dos dispositivos.

Para formar o filme de gel iônico/PVA, utilizou-se uma tira do filme de gel iônico, cortada de tamanho desejado, e depositou-se sobre ela uma solução de PVA. A solução de PVA foi preparada com uma concentração de 1 mg·mL⁻¹ em água ultrapura deionizada (Mili-Q). A mistura foi agitada utilizando um agitador magnético por 90 min a 60 °C, formando uma solução translúcida de PVA. Antes da deposição, a solução de PVA foi arrefecida à temperatura ambiente. A deposição ocorreu pela técnica de recobrimento por rotação (*spin-coating*). Para isso, transferiu-se a tira de gel iônico para um substrato previamente limpo e, utilizando 100 µL da solução de PVA, rotacionou-se a 1000 RPM por 30 s. Após a deposição, os filmes de gel iônico/PVA foram submetidos a uma temperatura de 100 °C em vácuo por 30 min para a evaporação do solvente. Os filmes de gel iônico/PMMA também foram preparados a partir da deposição de uma solução de PMMA sobre as tiras de gel iônico. A solução foi preparada a partir de 1 mg/mL de PMMA dissolvidos em acetona (HPLC), com auxílio de um agitador magnético aquecido a 50 °C. A deposição da solução de PMMA ocorreu por *spin-coating* a uma rotação de 1000 RPM por 30 s, utilizando 100 µL de solução. Após a deposição, os filmes de gel iônico/PMMA foram secos em ar ambiente por 60 min antes do uso nos dispositivos.



Figura 3.1: Preparação da camada dielétrica eletrolítica. Em a) a estrutura química do copolímero poli(vinilideno fluoreto-co-hexa-fluoropropileno) P(VDF-HFP), em b) a estrutura química do líquido iônico 1-etil-3-metilimidazólio bis(trifluorometilsulfonil)amida EMIM[TFSA] e em c) o filme flexível de gel iônico. Figura do autor.



Figura 3.2: Preparação do filme de gel iônico, a) deposição do gel iônico sobre substrato de vidro pela técnica *drop-casting* em uma área aproximada de 1,3 cm x 2 cm, b) processo de secagem em ar ambiente por 1h c) filme de gel iônico cortado em tiras com auxílio de um bisturi. Figura do autor.

3.1.3 Limpeza dos Substratos

Todos os substratos utilizados neste trabalho seguiram um protocolo de limpeza padrão já estabelecido em nosso grupo de pesquisa. Tendo em vista a importância deste procedimento para o crescimento de filmes finos, todos os substratos utilizados passaram por um rigoroso processo dividido em várias etapas, como descritas a seguir:

- Primeiramente, os substratos (*chips* de OFET de baixa densidade préfabricados) foram cuidadosamente posicionados em um suporte de limpeza, para evitar possíveis ranhuras nos eletrodos de ouro pelo atrito entre si, durante o processo de ultrassom;
- ii. Em seguida, adicionou-se em um béquer contendo 40 mL de acetona (HPLC)
 e submeteu-se a um banho ultrassônico por 20 min, utilizando um UltraCleaner 1400 A UNIQUE, operando com frequência ultrassônica de 40 kHz;
- iii. Após os 20 min, transferiu-se para outro béquer contendo 40 mL de água ultrapura deionizada com resistividade de 18,2 MΩ·cm a 25 °C (Mili-Q) e, novamente, submeteu-se ao ultrassom por mais 20 min;
- iv. Em seguida, transferiu-se os substratos para outro béquer contendo 40 mL de álcool isopropílico (HPLC) e repetiu-se o banho ultrassônico por mais 20 min;
- v. Após todo o processo de banho ultrassônico, os substratos foram secos com jato de nitrogênio filtrado;
- vi. E por fim, os substratos foram tratados em UV-Ozônio por 15 min.

3.1.4 Fabricação dos dispositivos

Os transistores orgânicos eletrolíticos foram preparados sobre *chips* de OFET de baixa densidade (Fig. 3.3 a). Esses *chips* são construídos sobre substratos de Si/SiO₂ com eletrodos de ouro evaporados termicamente com canal de 1 mm de largura e 30 µm de comprimento. O processo de fabricação dos dispositivos iniciouse com a limpeza dos substratos, como descrito anteriormente e, em seguida, com a deposição do semicondutor orgânico, neste caso, o P3HT regioregular (Fig. 3.3 b). Para isso, preparou-se uma solução de P3HT com 7 mg·mL⁻¹ de concentração, dissolvidos em tolueno (HPLC) por 40 min utilizando um agitador magnético aquecido a 60 °C. Este procedimento foi adaptado da literatura [68]. A deposição da solução de P3HT ocorreu por *spin-coating* em modo dinâmico, seguido de duas etapas: (i) 100 µL de solução rotacionada a 600 RPM por 10 s e, em seguida, (ii) rotacionada a 1.500 RPM por 50 s. Após a deposição, os filmes finos de P3HT foram tratados termicamente a 100 °C em vácuo por 30 min, formando um filme fino de 60 nm de espessura, medido por um perfilômetro de contato Dektak XT - Bruker.

A camada eletrolítica dos dispositivos foi formada por um filme flexível de gel iônico (Fig. 3.3 c) com ou sem a presença de uma fina camada de PVA ou PMMA. O eletrodo do topo, a porta, foi formado a partir de uma camada de ouro evaporado termicamente em vácuo (10^{-6} Torr) sobre uma folha de alumínio (Al) (Fig. 3.3 d), obtendo uma espessura de, aproximadamente, 10 nm, controlada por um oscilador de cristal de quartzo. A folha de Al foi uma estratégia utilizada para formar uma base flexível de fácil manuseio à camada de ouro e também para facilitar o contato das pontas de prova. Após a evaporação, a folha de Al/Au foi dividida em partes de, aproximadamente, 3 x 4 mm e, utilizando uma pinça, foi posicionada sobre o gel iônico com a face de ouro em contato com o gel.

A Fig. 3.3, ilustra as principais etapas de preparação dos transistores, enquanto que a Fig. 3.4, são mostradas as arquiteturas dos dispositivos. No dispositivo-A a camada eletrolítica é formada por um filme flexível de gel iônico, enquanto que no dispositivo-B, uma camada de PVA entre o P3HT e o gel iônico, assim como o dispositivo-C possui uma camada de PMMA.



Figura 3.3: Representação ilustrativa das etapas de fabricação dos transistores orgânicos eletrolíticos: a) chip de FET pré-fabricado (OSSILA) com canal de 30 µm de comprimento e 1 mm de largura; b) camada de P3HT depositada por *spin-coating*; c) camada eletrolítica formada por um filme flexível de gel iônico e d) formação da porta através de uma camada de Au evaporada sobre uma folha de Al. Figura do autor.



Figura 3.4: Desenho esquemático dos dispositivos preparados com uma camada eletrolítica de gel iônico, denominado dispositivo-A e gel iônico/PVA, denominado dispositivo-B e, por último, composto com uma camada de gel iônico/PMMA, chamado de dispositivo-C. Figura do autor.

3.1.5 Configuração de medidas elétricas

Para a caracterização elétrica dos transistores orgânicos eletrolíticos utilizou-se um medidor de fonte dupla (*Keithley 2602 dual source meter*), conectado ao computador através de uma conexão *GPIB*, controlado pelo software *LabVIEW*. Além disso, utilizou-se um suporte de medidas para facilitar a conexão com o equipamento, como mostra a Fig. 3.5.

Para as medidas de espectroscopia Raman utilizou-se um microscópio Raman Confocal Witec Alpha 300R com resolução lateral de 200 nm e vertical de 500 nm e um espectrômetro com resolução de 0,02 cm⁻¹. Essas medidas foram realizadas no Centro de Microscopia Eletrônica – CME/UFPR, utilizando um comprimento de onda de excitação de 785 nm.



Figura 3.5: Configuração de medidas elétricas dos transistores orgânicos eletrolíticos. Figura do autor.

Para as medidas de corrente *versus* tensão (*I-V*) utilizou-se uma varredura cíclica na faixa de -1 V a 1 V com passos de 50 mV e intervalos de 250 ms. Essas medidas foram realizadas nas seguintes condições:

i. Primeiramente, na arquitetura planar Au/P3HT/Au antes da fabricação completa do transistor, como mostra a Fig. 3.6;



Figura 3.6: Ilustração da amostra para medida *I-V* antes da fabricação completa do transistor. Figura do autor.

ii. Posteriormente, nas arquiteturas Au/P3HT/gel iônico/Au (Fig. 3.7 a), Au/P3HT/PVA/gel iônico/Au (Fig. 3.7 b) e Au/P3HT/PMMA/gel iônico/Au (Fig. 3.7 c) após a caracterização elétrica do transistor com baixo V_{GS} (≤ -0,6 V);



Figura 3.7: Ilustração de amostras para medidas *I-V* após a fabricação completa e após a caracterização elétrica do transistor. Figura do autor.

- iii. Em seguida, nas mesmas arquiteturas do item anterior, porém após a caracterização elétrica do transistor com alto V_{GS} ($\leq -1,0$ V);
- iv. Por último, na mesma arquitetura do item (i), porém após toda a caracterização elétrica do transistor e após a remoção da camada eletrolítica.

Para as medidas de transferência cíclica ($I_{DS} \times V_{GS}$) dos transistores, aplicouse uma tensão constante com polarização negativa no V_{DS} (-1 V) e variou-se a tensão ΔV_{GS} em duas faixas: (i) -0,6 V até 0,2 V que denominou-se baixo V_{GS} ; e (ii) de -1,0 V a 0,2 V que denominou-se alto V_{GS} . Em ambas as faixas de V_{GS} realizou-se uma varredura de três ciclos.

Nas medidas características de saída ($I_{DS} \times V_{DS}$), variou-se a tensão V_{DS} na faixa de -1 V até 0,1 V com passos de 5 mV e intervalo de 300 ms e aplicou-se tensões constantes na porta (V_{GS}) de 0,1 V até -0,55 V com passos de 50 mV (baixo V_{GS}) e de 0,1 V até -1,1 V com passos de 100 mV (alto V_{GS}).

Todas as medidas foram realizadas em uma sala escura com umidade relativa do ar < 50%, localizada no laboratório 2 do Grupo de Dispositivos Optoeletrônicos Orgânicos – GOOD.

3.2 Resultados e Discussões

A Fig. 3.8 mostra as medidas de corrente versus tensão (I-V) das configurações estruturais descritas na seção 3.1.5. Os quadrados pretos representam a medida obtida da arquitetura Au/P3HT/Au. Como se esperava, o comportamento da curva foi simétrico para ambas as polaridades da tensão devido à proximidade energética do HOMO do P3HT (-5 eV) [66, 67] e a energia de Fermi ($E_{\rm Fm}$) do Au (- 5,5 eV) [111]. Os triângulos azuis são medidas referentes à arquitetura Au/P3HT/gel iônico/Au obtidas após a caracterização elétrica do transistor sob baixo V_{GS} . Nota-se claramente uma leve mudança no comportamento da corrente em comparação aos quadrados pretos. Observa-se uma quebra de simetria no perfil da corrente com um pequeno aumento em sua intensidade. Além disso, nota-se uma significativa histerese para polaridade reversa. Essa mudança de comportamento da corrente sugere que ânions difundiram na camada do P3HT, causando uma dopagem iônica. Uma investigação realizada por Yamamoto e Furukawa [112], demonstrou através de espectroscopia Raman que transistores eletrolíticos baseados em P3HT sofrem dopagem iônica com $V_{GS} \ge |0,5|$ V. Dependendo do nível de dopagem podem formar polarons e bipolarons positivos no canal, provocando alterações em suas propriedades eletrônicas [112–116]. Um polaron positivo é uma quasipartícula que possui carga +*e* e *spin* ½, e um bipolaron positivo é formado pela junção de dois polarons e possui carga +2*e* e *spin* zero [116]. É plausível supor que o dispositivo-A operou por dopagem iônica, caracterizando-se em um OECT. Essa característica ficou mais evidente quando caracterizou-se o transistor numa faixa de V_{GS} mais alta (-1,0 V a 0,2 V). Nota-se que a corrente máxima através do P3HT aumentou significativamente de 10⁻⁷ A para ~10⁻⁴ A, como mostrado pelos círculos vermelhos. Esse aumento pode ser atribuído ao aumento do nível de dopagem do canal [112]. Os losangos verdes foram obtidos após a remoção do filme de gel iônico, retornando para a arquitetura Au/P3HT/Au. Observa-se que a curva comportou-se de forma assimétrica. Esse comportamento pode ser atribuído à distribuição não homogênea de íons no canal. A discussão sobre o comportamento assimétrico será retomada com mais detalhes na sequência, em conjunto com a análise das curvas de caracterização do transistor.



Figura 3.8: Medidas de *I*-V do dispositivo-A realizadas nas células diodo do transistor em duas configurações: (i) Au/P3HT/Au e (ii) Au/P3HT/gel iônico/Au. Os quadrados pretos representam a curva realizada antes da fabricação completa do transistor na configuração (i). Os triângulos azuis representam a curva realizada na configuração (ii) após a caracterização do transistor sob baixo V_{GS} (-0,6 V a 0,2 V). Os círculos vermelhos representam a curva realizada na configuração (ii) após a caracterização do transistor sob alto V_{GS} (-1,0 V a 0,2 V). Os losangos verdes representam a curva realizada na configuração (i) após toda a caracterização elétrica do transistor e após a remoção do gel iônico. Figura do autor.

A Fig. 3.9 mostra as curvas de *I-V* obtidas para o dispositivo-B. Observa-se que o comportamento da corrente através do P3HT ocorreu de maneira semelhante ao observado nas curvas *I-V* do dispositivo-A (Fig. 3.8). Os triângulos azuis correspondem à medida realizada após a caracterização elétrica do transistor sob baixo V_{GS} e mostra claramente uma quebra de simetria no perfil da corrente com uma suave histerese para polaridade reversa. Além disso, observa-se que após a caracterização elétrica do transistor sob alto V_{GS} representada pelos círculos vermelhos e losangos verdes, a condutividade elétrica do P3HT aumentou significativamente de aproximadamente 10^{-8} para 10^{-3} comparada com a curva *I-V* realizada antes da caracterização elétrica do transistor (quadrados pretos). Esse comportamento é um forte indício que houve dopagem iônica do P3HT, tornando o canal mais condutivo. Isso indica que assim como no dispositivo-A, o dispositivo-B operou com características de um OECT para ambas as faixas de V_{GS} analisadas.



Figura 3.9: Medidas de *I*-V do dispositivo-B realizadas nas células diodo do transistor em duas configurações: (i) Au/P3HT/Au e (ii) Au/P3HT/PVA/gel iônico/Au. Os quadrados pretos representam a curva realizada antes da fabricação completa do transistor na configuração (i). Os triângulos azuis representam a curva realizada na configuração (ii) após a caracterização do transistor sob baixo V_{GS} (-0,6 V a 0,2 V). Os círculos vermelhos representam a curva realizada na configuração (ii) após a caracterização do transistor sob alto V_{GS} (-1,0 V a 0,2 V). Os losangos verdes representam a curva realizada na configuração (i) após toda a caracterização elétrica do transistor e após a remoção do gel iônico. Figura do autor.

A Fig. 3.10 mostra as curvas I-V obtidas para o dispositivo-C. Observa-se que o comportamento da corrente através do P3HT após a caracterização elétrica do transistor sob baixo V_{GS} (triângulos azuis) é similar ao comportamento obtido antes da caracterização do transistor (quadrados pretos). Esse comportamento demonstra que nessa faixa de V_{GS} não houve dopagem iônica no canal, diferentemente do que foi observado no dispositivo-A e no dispositivo-B. Portanto, supõe-se que a camada de PMMA formou uma barreira que bloqueou a penetração de íons no canal. De acordo com essa evidência, é plausível supor que para essa faixa de V_{GS} , o dispositivo-C operou com características de um EGOFET. Comportamento similar foi observado para um transistor orgânico eletrolítico baseado em uma blenda de P3HT com 70 % de PMMA, operados com tensão $V_{GS} < 1 \text{ V}$ [117]. No caso das curvas *I-V* realizadas após a caracterização do transistor sob alto V_{GS} , observa-se que as propriedades eletrônicas do P3HT foram alteradas. Observa-se nos círculos vermelhos que a corrente através do P3HT aumentou aproximadamente de ~10-7 para ~10⁻⁴ em comparação aos quadrados pretos e aos triângulos azuis obtidos antes e após da caracterização do transistor sob baixo V_{GS} , respectivamente. Esse aumento observado na intensidade da corrente mostra que as propriedades eletrônicas do P3HT foram modificadas e é um forte indício de que houve dopagem iônica do P3HT, causando um aumento em sua condutividade. Neste caso, supõe-se que a camada de PMMA não foi capaz de bloquear a penetração de íons no canal nessa faixa de V_{GS} . Portanto, as características observadas indicam que o dispositivo-C, neste caso, operou como um OECT, assim como o dispositivo-A e o dispositivo-B.



Figura 3.10: Medidas de *I-V* no dispositivo-C realizadas nas células diodo do transistor em duas configurações: (i) Au/P3HT/Au e (ii) Au/P3HT/PMMA/gel iônico/Au. Os quadrados pretos representam a curva realizada antes da fabricação completa do transistor na configuração (i). Os triângulos azuis representam a curva realizada na configuração (ii) após a caracterização do transistor sob baixo V_{GS} (-0,6 V a 0,2 V). Os círculos vermelhos representam a curva realizada na configuração (ii) após a caracterização do transistor sob alto V_{GS} (-1,0 V a 0,2 V). Os losangos verdes representam a curva realizada na configuração (i) após toda a caracterização elétrica do transistor e subsequente a remoção do gel iônico. Figura do autor.

Com propósito de identificar uma possível formação de polarons e bipolarons positivos no canal causada pela suposta dopagem iônica, realizou-se medidas de espectroscopia Raman do P3HT pois, segundo a literatura é possível identificá-los através dessa técnica [112, 115, 116]. A Fig. 3.11 mostra os espectros Raman obtidos antes e após a caracterização elétrica do transistor sob baixo e alto V_{GS} . O espectro em vermelho corresponde ao P3HT para $V_{GS} = 0$ V, ou seja, antes da caracterização do transistor. Os espectros em azul e verde correspondem ao P3HT após a caracterização do transistor com $V_{GS} = -0.6$ V e $V_{GS} = -1.0$ V, respectivamente. Segundo a literatura, os polarons positivos dão origem as bandas localizadas em 1381 e 1412 cm⁻¹ e os bipolarons em 1341, 1378, 1426, 1470 e 1494 cm⁻¹ [115, 116]. Observa-se nos espectros da Fig. 3.11 que não há evidências de bandas referentes a polarons e bipolarons positivos. Todos os picos observados são atribuídos ao P3HT antes da caracterização elétrica do transistor.



Figura 3.11: Espectros Raman obtidos de filmes de P3HT na região do canal. O espectro lilás é referente ao substrato de silício/óxido de silício. O espectro vermelho é referente ao P3HT antes da caracterização elétrica do transistor. O espectro azul é referente ao P3HT após da caracterização do transistor sob baixo V_{GS} . O espectro verde é referente ao P3HT após da caracterização do transistor sob alto V_{GS} . Para essas medidas utilizou-se um comprimento de onda de excitação de 785 nm. Figura do autor.

As análises das caracterizações elétricas dos transistores eletrolíticos em arquitetura vertical são discutidas na sequência.

A Fig. 3.12 mostra a curva cíclica de transferência ($I_{DS} \times V_{GS}$) obtida do dispositivo-A operando sob baixo V_{GS} e com $V_{DS} = -1,0$ V. A curva preta representa a magnitude da corrente através do canal, comumente chamada de corrente de saída (I_{DS}) e a curva vermelha representa a corrente que flui através da porta, comumente chamada de corrente de fuga (I_{GS}), ambas em módulo. Para um bom desempenho do transistor é desejável que a magnitude de I_{DS} seja a maior possível, enquanto que a magnitude de I_{GS} seja a mínima possível [15]. Na corrente de saída, observa-se claramente uma histerese na curva que pode estar relacionada à presença de íons móveis dentro do canal devido à dopagem eletroquímica [118, 119]. Isso pode explicar o comportamento assimétrico da curva (*I-V*) medida após a caracterização do transistor sob baixo V_{GS} (Fig. 3.8). A histerese é um comportamento frequentemente observado nos transistores orgânicos eletroquímicos devido ao movimento lento e à distribuição não uniforme dos íons no canal [15, 120–122].



Figura 3.12: Curvas de transferência obtida para o dispositivo-A na arquitetura de Au/P3HT/gel iônico/Au, operando sob baixo V_{GS} . As setas azuis apontam o sentido da varredura em cada trecho das curvas. Figura do autor.

A Fig. 3.13 mostra a curva de transferência cíclica obtida para o dispositivo-B composto por uma fina camada de PVA entre o gel iônico e o P3HT. Observa-se que a corrente de saída I_{DS} (curva preta) possui uma pequena histerese, assim como observado no dispositivo-A. Como foi mencionado, esse comportamento pode ser atribuído à presença de íons no canal, distribuídos de maneira não homogênea. Observa-se também que a corrente de fuga I_{GS} (curva vermelha) comportou-se de maneira distinta ao observado no dispositivo-A. Nota-se que os mínimos da curva I_{GS} se deslocam no sentido de baixo V_{GS} na varredura de ida de cada ciclo. Na varredura de volta, observa-se que os mínimos mantêm-se estáveis no mesmo valor de V_{GS} . Esse comportamento pode ser causado devido à presença da camada de PVA, já que no dispositivo-A não se observa esse efeito.



Figura 3.13: Curvas de transferência obtida para o dispositivo-B na arquitetura de Au/P3HT/PVA/gel iônico/Au, operando sob baixo V_{GS} . As setas azuis apontam o sentido da varredura em cada trecho das curvas. Figura do autor.

As curvas de transferência cíclica obtidas para o dispositivo-C que contém uma fina camada de PMMA entre o gel iônico e o P3HT, são mostradas na Fig. 3.14. Observa-se uma pequena histerese na corrente de saída I_{DS} (curva preta). Além disso, é estável após três ciclos de varredura. Esse comportamento reforça a hipótese de que não houve dopagem iônica no canal. Portanto, para essa faixa de V_{GS} o transistor operou pelo efeito de campo caracterizando-se em um EGOFET. Nesse tipo de dispositivos, o processo de indução de portadores de carga no canal é causado pela formação da dupla camada de capacitores (Debye–Helmholtz), gerando altas capacitâncias nas interfaces do eletrólito/P3HT e porta/eletrólito [23, 36, 92, 123].

A curva vermelha mostra o perfil da corrente de fuga I_{GS} . Observa-se uma leve diminuição em comparação ao dispositivo-A. Contudo, a corrente de saída I_{DS} também diminuiu, tornando a razão I_{on}/I_{off} semelhante em ambos os casos.



Figura 3.14: Curvas de transferência obtida para o dispositivo-C na arquitetura de Au/P3HT/PMMA/gel iônico/Au, operando sob baixo V_{GS} . As setas azuis apontam o sentido da varredura em cada trecho das curvas.Figura do autor.

A Fig. 3.15 mostra as curvas características de saída ($I_{DS} \times V_{DS}$) obtidas para o dispositivo-A operando sob baixa V_{GS} (0,1 V a –0,55 V). Observa-se claramente que a corrente de saída não atingiu o regime de saturação, ou seja, a corrente segue aumentando à medida que aumenta V_{DS} até |1,0| V. Esse efeito observado pode ser causado devido à presença de íons distribuídos de maneira não homogênea ao longo de todo o canal e também foi observado no dispositivo-B (Fig. 3.16) que também indicou uma suposta dopagem iônica nessa faixa V_{GS} . Observa-se claramente que a corrente de saída não atingiu o regime de saturação. Essas características observadas reforçam a hipótese de que íons estão difundindo no canal tornando-o mais condutivo.



Figura 3.15: Curvas características de saída obtida para o dispositivo-A com diferentes valores de V_{GS} variando de 0,1 V a 0,55 V com passo de 0,05 V na arquitetura de Au/P3HT/gel iônico/Au. Figura do autor.



Figura 3.16: Curvas características de saída obtida para o dispositivo-B com diferentes valores de V_{GS} variando de 0,1 V a 0,55 V com passo de 0,05 V na arquitetura de Au/P3HT/PVA/gel iônico/Au. Figura do autor.
Analisando as curvas características obtidas para o dispositivo-C (Fig. 3.17), nota-se que a corrente de saída I_{DS} atinge o regime de saturação. Contudo, a intensidade de I_{DS} é significativamente menor comparada com o dispositivo-A e o dispositivo-B. Esta é mais uma evidência de que no dispositivo-C não ocorre dopagem iônica nessa faixa de V_{GS} . As características observadas sugerem que a camada de PMMA foi capaz de modificar o modo de operação do transistor nessa faixa de V_{GS} .

Na sequência discute-se as caracterizações elétricas dos transistores sob alto $V_{\rm GS}$ numa faixa de – 1,0 V a 0,2 V.



Figura 3.17: Curvas características de saída obtida para o dispositivo-C com diferentes valores de V_{GS} variando de 0,1 V a 0,55 V com passo de 0,05 V na arquitetura de Au/P3HT/PMMA/gel iônico/Au. Figura do autor.

A Fig. 3.18 mostra a curva de transferência cíclica obtida para o dispositivo-A operando sob alto V_{GS} . Observa-se uma larga histerese na corrente de saída I_{DS} (curva preta). Como já mencionado, esse comportamento é comum nos transistores orgânicos eletroquímicos e pode ser atribuído à difusão de íons móveis no canal [118]. Esse aumento da histerese em comparação ao dispositivo caracterizado sob baixo V_{GS} (Fig. 3.12) é um forte indicativo que houve um aumento no nível de

dopagem do canal em virtude da maior tensão aplicada à porta. Esse aumento no nível de dopagem provocou uma maior indução de portadores de carga que, consequentemente, aumentou a condutividade do canal. Apesar do aumento significativo da corrente de saída I_{DS} , a razão entre a corrente no estado ligado e a corrente no estado desligado (I_{on}/I_{off}), em média, não aumentou devido ao aumento também da corrente no estado desligado (I_{off}). Neste caso, o dispositivo-A apresentou razão I_{on}/I_{off} em média na ordem de 10¹, como mostra a Fig. Ap1A do apêndice A.



Figura 3.18: Curvas de transferência obtida para o dispositivo-A na arquitetura Au/P3HT/gel iônico/Au, operando sob alto V_{GS} . As setas azuis apontam o sentido da varredura em cada trecho das curvas. Figura do autor.

A Fig. 3.19 mostra a curva de transferência para o dispositivo-B. Observa-se que a corrente de saída I_{DS} (curva preta) não atingiu a estabilidade ao longo de três ciclos. Além disso, observa-se que a corrente no estado desligado I_{off} aumentou à medida que o ciclo foi repetido. Esse comportamento pode ser atribuído ao aumento do nível de dopagem do canal ao decorrer de cada ciclo [112]. O movimento lento dos íons e a distribuição não uniforme de portadores de carga no canal também podem provocar esse tipo de comportamento no I_{DS} [115]. Devido ao aumento da corrente no estado desligado I_{off} , a razão I_{off}/I_{off} para esse dispositivo, considerando o

último ciclo, foi aproximadamente na ordem de ~10º. Essa característica observada demonstra que a camada de PVA adicionada entre a interface do gel iônico e o P3HT não favorece o desempenho do dispositivo com relação a razão I_{on}/I_{off}.



Figura 3.19: Curvas de transferência obtida para o dispositivo-B na arquitetura Au/P3HT/PVA/gel iônico/Au, operando sob alto V_{GS} . As setas azuis apontam o sentido da varredura em cada trecho das curvas. Figura do autor.

Para o dispositivo-C, a curva de transferência cíclica também apresentou uma larga histerese, como mostra a Fig. 3.20 (curva preta). Esse comportamento indica que nessa faixa de tensão V_{GS} , a interface PMMA/P3HT torna-se permeável à difusão de ânions no canal. Neste caso, o transistor passa a operar por dopagem iônica caracterizando-se em um OECT, diferentemente do que foi observado para baixo V_{GS} . No entanto, o ponto importante observado nesse dispositivo foi que a corrente no estado desligado (I_{off}) diminuiu aproximadamente três ordens de magnitude em comparação ao dispositivo-A. Com isso, a razão I_{on}/I_{off} aumentou significativamente, alcançando em média ~10⁴ contra ~10¹, respectivamente (vide a Fig. Ap2A apêndice A). Essa diminuição na corrente I_{off} pode ser atribuída aos dipolos formados na camada de PMMA, de forma que até mesmo a tensão limiar (V_T) sofre influência relevante em sua polarização devido à distribuição dos íons presentes no gel iônico (com ânions próximos a interface do gel iônico/PMMA/P3HT), bem como dos ânions difundidos no canal. Isso aumenta a flutuação da polarização dos dipolos e, consequentemente, a flutuação na distribuição dos portadores de carga induzida que forma a espessura efetiva do canal [13, 60, 95]. Dessa forma, a condutividade do canal diminui, trazendo um perfil benéfico para a corrente no estado desligado e, consequentemente, uma melhora na razão I_{on}/I_{off} . Note que para a faixa de tensão V_{GS} > V_{T} , os íons na camada do eletrólito têm mais importância predominantemente na polarização dos dipolos, uma vez que o estado ligado não representa diferenças relevantes em comparação ao dispositivo-A. Ao mesmo tempo, os dipolos produzem força elétrica nos ânions dentro do canal, tornando-os mais uniformemente distribuídos ao longo de todo comprimento do canal.



Figura 3.20: Curvas de transferência obtida para o dispositivo-C na arquitetura de Au/P3HT/PMMA/gel iônico/Au, operando sob alto V_{GS} . As setas azuis apontam o sentido da varredura em cada trecho das curvas. Figura do autor.

Na Fig. Ap3A do apêndice A são apresentadas curvas de transferência cíclica (5 ciclos) obtidas do dispositivo-C. Essa medida demonstra que o dispositivo-C possui ótima reprodutibilidade. Além disso, o perfil da curva mantém-se estável no decorrer dos ciclos. A Tab. 2 apresenta os parâmetros extraídos das curvas de transferência do dispositivo-A e do dispositivo-C operando sob baixo e alto V_{GS} . A mobilidade (μ) foi estimada no regime de saturação utilizando a Eq. 2.8 com L = 30 μ m, w = 1 mm e C_i = 10 μ F/cm² (vide apêndice A, Fig. Ap4A e Fig. Ap5A). Observa-se que no dispositivo-A, a mobilidade em ambas as faixas de tensão V_{GS} é maior em comparação ao dispositivo-C. No entanto, a razão I_{on}/I_{off} que é uma importante figura de mérito relacionada ao desempenho dos transistores é maior no dispositivo-C, principalmente em alto V_{GS} , alcançando aproximadamente três ordens de magnitude maior que no dispositivo-A. Isso mostra a eficiência da camada de PMMA no desempenho do dispositivo.

$V_{\rm GS}$ (V)	Dispositivo	Dielétrico eletrolítico	$\mu (\mathrm{cm}^2 \cdot \mathrm{V}^{-1} \cdot \mathrm{s}^{-1})$	<i>V</i> _T (V)	I _{on} /I _{off}
≤-0,6	А	Gel iônico	2,8×10 ⁻²	~0,35	~19
≤-0,6	С	Gel iônico/PMMA	1,6×10 ⁻²	~0,38	~23
≤−1,0	А	Gel iônico	1,2×10 ¹	~0,74	~4×10 ¹
≤−1,0	С	Gel iônico/PMMA	3,4×10°	~0,66	~1×10 ⁴

Tabela 2: Parâmetros extraídas das curvas de transferência do dispositivo-A e do dispositivo-C operando em baixa e alta tensão V_{GS}.

A Tab. 3 apresenta alguns parâmetros de transistores orgânicos eletrolíticos reportados na literatura que utilizam o mesmo semicondutor orgânico (P3HT) e o mesmo líquido iônico (EMIM[TFSI]) em comparação ao dispositivo-C deste trabalho. É importante ressaltar que a faixa de tensão de operação V_{GS} utilizada neste trabalho é menor do que as utilizadas nos trabalhos citados na Tab. 3. Observa-se que mesmo com uma menor tensão de operação, o dispositivo-C possui desempenho comparável com os dispositivos que operam em uma faixa maior de tensão V_{GS} , o que mostra que uma simples camada de PMMA adicionada na interface entre o semicondutor orgânico e a camada dielétrica eletrolítica pode melhorar o desempenho dos transistores.

$V_{ m GS}$ (V)	Semicondutor orgânico	Líquido iônico	$\mu (\mathrm{cm}^2 \cdot \mathrm{V}^{-1} \cdot \mathrm{s}^{-1})$	$V_{\mathrm{T}}\left(\mathrm{V} ight)$	$I_{ m on}/I_{ m off}$	Ref.
≤−1,0	РЗНТ	EMIM[TFSI]/ PMMA	~3,4	0,66	~10 ⁴	Este trab.
<-1,5	P3HT	EMIM[TFSI]	~2,3	-	~10 ⁵	[86]
≤-1,5	P3HT	EMIM[TFSI]	~0,1	0,83	~10 ⁵	[124]
≤-2,5	P3HT	EMIM[TFSI]	~1,5	-	~10 ⁵	[125]
≤-4,0	РЗНТ	EMIM[TFSI]	~2,1	-	~10 ⁴	[126]
<-4,5	РЗНТ	EMIM[TFSI]	~1,8	-	~10 ⁵	[127]

Tabela 3: Parâmetros de transistores orgânicos eletrolíticos obtidos da literatura em comparação ao dispositivo-C deste trabalho.

A Fig. 3.21 mostra as curvas características de saída ($I_{DS} \times V_{DS}$) obtida para o dispositivo-A. Esse conjunto de curvas mostra a taxa de modulação da corrente I_{DS} através do canal à medida que aplica-se V_{GS} constante e varia-se a tensão V_{DS} . Neste caso, V_{DS} foi polarizado negativamente até 1,0 V, enquanto que V_{GS} assumiu valores de 0,1 V a -1,1 V com passo de 0,1 V. Observa-se que a modulação I_{DS} aumenta significativamente à medida que aumenta V_{GS} . Além disso, nota-se que a corrente I_{DS} passa um regime linear até atingir um regime de saturação. A corrente I_{DS} assume a característica linear quando a diferença entre a V_{GS} e V_{DS} é maior que V_{T} . Quando essa diferença é menor que V_{T} , a corrente para de aumentar e assume um regime de saturação [13, 93, 95]. Esse comportamento é característico dos transistores em modo de operação e indica que estão funcionando adequadamente.



Figura 3.21: Curvas características de saída obtida para o dispositivo-A com diferentes valores de V_{GS} variando de 0,1 V a -1,1 V com passo de 0,1 V na arquitetura de Au/P3HT/gel iônico/Au. Figura do autor.

A curva de saída obtida para o dispositivo-B (Fig.3.22) apresentou características semelhantes ao observado no dispositivo-A. Contudo, houve uma pequena diminuição na corrente I_{DS} , atingindo um máximo de ~1,5 mA para V_{GS} = -1,1 V. Enquanto que no dispositivo-A, a corrente máxima atingiu ~2,5 mA para o mesmo valor de V_{GS} . Observa-se que a corrente I_{DS} atingiu o regime linear e o regime de saturação, o que mostra que o transistor está operando adequadamente.

Para o dispositivo-C, apresentado na Fig. 3.23, o perfil da corrente de saída exibe uma suave diferença em relação ao dispositivo-A e ao dispositivo-B. Observase que a curva para $V_{GS} = -1,1$ V, apresenta um regime adicional entre os dois já conhecidos (linear e saturação). Esse regime representa no I_{DS} uma espécie de perfil em que a corrente aumenta e, em seguida, diminui ligeiramente para atingir a saturação. Segundo a literatura, esse comportamento é atribuído à transições de regimes (entre percolativo, *bulk* ou transporte de superfície), nais quais a dependência da mobilidade com a espessura efetiva do canal pode apresentar perfil ascendente, descendente ou mesmo constante [128, 129].



Figura 3.22: Curvas características de saída obtida para o dispositivo-B com diferentes valores de V_{GS} variando de 0,1 V a -1,1 V com passo de 0,1 V na arquitetura de Au/P3HT/PVA/gel iônico/Au. Figura do autor.



Figura 3.23: Curvas características de saída obtida para o dispositivo-C com diferentes valores de V_{GS} variando de 0,1 V a -1,1 V com passo de 0,1 V na arquitetura de Au/P3HT/PMMA/gel iônico/Au. Figura do autor.

3.3 Conclusões

Nesta pesquisa investigou-se a influência de uma camada de PVA ou PMMA no desempenho de transistores eletrolíticos baseados em RR-P3HT. Observou-se, através de medidas elétricas, que o dispositivo contendo uma camada de PVA na interface entre o P3HT e do gel iônico, não melhorou o desempenho dos transistores. Em contrapartida, observou-se que uma simples camada de PMMA em vez de PVA pode melhorar significativamente a razão I_{on}/I_{off} do dispositivo. Essa melhora ocorreu devido à diminuição da corrente I_{off} causada pela camada de PMMA. Para esse dispositivo, a razão I_{on}/I_{off} atingiu na ordem de 10⁴ contra 10¹ em comparação aos dispositivos sem a camada de PMMA. Além disso, observou-se através das curvas de transferência e das curvas I-V que a camada de PMMA foi capaz de bloquear a difusão de íons no canal para baixo V_{GS} ($\leq |0,6|$ V), modificando seu modo de operação, ou seja, para baixo V_{GS} o transistor operou pelo efeito de campo, caracterizando-se em um EGOFET, e para alto V_{GS} o transistor operou por dopagem iônica, caracterizando-se em um OECT. Portanto, conclui-se que com uma simples camada de PMMA adicionada na interface entre o gel iônico e o P3HT, pode melhorar significativamente o desempenho dos transistores eletrolíticos.

Capítulo 4

4 Transistores Orgânicos Eletrolíticos em Arquitetura Vertical

Transistores orgânicos eletrolíticos construídos em arquitetura vertical são dispositivos relativamente novos. Foram encontrados relatos na literatura explorando essa arquitetura estrutural a partir do ano 2018 [41, 130]. A vantagem desses dispositivos em relação aos de arquitetura convencional é a baixa tensão de operação junto a altas densidades de corrente e altas razões I_{on}/I_{off} [42]. Até o momento, o recorde de densidade de corrente e de razão I_{on}/I_{off} para transistores orgânicos foi obtido recentemente por um transistor orgânico eletrolítico vertical, apresentando densidades na ordem de 10⁶ A/cm² a –0,3 V e uma razão I_{on}/I_{off} de 10⁸ [43]. Devido a essas características, esses dispositivos são excelentes candidatos para aplicação na área da optoeletrônica orgânica, principalmente em OLEDs [108].

Esses dispositivos com arquitetura vertical exigem condições estruturais específicas para um bom desempenho. Uma delas é a alta permeabilidade do eletrodo intermediário e com boa condução elétrica no plano [41, 108]. Sem dúvidas, esse é um dos grandes desafios enfrentados na preparação desses dispositivos devido à alta complexidade para alcançar tal objetivo.

Neste trabalho, preparou-se transistores orgânicos eletrolíticos na arquitetura vertical utilizando eletrodos intermediários de estanho e de nanofios de prata. O canal foi composto por polibitiofeno, um semicondutor orgânico do tipo-p.

A camada dielétrica eletrolítica utilizada foi composta por um filme flexível de gel iônico. Os dispositivos foram preparados em arquiteturas ITO/PBT/Sn/gel iônico/Au e ITO/PBT/AgNW/gel iônico/Au. As características morfológicas dos eletrodos intermediários permeáveis, bem como o comportamento da corrente através do PBT, foram investigadas por imagens de MEV e por curvas *I-V*. O desempenho dos transistores foi investigado por curvas de transferência ($I_{DS} \times V_{GS}$) e por curvas características de saída ($I_{DS} \times V_{DS}$).

4.1 Procedimentos experimentais

Todos os procedimentos experimentais utilizados para o desenvolvimento dos transistores orgânicos eletrolíticos com arquitetura vertical são descritos nesta seção: detalhes dos materiais utilizados, bem como as técnicas de caracterização dos dispositivos e os protocolos de medidas.

4.1.1 Materiais

Para a fabricação dos dispositivos, utilizou-se substratos de ITO (*Indium Tin Oxide*) com resistência de filme de 15 Ω /sq e espessura de ~150 nm, adquiridos da *Luminescence Technology Corp.* -LUMTEC. O semicondutor orgânico utilizado foi o Polibitiofeno – PBT obtido a partir da eletrossíntese do 2,2' - Bitiofeno ($M_w = 166,27$ g·mol⁻¹) em Carbonato de Propileno (99,7% - HPLC) e Perclorato de Lítio – LiClO₄ ($M_w = 106,39$ g·mol⁻¹). Para a formação dos eletrodos intermediários permeáveis, utilizou-se pastilhas de Sn com 99,99% de pureza e AgNW, suspensos em álcool isopropílico com concentração de 0,5%. A camada dielétrica eletrolítica foi formada por um filme flexível de gel iônico, obtido a partir da mistura do polímero poli(vinilideno fluoreto-co-hexa-fluoropropileno) – P(VDF-HFP) [M_w =400 000 g·mol⁻¹] com o líquido iônico, 1-Etil-3-metilimidazólio bis(trifluorometilsulfonil)imida – EMIM[TFSA] (≥ 98% HPLC), todos adquiridos da Sigma-Aldrich. O eletrodo do

topo, a porta, foi formada por uma camada de ouro evaporada termicamente em vácuo sobre uma folha de alumínio.

4.1.2 Fabricação dos dispositivos

4.1.2.1 Preparação e limpeza dos substratos

Para padronizar uma geometria e principalmente evitar o curto-circuito nos dispositivos, foi necessário remover do substrato uma parte do filme de ITO através da corrosão química. Para isso, utilizou-se pó de zinco (Zn) e ácido clorídrico (HCl) diluído em água, na proporção de 1:2 em volume [131]. Antes da corrosão, aplicou-se uma camada de esmalte em uma área aproximada de 0,5 x 2 cm do filme de ITO (Fig. 4.1 a) para a proteção durante o processo de corrosão. Essa camada é facilmente removida em acetona e, além disso, não deixa resíduo sobre a superfície do filme. Após aplicação da camada protetora, aguardou-se 15 min em ar ambiente para secagem da mesma. Em seguida, aplicou-se sobre a superfície do ITO uma pasta de Zn (Fig. 4.1 b) preparada a partir da mistura do pó de Zn em água destilada. Após 30 min de secagem em ar ambiente, os substratos foram submersos em solução de ácido clorídrico por 60 s e, em seguida, lavados com bastante água deionizada. Esse processo se repetiu até que toda a camada de zinco fosse removida. Após a corrosão completa do filme de ITO, os substratos foram transferidos para um béquer contendo acetona e submetidos ao ultrassom de banho por 5 min para remover a camada de esmalte. Ao fim desse processo, os substratos seguiram o procedimento padrão de limpeza, como descrito no Cap. 3, seção 3.1.3.



Figura 4.1: Processo de corrosão do filme de ITO: a) aplicação da camada de esmalte para a proteção da área ITO desejada e b) aplicação da pasta de zinco sobre a área de ITO que sofrerá o ataque químico. Figura do autor.

4.1.2.2 Eletrodeposição do filme de PBT

Filmes finos de PBT foram obtidos por eletrodeposição utilizando uma célula eletroquímica convencional de três eletrodos: o eletrodo de trabalho (substrato de ITO); o contra-eletrodo (placa de platina) e o pseudoeletrodo de referência (fio de prata), como mostra a Fig. 4.2. O eletrólito utilizado para o processo eletroquímico foi preparado conforme descrito na literatura [132]. Primeiramente, $0,1 \text{ mol} \cdot L^{-1}$ de perclorato de lítio (LiClO₄) e 0,05 mol·L⁻¹ de 2,2' bitiofeno foram dissolvidos em 20 mL de carbonato de propileno utilizando um agitador magnético. Em seguida, transferiu-se para a célula eletroquímica e iniciou-se o processo de eletrosíntese. Para isso, utilizou-se um potenciostado/galvanostato MQPG-01 (Microquímica) operando em modo galvanostático. Inicialmente, aplicou-se uma densidade de corrente constante de 1 mA·cm⁻² por 60 s. Em seguida, em modo potenciostático, aplicou-se um potencial constante com polaridade negativa de -0,2 V por 60 s para remover os íons depositados junto com o monômero. Após a eletrodeposição, os filmes de PBT (Fig. 4.3 a) com espessura de ~250 nm (Fig. 4.3 b) foram lavados com carbonato de propileno e secos com jato de nitrogênio filtrado. Além disso, foram submetidos a um tratamento térmico de 100 °C em vácuo por 120 min para a eliminação completa do solvente.



Figura 4.2: Processo de eletrodeposição do filme de PBT evidenciando a célula eletroquímica convencional de três eletrodos: o eletrodo de trabalho (ITO), contraeletrodo (Pt), pseudo-referência (Ag) e o eletrólito. Figura do autor.



Figura 4.3: Filme de PBT obtido a partir da eletropolimerização do monômero bitiofeno. Em b) mostra uma fotografia do filme de PBT e em b) mostra o perfil do filme de PBT obtido por perfilometria evidenciando a espessura. Figura do autor.

4.1.2.3 Deposição dos eletrodos permeáveis

Um dos grandes desafios enfrentados na preparação de transistores verticais que operam por efeito de campo ou por dopagem iônica é a obtenção de um eletrodo intermediário fino, na ordem de nanometros e suficientemente permeável ao campo elétrico, de modo que possa modificar as propriedades eletrônicas do semicondutor orgânico [41, 107, 133, 134]. Neste contexto, desenvolveu-se transistores orgânicos eletrolíticos em arquitetural vertical com dois diferentes eletrodos permeáveis: (i) eletrodo de estanho, formado pela evaporação térmica a vácuo e (ii) eletrodo de nanofios de prata (AgNW) obtidos pela técnica de recobrimento por pulverização (*spray-coating*).

4.1.2.3.1 Eletrodo permeável de estanho

Para a evaporação do Sn, utilizou-se uma evaporadora térmica operando a uma pressão base de 10⁻⁶ Torr. Os parâmetros utilizados na evaporação estão listados na Tab. 3. Para formar as trilhas de Sn sobre a camada de PBT, utilizou-se uma máscara de sombreamento de aço inox composta com trilhas de 1 mm de largura posicionada a uma altura de 15 cm da fonte. O cadinho utilizado para a evaporação foi do tipo barca de tungstênio. A taxa de evaporação foi controlada por um oscilador de cristal de quartzo (microbalança). As espessuras das trilhas foram estimadas usando um perfilômetro de contato Dektak-XT – Bruker. A Fig. 4.4 mostra a área de Sn depositada sobre o filme de PBT formando trilhas com área ativa de aproximadamente 1 mm². A amostra foi composta por 5 trilhas de Sn que resultou em 5 dispositivos. Esse procedimento de fabricação foi realizado para obter uma melhor estatística dos resultados.

Observa-se na Tab. 4 que preparamos eletrodos de Sn a partir da evaporação de três quantidades diferentes de massas de Sn, formando a amostra A, amostra B e amostra C. O objetivo foi estabelecer sistematicamente, a melhor condição para os dispositivos em relação à permeabilidade e à resistência de filme no plano.

Amostra	Massa de Sn evap. (mg)	Taxa de evap. (Å/s)	Tempo de evap. (min)	Espessura (nm)
А	55	16±3	3	128
В	140	16±3	4,5	264
С	180	16±3	6	350

Tabela 4: Parâmetros de evaporação do estanho.



Figura 4.4: Eletrodos de Sn evaporados sobre o filme de PBT formados por uma máscara de sombreamento de aço inox com trilhas de 1 mm de largura. A região ampliada, mostrada no lado esquerdo da figura, ilustra uma imagem de MEV evidenciando a morfologia superficial do eletrodo de Sn de 350 nm de espessura. Figura do autor.

4.1.2.3.2 Eletrodo permeável de nanofios de prata (AgNW)

Eletrodos de nanofios de prata foram obtidos a partir da deposição de AgNW sobre o filme de PBT utilizando a técnica de recobrimento por pulverização. A dispersão de AgNW foi preparada pela diluição da suspensão de AgNW em álcool isopropílico na proporção de 1:3 em volume. A Fig. 4.5 mostra o sistema utilizado para a deposição da solução. Esse sistema foi montado e adaptado utilizando acessórios de uma impressora 3D. Todo o processo de deposição foi automatizado usando o *software* Repetier-Host V1.6.1. Para a deposição, utilizou-se um aerógrafo (Steula BC 62) com bico de 0,3 mm de diâmetro posicionado a uma altura de 10 cm do alvo (amostra). Durante a deposição, o aerógrafo movimentou-se no eixo horizontal com velocidade de 1,5 cm/s e uma amplitude máxima de 6 cm. O tempo de acionamento do gatilho, a velocidade e a amplitude máxima de 6 cm. O tempo controlados pelo *software*. O fluxo de ar através do aerógrafo foi de 3 L/min, controlado por um fluxômetro (Protec). Para formar as trilhas de AgNW (Fig. 4.6), utilizou-se uma máscara de sombreamento em aço inox com trilhas de 1 mm de largura. A deposição ocorreu sobre os substratos de ITO/PBT aquecidos a uma temperatura de 120 °C através de uma chapa aquecedora. Para cada duas deposições, utilizou-se 0,5 mL de solução de AgNW. As trilhas de AgNW foram formadas com um total de 6 deposições. Após a deposição as amostras permaneceram sobre a chapa aquecedora por 10 min a 120 °C para a eliminação do solvente.

O sistema de deposição por pulverização foi elaborado pelo Laboratório de Dispositivos e Sensores Orgânicos - LaDSOr da Faculdade de Ciência e Tecnologia, campus Presidente Prudente – UNESP, coordenado pelo Prof. Dr. Neri Alves. A deposição ocorreu com o auxílio do doutorando Gabriel Leonardo Nogueira.



Figura 4.5: Sistema de deposição dos AgNW elaborado pelo laboratório LaDSOr utilizando acessórios de uma impressora 3D. Foto do laboratório LaDSOr.



Figura 4.6: Eletrodos de nanofios de prata depositados por pulverização sobre o filme de PBT. A região ampliada, mostrada no lado direito da figura, ilustra uma imagem de microscopia óptica ampliada 100x evidenciando a morfologia dos eletrodos de AgNW. Figura do autor.

4.1.2.4 Camada dielétrica eletrolítica e eletrodo porta

Nos dispositivos com arquitetura vertical as camadas são empilhadas verticalmente. As últimas camadas que compõem a arquitetura desses dispositivos é formada pela camada dielétrica eletrolítica e pelo eletrodo da porta. Para formar a camada eletrolítica, utilizou-se um filme flexível de gel iônico preparado a partir do copolímero P(VDF-HFP) e do líquido iônico ([EMIM][TFSA]) dissolvidos em acetona, conforme descrito na seção 3.1.2 do Cap.3. Após a preparação do filme de gel iônico, este foi cortado em tamanhos desejados e transferido com auxílio de uma pinça sobre o eletrodo permeável, como mostra a Fig. 4.7a.

O eletrodo da porta foi preparado a partir da evaporação térmica do ouro em vácuo (10⁻⁶ Torr) sobre uma folha de alumínio. É importante ressaltar que a utilização da folha de alumínio (comumente conhecida por papel alumínio) teve apenas o propósito de atuar como um substrato flexível para a camada de ouro, não atuando ativamente no dispositivo e não sendo considerada na estrutura do mesmo. A espessura da camada de Au foi de aproximadamente 10 nm, estimada por um oscilador de cristal de quartzo (microbalança). Após a evaporação, cortou-se a folha de Au em tamanhos desejados e posicionou-se sobre o gel iônico (Fig. 4.7b), completando a arquitetura do dispositivo com uma área ativa de 1 mm². A Fig. 4.8 mostra um resumo ilustrativo das etapas de preparação dos dispositivos.



Figura 4.7: a) llustração do posicionamento do filme flexível de gel iônico sobre os eletrodos permeáveis para formar a camada eletrolítica e b) ilustra o eletrodo da porta formado por uma camada de ouro evaporada sobre uma folha de alumínio. Figura do autor.



Figura 4.8: Resumo ilustrativo das etapas de montagem dos dispositivos. a) substrato de ITO após a corrosão; b) filme de PBT depositado eletroquimicamente; c) eletrodos permeáveis de Sn evaporado termicamente ou nanofios de Ag depositados por spraycoating; d) posicionamento do gel iônico pra formar a camada eletrolítica e e) posicionamento do eletrodo porta formada por uma folha de ouro, cujo o suporte é um papel alumínio. Figura do autor.

4.1.2.5 Configuração de medidas

Para as caracterizações elétricas dos dispositivos, utilizou-se um medidor de fonte dupla (*Keithley 2602 dual source meter*), conectado ao computador através de conexão GPIB controlado pelo *software LabVIEW*. Para facilitar a conexão com o equipamento, adaptou-se uma base de microscópio óptico e fixou-se as pontas de prova em um suporte com livre movimentação no eixo na vertical, como mostra a Fig. 4.9.



Keithley 2602 *dual source meter*

Para as medidas de corrente *vs.* tensão (*I-V*) da configuração vertical de ITO/ PBT/Sn e ITO/PBT/AgNW, aplicou-se a tensão no eletrodo de ITO, mantendo o Sn ou AgNW como eletrodo comum.

Para a caracterização elétrica dos transistores, realizou-se curvas de transferência ($I_{DS} \times V_{GS}$) e curvas características ($I_{DS} \times V_{DS}$), comumente chamadas de curvas de saída.

As caracterizações morfológicas dos eletrodos intermediários foram realizadas através de imagens de microscopia eletrônica de varredura - MEV e por microscopia óptica. As imagens de MEV foram realizadas no Centro de Microscopia Eletrônica – CME/UFPR, utilizando um microscópio eletrônico de varredura da

Figura 4.9: Sistema de medida para caracterização elétrica dos dispositivos composto por um medidor de fonte dupla (Keithley 2602), conectado ao computador através de conexão GPIB, um computador com o software *LabVIEW* e um suporte de medida com ponteiras de prova fixo a uma base móvel na vertical. Figura do autor.

fabricante TESCAN de modelo VEGA3 LMU. As imagens ópticas foram obtidas por um microscópio Olympus Bx51.

As espessuras dos eletrodos e do filme de PBT foram estimadas utilizando um perfilômetro de contato da fabricante Bruker de modelo Dektk-XT com ponta de diamante de 2 µm de raio.

4.2 Resultados e discussões

Para melhor compreensão dos resultados, dividiu-se essa seção em duas principais subseções. Na primeira (subseção 4.2.1) discute-se os resultados obtidos dos dispositivos compostos com eletrodos intermediários de estanho e, na segunda (subseção 4.2.2), discute-se os resultados dos dispositivos compostos com eletrodos intermediários de nanofios de prata (AgNW).

4.2.1 Transistores orgânicos eletrolíticos verticais com eletrodos intermediários de estanho

Como já mencionado, um dos maiores desafios enfrentados no desenvolvimento de transistores orgânicos em arquitetura vertical está relacionado ao eletrodo intermediário, o qual exige algumas condições específicas como, por exemplo, a morfologia superficial do filme. Neste caso, as características morfológicas precisam ser tais que permitam permeabilidade ao campo elétrico ou dopagem iônica (dependendo do modo de operação) e com espessura preferencialmente fina (na ordem nanométrica). Além disso, o eletrodo precisa ter baixa resistência elétrica no plano [41, 107, 108]. Esses são requisitos mínimos que o eletrodo intermediário precisa satisfazer para o funcionamento adequado do dispositivo. Eletrodo de Sn obtido por evaporação térmica tem sido utilizado com sucesso em dispositivos na arquitetura vertical devido às suas características favoráveis para o uso como eletrodo intermediário [133, 135, 136]. Pensando nesses aspectos, preparou-se eletrodos de Sn com diferentes espessuras (vide a Tab. 4 na subseção 4.1.2.3.1) com objetivo de estabelecer sistematicamente a melhor condição em relação à permeabilidade e à resistência elétrica no plano para o uso nos dispositivos.

4.2.1.1 Caracterização morfológica do eletrodo de Sn

A Fig. 4.10, mostra as imagens de MEV do eletrodo de Sn obtido a partir da evaporação térmica de 55 mg de Sn a uma taxa de evaporação de ~16 Å/s. É importante destacar que os filmes de Sn foram crescidos sobre duas regiões distintas do substrato. A Fig. 4.10 a mostra a imagem de MEV do eletrodo de Sn crescido sobre a região do substrato de vidro, enquanto que na Fig. 4.10 b, mostra o eletrodo crescido sobre o filme de PBT. Nota-se claramente que há uma grande diferença morfológica entre os dois casos. Observa-se que o filme de Sn depositados sobre o filme de PBT cresce de forma granular com tamanhos de grãos irregulares. Além disso, observa-se que há pouca percolação entre os grãos. Isso provoca uma maior resistência de filme (R_{sq}) nessa região [136]. No caso do eletrodo de Sn crescido sobre a região do substrato de vidro, observa-se que os grãos estão com maior caminho de percolação e consequentemente, há uma menor resistência de filme.

De acordo com a literatura, a morfologia e a resistência de filme (R_{sq}) dos eletrodos de estanho crescidos por evaporação térmica, depende fortemente da rugosidade superficial do substrato e da taxa de evaporação [133, 135, 136]. Um estudo recente mostrou que filmes de Sn crescidos por evaporação térmica sobre um substrato de baixa rugosidade superficial apresenta menor resistência de filme em comparação a um filme de Sn crescido, nas mesmas condições, sobre um substrato com maior rugosidade superficial. Além disso, observaram que a morfologia dos filmes de Sn é diretamente influenciada pelas características superficiais do substrato [136]. Portanto, as características morfológicas observadas na Fig. 4.10, sugerem que a rugosidade superficial do substrato de vidro é menor que a do filme de PBT. A Fig. 4.11 mostra o perfil do eletrodo de Sn da amostra-A obtido por perfilometria. Observa-se que o degrau formado pelo eletrodo possui uma altura média de aproximadamente 128 nm.



Amostra-A

Figura 4.10: Imagens de MEV do eletrodo de Sn de ~128 nm de espessura obtido por evaporação térmica a uma taxa de evaporação de ~16 Å/s. Em a) mostra a imagem de MEV do Sn sobre o substrato de vidro. Em b) mostra a imagem de MEV do Sn sobre o filme de PBT. Figura do autor.



Figura 4.11: Perfil do eletrodo de Sn obtido pela evaporação térmica de 55 mg de Sn a uma taxa de evaporação de ~16 Å/s. Figura do autor.

É importante destacar que não é possível observar pela perfilometria os canais observados nas imagens de MEV devido ao diâmetro da ponta do perfilômetro ser de 4 µm enquanto que os canais são da ordem de 100 a 150 nm.

Na Fig. 4.12, são apresentadas as imagens de MEV do filme de Sn obtido a partir da evaporação térmica de 140 mg de Sn (amostra-B) nas mesmas condições da amostra-A (Fig. 4.10). Observa-se que o filme de Sn crescido sobre o filme de PBT (Fig. 4.12 b), apresenta morfologia com maior caminho de percolação entre os grãos em comparação com a amostra-A. Esse efeito está relacionado com o aumento da espessura do filme. Apesar disso, o filme de Sn manteve-se com boa porosidade, apresentando poros de 300 a 600 nm de largura (Fig. 4.12 b). Observa-se que a morfologia na região do vidro (Fig. 4.12 a) é mais compacta e menos porosa devido à menor rugosidade superficial do substrato de vidro. Para esse caso, a espessura do filme foi de ~264 nm, como mostra o perfil na Fig. 4.13.



Amostra-B

Figura 4.12: Imagens de MEV do eletrodo de Sn de ~264 nm de espessura obtido por evaporação térmica a uma taxa de evaporação de ~16 Å/s. Em a) mostra a imagem de MEV do Sn sobre o substrato de vidro. Em b) mostra a imagem de MEV do Sn sobre o filme de PBT. Figura do autor.



Figura 4.13: Perfil do eletrodo de Sn obtido pela evaporação térmica de 140 mg de Sn a uma taxa de evaporação de ~16 Å/s. Figura do autor.

A Fig. 4.14, apresenta as imagens de MEV do eletrodo de Sn de maior espessura obtido a partir da evaporação térmica de 180 mg de Sn (amostra-C). Observa-se que a morfologia do filme é similar com a da amostra-B. No entanto, nota-se que a porosidade do filme diminuiu significativamente, tanto na região do substrato de vidro (Fig. 4.14 a), quanto na do filme de PBT (Fig. 4.14 b) em comparação com a amostra-B. Essa característica já era esperada devido ao aumento da espessura do filme. Observa-se na Fig. 4.14 b que os poros formados possuem largura na faixa de 200 a 300 nm.

A Fig. 4.15 mostra o perfil do eletrodo de Sn crescido sobre o substrato de vidro. Observa-se que o degrau formado pelo filme possui uma altura de aproximadamente 350 nm.

É importante ressaltar, que todas as amostras foram evaporadas nas mesmas condições alterando apenas a quantidade de massa de Sn evaporada.



Figura 4.14: Imagens de MEV do eletrodo de Sn de ~350 nm de espessura obtido por evaporação térmica a uma taxa de evaporação de ~16 Å/s. Em a) mostra a imagem de MEV do Sn sobre o substrato de vidro. Em b) mostra a imagem de MEV do Sn sobre o filme de PBT. Figura do autor.



Figura 4.15: Perfil do eletrodo de Sn obtido pela evaporação térmica de 180 mg de Sn a uma taxa de evaporação de ~16 Å/s.. Figura do autor.

A Fig. 4.16, mostra imagens de MEV do filme de Sn (350 nm) obtidas na fronteira entre o substrato de vidro e o filme de PBT. Observa-se claramente a diferença morfológicas entre os dois casos. Isso demonstra que a superfície na qual o filme de Sn é crescido, influencia diretamente nas características morfológicas do filme.



Figura 4.16: Imagem de MEV do eletrodo de Sn obtida na fronteira entre o substrato de vidro e o filme de PBT. Figura do autor.

4.2.1.2 Caracterização elétrica de corrente vs. tensão (I-V)

As medidas elétricas em dois terminais (corrente vs. tensão), equivalentes à célula diodo do transistor vertical (fonte/canal/dreno) são experimentalmente simples. Essas medidas são de extrema importância na caracterização preliminar dos transistores eletrolíticos verticais. Essa medida fornece informações importantes sobre o comportamento da corrente através da célula diodo do transistor vertical [60]. A partir desta caracterização elétrica pode-se extrair parâmetros relevantes da curva *I-V* que contribuem para a interpretação do modo de operação do transistor.

Nesse contexto, realizou-se medidas *I-V* da célula diodo na configuração vertical de ITO/PBT/Sn com o eletrodo de Sn contendo 128 nm (amostra-A), 264 nm (amostra-B) e 350 nm (amostra-C) de espessura. É importante ressaltar que todas as medidas foram realizadas aplicando a tensão no eletrodo de ITO mantendo o Sn como eletrodo comum.

A Fig. 4.17 mostra o diagrama dos níveis de energia da estrutura utilizada na célula de diodo do transistor em relação ao nível de vácuo (E_{vac}). A função trabalho do ITO é de aproximadamente 4,7 eV [137], enquanto que para o Sn é de aproximadamente 4,4 eV [138]. O mais baixo orbital molecular desocupado - LUMO e o mais alto orbital molecular ocupado - HOMO do PBT possuem níveis de energia relatados na literatura em aproximadamente 3,3 eV e 5,3 eV, respectivamente [76].



Figura 4.17: Diagrama de níveis de energia para a configuração ITO/PBT/Sn em relação ao nível de vácuo. Figura do autor.

Observa-se no diagrama dos níveis de energia que a diferença energética entre a função trabalho do ITO e o nível HOMO do PBT é menor que a diferença entre o nível LUMO. Devido a essa menor barreira energética, favorece o transporte de buracos através do PBT.

A Fig. 4.18 mostra a curva típica de corrente *vs.* tensão (*I-V*) obtida para a célula diodo com eletrodos de Sn de 128 nm de espessura. Observa-se que a corrente através do PBT é muito menor para tensões com polarização reversa. Isso mostra que o transporte de carga através do PBT pode ser considerado, para os valores de tensões investigados, como sendo unipolar e majoritariamente por buracos. Essa característica está de acordo com relatos da literatura [132, 139]. Nota-se também

que a corrente começa aumentar na polarização direta em aproximadamente 1 V, atingindo uma intensidade máxima de ~6 μ A a uma tensão de 3 V.



Figura 4.18: Medida de corrente *vs.* tensão obtida da célula diodo do transistor (amostra-A) na configuração vertical ITO/PBT/Sn com o eletrodo de Sn de 128 nm. Figura do autor.

Uma corrente baixa já era esperada para essa configuração da amostra-A devido à característica morfológica observada no eletrodo de Sn, na qual poucos caminhos de percolação entre os grãos foram formados. Essa característica contribui para uma maior resistência de filme ao longo do plano.

No caso da amostra-B, em que o eletrodo de Sn é mais espesso (~264 nm) e a morfologia apresenta caminho de percolação mais longo entre os grãos, a curva *I-V*, mostrada na Fig. 4.19, apresentou uma retificação de diodo melhor definida e sem histerese. A corrente de saída da amostra-B atingiu maior magnitude quando comparada com a curva da amostra-A, com valores na ordem de grandeza de mA e μ A, respectivamente. Observa-se que a injeção de buracos do eletrodo de ITO para o PBT ocorre em aproximadamente 0,7 V, fazendo com que a corrente aumente até atingir cerca de ~3,5 mA a uma tensão de 3 V. Esse aumento na intensidade da corrente demonstra qualitativamente que o eletrodo de estanho com 264 nm de espessura possui menor resistência de filme comparada com o eletrodo de estanho de 128 nm (amostra-A), baseada no fato de que o único parâmetro macroscópico alterado entre amostra-A e amostra-B foi a espessura do eletrodo de estanho.



Figura 4.19: Medida de corrente *vs.* tensão obtida da célula diodo (amostra-B) na configuração vertical ITO/PBT/Sn com o eletrodo de Sn de 264 nm. Figura do autor.

Para a amostra-C com eletrodos de Sn de ~350 nm de espessura, a curva *I-V* (Fig. 4.20) apresentou comportamento similar ao observado na amostra-B. Observase que a curva possui uma retificação bem definida, sem histerese e com uma injeção significativa de buracos no PBT a partir de ~0,7 V. Observa-se também que a intensidade da corrente aumentou de ~3,5 mA para ~7,4 mA em comparação com a amostra-B. Além disso, observa-se um aumento significativo na corrente reversa em comparação à amostra-B. Na Fig. 4.20 b, observa-se que a corrente reversa atingiu cerca de ~0,4 mA a -3 V.



Figura 4.20: a) Medida de corrente vs. tensão obtida da célula diodo (amostra-C) na configuração vertical (ITO/PBT/Sn) com o eletrodo de Sn de ~350 nm. Em b) mostra a região ampliada da corrente reversa. Figura do autor.

4.2.1.3 Caracterização elétrica dos transistores orgânicos eletrolíticos verticais com eletrodo de estanho

Na seção anterior, as caracterizações morfológicas dos eletrodos de estanho e as medidas *I-V* da célula diodo do transistor na configuração vertical de ITO/PBT/Sn, serviram para avaliar e estabelecer a melhor condição do eletrodo de Sn em relação à permeabilidade e à resistência de filme para uso posterior como eletrodo intermediário permeável em transistores verticais. Neste caso, a amostra que apresentou condições favoráveis para o uso nos dispositivos foi a amostra-B, com eletrodos de Sn de ~264 nm de espessura. Observou-se pelas imagens de MEV (Fig. 4.12) que o eletrodo de Sn da amostra-B apresentou poros na faixa de 300 a 600 nm de largura enquanto que na amostra-C (Fig. 4.14) foi de 200 a 300 nm, indicando uma melhor permeabilidade. Além disso, a curva *I-V* (Fig. 4.19) da célula diodo da amostra-B apresentou menor corrente reversa comparada com a amostra-C. Portanto, os transistores verticais foram preparados com eletrodo intermediário de Sn com espessura de 264 nm.

A Fig. 4.21 mostra a curva característica de saída ($I_{DS} \times V_{DS}$) do dispositivo com polarização na porta numa faixa de - 2 V a 2 V com passos de 1 V. Observa-se que a corrente de saída aumenta significativamente quando se aplica V_{DS} com polarização direta à medida que V_{GS} é polarizada reversamente. Contudo, essa modulação na corrente de saída (I_{DS}) não é devida ao efeito de campo gerado pela porta, mas sim da corrente de fuga (I_{GS}) através do dielétrico eletrolítico, como podemos observar na curva de transferência na Fig. 4.22. Observa-se que a corrente de saída I_{DS} (curva preta na Fig. 4.22) possui aproximadamente a mesma intensidade da corrente de fuga I_{GS} , que é a corrente entre o eletrodo da porta e o eletrodo intermediário (curva vermelha na Fig. 4.22). A alta intensidade da corrente I_{GS} é um problema frequentemente observado em transistores verticais com dielétrico simples e/ou dielétrico eletrolítico. Segundo a literatura, os géis iônicos podem apresentar uma corrente elétrica ao longo de sua camada [140], o que contribui para o aumento de I_{GS} . Além disso, a magnitude de I_{GS} depende tanto da intensidade e da polaridade de V_{GS} quanto do tamanho da área ativa de contato. Neste dispositivo em particular, a corrente *I*_{GS} apresentou magnitude maior do que o esperado e do que já reportado na literatura. Isso demonstra que o transistor não está funcionando adequadamente. É importante ressaltar que a medida de I_{GS} , através da curva de transferência, é extremamente necessária nesses tipos de transistores, não apenas para mensurar sua intensidade, como também, para concluir se a transcondutância é realmente devida ao efeito de campo. A análise do perfil dessa curva pode também fornecer informações sobre a difusão de íons para dentro do canal através das posições de seus pontos de mínimos.

É conhecido na literatura relacionada à VOFETs que o eletrodo intermediário precisa apresentar baixa resistência de filme para que haja uma boa densidade de portadores de carga sendo injetados, bem como uma boa permeabilidade, para que o campo elétrico gerado pela porta permeie até o semicondutor. Assim, outra possível razão para o não funcionamento do transistor é em relação à espessura do eletrodo intermediário de Sn que, neste caso, foi de ~264 nm. De acordo com a literatura, eletrodos intermediários permeáveis utilizados em transistores verticais com espessura acima de 100 nm dificultam a passagem do campo elétrico gerado pela porta ou a penetração de íons no canal (dependendo do modo de operação) [41, 141]. A baixa permeabilidade do eletrodo intermediário impede que as propriedades elétricas do semicondutor orgânico sejam alteradas e, portanto, a corrente através do canal não é modulada.

Eletrodos de Sn de espessura intermediária fabricados por evaporação térmica com espessura abaixo de 60 nm, têm sido utilizados com sucesso em transistores orgânicos verticais de efeito de campo – VOFETs (do inglês, *Vertical Organic Field Effect Transistors*), os quais não utilizam espécies iônicas em sua estrutura [133, 135, 136]. Supõe-se que devido à alta rugosidade do filme de PBT, não foi possível obter eletrodos de Sn com espessura menor que 100 nm que apresentasse baixa resistência de filme. Apesar das imagens de MEV (Fig. 4.12) indicarem morfologia porosa, a espessura de 264 nm pode ter sido um dos fatores determinantes para o não funcionamento do transistor. Portanto, dentro dos parâmetros analisados neste trabalho, o eletrodo intermediário de Sn (nesse caso em particular) não é adequado para o uso nos transistores verticais.



Figura 4.21: Curvas características de saída obtida do transistor em arquitetura vertical de ITO/PBT/Sn/gel iônico/Au com V_{DS} na faixa de -1 V a 2 V e V_{GS} constante de 2 V a -2 V. Figura do autor.



Figura 4.22: Curvas de transferência obtida do transistor em arquitetura vertical de ITO/PBT/Sn/gel iônico/Au com V_{DS} constante de 2 V e V_{GS} variando de –2 V a 2 V. Figura do autor.

4.2.2 Transistores orgânicos eletrolíticos verticais com eletrodos intermediários de nanofios de prata (AgNW)

Eletrodos de nanofios de prata (AgNW) são excelentes candidatos para aplicação em transistores verticais como eletrodos intermediários devido às suas excelentes propriedades morfológicas e elétricas, apresentando boa permeabilidade através do eletrodo e baixa resistência de filme [107, 142–145]. Nesse contexto, preparou-se transistores orgânicos eletrolíticos verticais utilizando eletrodo intermediário permeável de AgNW.

A Fig. 4.23 mostra a imagem de microscopia óptica obtida do eletrodo de AgNW depositado sobre o filme de PBT através da técnica de recobrimento por pulverização (*spray-coating*). Observa-se que o filme é formado por um emaranhado de nanofios de prata com morfologia altamente permeável. Essa característica morfológica está de acordo com relatos da literatura [146–148].



Figura 4.23: Imagem de microscopia óptica do eletrodo de nanofios de Ag. Figura do autor.

Para avaliar a funcionalidade do eletrodo intermediário de AgNW e o comportamento da corrente através do PBT, realizou-se medidas de corrente vs. tensão (*I-V*) da célula diodo do transistor vertical na configuração ITO/PBT/AgNW, ou seja, antes da fabricação completa do transistor. Também realizou-se medidas *I-V* da célula diodo após a caracterização elétrica do transistor com $V_{GS} > 0$ e $V_{GS} < 0$. Para a realização desta medida a camada dielétrica eletrolítica e o eletrodo da porta foram removidos, retornando para a configuração inicial ITO/PBT/AgNW. Essa última medida *I-V* foi realizada com o propósito de identificar possíveis alterações nas propriedades eletrônicas do PBT causadas, por exemplo, por uma possível dopagem iônica. É importante ressaltar que as medidas *I-V* foram realizadas aplicando a tensão no eletrodo de ITO mantendo o AgNW como eletrodo comum.

A Fig. 4.24 apresenta um diagrama dos níveis de energia para a célula diodo do transistor vertical em relação ao nível de vácuo. A função trabalho do AgNW tem sido reportada na literatura com valor energético de ~4,5 eV [149-151]. Nesta configuração, as posições energéticas dos níveis de energias favorecem o transporte de buracos através do PBT, o que está de acordo com sua característica de semicondutor do tipo p [139].



Figura 4.24: Diagrama dos níveis de energia para o dispositivo na configuração vertical de ITO/PBT/AgNW em relação ao nível de vácuo. Figura do autor.

Devido à alta barreira formada pela diferença energética entre o nível LUMO do PBT e a função trabalho do ITO, o transporte de cargas minoritárias (elétrons) pode ser desprezado. Portanto, o transporte de carga através do PBT pode ser considerado unipolar e por buracos [132].

A Fig. 4.25 a mostra a curva *I-V* realizada da célula diodo antes da fabricação completa do transistor. Observa-se que na polarização direta a intensidade da corrente através do PBT aumenta significativamente a partir de aproximadamente 0,6 V. Isso indica que a partir dessa tensão ocorre um aumento significativo de cargas (buracos) sendo injetadas do ITO para o PBT e, segundo a literatura, essa injeção ocorre por efeito de tunelamento [132]. A Fig. 4.25 b mostra a curva *I-V* realizada após a caracterização do transistor com $V_{CS} > 0$. Observa-se que para a polarização direta a intensidade da corrente diminuiu de ~20 µA para ~10 µA em comparação com a curva *I-V* medida antes da caracterização do transistor (Fig. 4.25 a). Esse comportamento sugere um aumento na resistência de filme (R_{sq}) do eletrodo intermediário de AgNW. Além disso, observa-se uma larga histerese para a polaridade reversa. De acordo com a literatura, filmes finos de AgNW sofrem processos de oxidação quando expostos em condições de alta umidade ou em longa
exposição ao oxigênio atmosférico [152–155]. Essa oxidação provoca alterações em suas propriedades elétricas. No entanto, uma investigação mais detalhada é necessária para confirmar essa hipótese.



Figura 4.25: Curva de corrente vs tensão da célula diodo ITO/PBT/AgNW com eletrodos de AgNW comum. Em a) medida realizada antes da caracterização do transistor e em b) após a caracterização do transistor com V_{GS} positivo. Figura do autor.

A Fig. 4.26 apresenta as curvas de transferência ($I_{DS} \times V_{GS}$) cíclica com 3 ciclos obtidas dos transistores verticais com arquitetura de ITO/PBT/AgNW/gel-iônico/Au. Para esta medida, aplicou-se tensão V_{GS} com polarização direta até 2 V com V_{DS} constante de 1 V. A Fig. 4.26 a mostra a corrente no dreno I_{DS} e a Fig. 4.26 b mostra a corrente de fuga através da porta I_{CS} , ambas em módulo. Observa-se na Fig. 4.26 a que a corrente no dreno I_{DS} diminui à medida que V_{GS} é aumentada. Esse comportamento sugere que na ausência de V_{GS} o transistor está no seu estado ligado, ou seja, há um fluxo de corrente no canal quando se aplica uma tensão V_{DS} de 1 V no dreno. Quando se aplica uma tensão $V_{GS} > 0$ V na porta, os ânions e os cátions movimentam-se em sentidos opostos. Os ânions acumulam-se na interface do eletrodo da porta, enquanto que os cátions se acumulam na interface do eletrodo intermediário. O acúmulo de cátions na interface dielétrico/eletrodo intermediário induz elétrons na interface do semicondutor nas regiões onde há poros do eletrodo permeável. Quando elétrons são induzidos dentro destes poros, eles atuam como uma região de depleção bloqueando o transporte de portadores majoritários (buracos) nesta região e consequentemente, diminuindo a densidade de corrente no

dispositivo. À medida que V_{GS} é aumentada, maior será o acúmulo de cátions e menor será a condução nestas regiões de poros. Isso provoca uma diminuição significativa na corrente de saída e, portanto, o transistor atinge seu estado desligado [44]. Nos OECTs esse modo de operação é chamado de modo de depleção e normalmente é observado em OECTs baseados em polímeros condutores, como por exemplo, o PEDOT:PSS [15]. É importante ressaltar neste momento que o modo de operação observado para esta arquitetura do transistor sob a configuração elétrica da Fig. 4.26, apresenta transcondutância gerada devido ao efeito de campo, ou seja, devido à indução de portadores de carga no semicondutor sem haver difusão de íons para dentro do canal. Baseado neste modo de operação, este dispositivo é denominado como *Electrolyte-gated* VOFET (do inglês, *Electrolyte-gated Vertical Organic Field Effect Transistor*)



Figura 4.26: Curvas de transferência obtidas do transistor em arquitetura vertical de ITO/PBT/AgNW/gel iônico/Au com VDS constante de 1 V e VGS variando de 0 V a 2 V. Em a) mostra a corrente de saída IDS através do canal e em b) mostra a corrente de fuga IGS através da porta. Figura do autor.

A Fig. 4.27 apresenta as curvas características de saída ($V_{DS} \times I_{DS}$). Os símbolos preenchidos representam a corrente de saída I_{DS} no dreno e os símbolos vazados representam a corrente de fuga I_{GS} na porta. Como foi observado nas curvas de transferência (Fig. 4.26), a corrente I_{DS} diminui à medida que a tensão na porta é aumentada, o que mostra o funcionamento do transistor em modo similar ao modo de depleção.



Figura 4.27: Curvas características de saída obtida do transistor em arquitetura vertical de ITO/PBT/AgNW/gel iônico/Au com V_{DS} com polarização direta até 1 V e V_{GS} variando de 0 V a 1 V com passos de 0,2 V. Figura do autor.

A Fig. 4.28 apresenta as curvas I-V da célula diodo do transistor vertical realizada antes da fabricação completa do transistor (Fig. 4.28 a) e após a caracterização elétrica do transistor com $V_{GS} < 0$ (Fig. 4.28 b). Observa-se que após a caracterização do transistor, o eletrodo intermediário de AgNW sofreu alterações significativas em suas propriedades elétricas. A intensidade da corrente caiu de aproximadamente 7 µA para 0,2 µA em comparação com a curva realizada antes da caracterização (Fig. 4.28 a). Esse comportamento indica que houve um aumento significativo na resistência de filme (R_{sq}) do eletrodo intermediário de AgNW. Supõese que esse aumento na R_{sq} pode estar relacionado com a degradação dos nanofios de prata [155].



Figura 4.28: Medidas de corrente *vs.* tensão da célula diodo ITO/PBT/AgNW. Em a) mostra a curva antes da caracterização do transistor e em b) após a caracterização do transistor com polarização negativa na porta. Figura do autor.

A Fig. 4.29 mostra as curvas de transferência ($I_{DS} \times V_{GS}$) cíclica dos dispositivos operando sob $V_{GS} < 0$. A Fig. 4.29 a mostra a corrente de saída I_{DS} e a Fig. 4.29 b mostra a corrente de fuga I_{GS}. Observa-se uma pequena modulação à medida que V_{GS} é variado, junto a um aumento na intensidade da corrente de saída que ocorre a cada ciclo de medida. Esse aumento na corrente é possivelmente atribuído à difusão de ânions para dentro do canal. Quando ânions difundem para dentro do canal, promovem mudanças na condutividade do semicondutor alterando a corrente a cada ciclo. Portanto, a cada ciclo está havendo difusão de mais ânions e este dispositivo não entra num regime de estabilidade sob esta configuração elétrica com $V_{GS} < 0$. Atribuímos a este dispositivo o nome de VOECT (do inglês, Vertical Organic Electrochemical Transistor). Optou-se por não avançar nas discussões deste dispositivo sob esta configuração elétrica por não ver viabilidade de aplicação de um dispositivo que não consiga gerar um sinal estável. Esse comportamento é melhor observado nas curvas características de saída (I_{DS} x V_{DS}) mostrada na Fig. 4.30. Observa-se que a intensidade da corrente I_{DS} cai abruptamente próxima a zero no decorrer da medida. Além disso, observa-se que para $V_{GS} = 0$ V esse comportamento não ocorre, o que indica que a suposta degradação do eletrodo intermediário de AgNW inicia-se após a aplicação de $V_{
m GS}$ < 0 na porta. Um estudo mais aprofundado é necessário para melhor compreensão desse comportamento. Portanto, devido às propriedades elétricas da interface do dielétrico eletrolítico com o eletrodo

intermediário, sob a polarização de V_{GS} < 0 há difusão de ânions para o canal e este dispositivo não consegue obter um sinal estável e reprodutível.



Figura 4.29: Curvas de transferência obtidas do transistor em arquitetura vertical de ITO/PBT/AgNW/gel iônico/Au com VDS constante de 1 V e VGS variando de -1,4 V a 0 V. Em a) mostra a corrente de saída IDS através do canal e em b) mostra a corrente de fuga IGS através da porta. Figura do autor.



Figura 4.30: Curvas características de saída do transistor em arquitetura vertical de ITO/PBT/AgNW/gel iônico/Au, com polarização negativa na porta. Em a) as curvas da correntes de saída I_{DS} (símbolos preenchido) e as curvas da corrente de fuga I_{GS} (símbolos vazios) para diferentes valores de V_{GS} e b) mostra uma ampliação da escala do gráfico na região próxima de $I_{DS} = 0$ para visualizar a queda abrupta da corrente I_{DS} . Figura do autor.

Por fim, após a caracterização elétrica do transistor eletrolítico vertical para ambas as polaridades de V_{GS} , percebe-se que a arquitetura ITO/PBT/AgNW/gel iônico/Au apresenta bons resultados somente quando tensão positiva é aplicada na porta. Sob esta configuração elétrica, o transistor é modulado devido à indução de portadores de carga através dos poros do eletrodo intermediário. Este demonstra seu estado ligado quando $V_{GS} = 0$ e seu estado desligado para $V_{GS} \sim 1,25$ V (ver Fig. 4.26). Para $V_{GS} < 0$, o dispositivo não consegue atingir um sinal estável e reprodutível (ver Fig. 4.29).

4.3 Conclusões

Nesta pesquisa, investigou-se dois tipos de eletrodos intermediários permeáveis aplicados em transistores orgânicos eletrolíticos em arquitetura vertical.

Demonstrou-se através de imagens de MEV e curvas *I-V* que as características morfológicas e elétricas dos eletrodos de Sn depositados por evaporação térmica dependem fortemente da morfologia do substrato no qual foi depositado. Foi demonstrado que devido às características superficiais do filme de PBT não foi possível obter eletrodos de Sn menores que 100 nm de espessura que possuíssem baixa resistência de filme e boa permeabilidade ao campo elétrico gerado pelo eletrodo porta, características necessárias para sua aplicação em transistores verticais, como sugerido por Luan *et al.* [41, 141]. Para os dados analisados, somente para as camadas com espessura maior que 200 nm os grânulos do filme de Sn percolam, formando *clusters* e, fazendo com que a resistência de filme diminua. Portanto, os transistores em arquitetura vertical contendo eletrodos de Sn não funcionaram adequadamente sob as condições analisadas.

Para o caso dos eletrodos intermediários permeáveis de AgNW, foi demostrado através de imagens de microscopia óptica e curvas *I-V* que os eletrodos intermediários de AgNW possuem características morfológicas e elétricas favoráveis para o uso nos transistores em arquitetura vertical. As caracterizações elétricas dos transistores na arquitetura vertical ITO/PBT/AgNW/gel iônico/Au mostraram que

para $V_{GS} > 0$, o transistor opera pelo efeito de campo, ou seja, a modulação da corrente de saída I_{DS} é resultante da indução de portadores de carga no canal devido ao campo elétrico gerado pela porta. Devido a este modo de operação este dispositivo foi nomeado como *Electrolyte-gated* VOFET. Já para a polarização onde $V_{GS} < 0$, a análise do perfil da curva de transferência demonstra indícios de que ânions difundam para dentro do canal alterando sua condutância e fazendo com que a corrente de saída aumente a cada ciclo de medida. Nesta configuração com $V_{GS} < 0$ este dispositivo não estabiliza e não é possível conseguir reprodutibilidade de resultados. Devido a este modo de operação, por haver difusão de íons para o canal, este mesmo dispositivo pode ser nomeado como VOECT quando $V_{GS} < 0$.

Por fim, os AgNW demonstraram-se apropriados para a aplicação como eletrodo intermediário permeável, e esta arquitetura demonstrou resultados adequados apenas sob o modo de operação como *Electrolyte-gated* VOFET. Apesar de a mesma arquitetura funcionar também como um VOECT, esta não apresentou resultados satisfatórios.

Capítulo 5

5 Considerações finais

Nesta pesquisa, desenvolveu-se transistores orgânicos eletrolíticos em arquitetura planar e vertical. No caso do transistor em arquitetura planar Au/P3HT/PMMA/gel iônico/Au, demonstrou-se que uma simples camada de PMMA depositada diretamente sobre o filme de gel iônico, formando a interface PMMA/gel iônico, melhorou significativamente o desempenho dos dispositivos. Além disso, demonstrou-se que para baixas tensões de V_{GS} com polaridade negativa (\leq -0,6 V) a camada de PMMA formou uma barreira impedindo a difusão de íons no canal. Nessa faixa de tensão, os transistores operaram pelo efeito de campo, ou seja, a modulação da corrente I_{DS} ocorreu pela indução de portadores de carga no canal devido ao campo elétrico gerado pela porta. Devido a esse modo de operação nessa faixa de tensão (\leq -0,6 V), o transistor foi nomeado como EGOFET. Para tensões V_{GS} com polaridade negativa de módulo acima de 0,6 V, observou-se que ocorreu dopagem iônica, ou seja, os ânions difundiram para dentro do canal, modificando a condutância do P3HT. Nesse caso, os transistores operaram com características de um OECT. Também se demonstrou que a razão I_{on}/I_{off} aumentou três ordens de magnitude, atingindo aproximadamente 10⁴ contra 10¹ em comparação aos transistores sem a camada de PMMA.

Com relação aos transistores orgânicos eletrolíticos em arquitetura vertical, demonstrou-se que o funcionamento adequado do transistor depende também das características morfológicas e elétricas do eletrodo intermediário permeável. Além disso, demonstrou-se através de imagens de MEV e curvas *I-V* que as características morfológicas e elétricas de eletrodos intermediários de estanho, obtidos por evaporação térmica, dependem fortemente da morfologia do substrato no qual é depositado. Observou-se que, devido às características superficiais do filme de PBT, não foi possível obter eletrodos intermediários de estanho menores que 100 nm de espessura que possuíssem baixa resistência de filme e boa permeabilidade ao campo elétrico gerado pelo eletrodo porta. Portanto, os transistores em arquitetura vertical contendo eletrodos intermediários de Sn não funcionaram adequadamente sob as condições analisadas.

Os eletrodos intermediários de nanofios de prata (AgNW) obtidos pela técnica de revestimento por pulverização apresentaram características morfológicas e elétricas favoráveis para o uso nos transistores verticais. Observou-se que os transistores formados na arquitetura ITO/PBT/AgNW/gel iônico/Au podem operar pelo efeito de campo ou por dopagem iônica do canal, dependendo da polarização de $V_{\rm GS}$ aplicada à porta. Demonstrou-se que para $V_{\rm GS} > 0$ há uma transcondutância causada pela indução de portadores de carga no canal devido ao campo elétrico gerado na porta. Além disso, observou-se que para $V_{GS} = 0$, o transistor encontra-se em seu estado ligado e para V_{GS} ~1,25 V, o transistor encontra-se em seu estado desligado. Devido a esse modo de operação (para $V_{GS} > 0$) o transistor foi nomeado de *Electrolyte-Gated* VOFET. Para $V_{GS} < 0$, demonstrou-se que íons (ânions) difundem para dentro do canal modificando as propriedades eletrônicas do PBT, fazendo com que a corrente de saída I_{DS} aumente a cada ciclo de medida. Devido a esta instabilidade no I_{DS} não foi possível obter reprodutibilidade dos resultados. Neste caso, para $V_{GS} < 0$, o mesmo dispositivo foi nomeado como VOECT, devido ao seu modo de operação por dopagem iônica. Portanto, conclui-se que os AgNW são apropriados para aplicação em transistores verticais como eletrodos intermediários permeáveis.

Trabalhos Futuros

Nesta seção, apresenta-se algumas sugestões para trabalhos futuros objetivando-se na otimização do desempenho dos transistores orgânicos eletrolíticos construídos na arquitetura planar e vertical.

Com relação aos transistores em arquitetura planar, sugere-se:

- Investigar outro polímero como matriz isolante com característica de gel ou uma mistura de PVA com PMMA, visando obter um filme de gel iônico melhor isolante para minimizar o efeito da corrente de fuga;
- Preparar e caracterizar dispositivos com diferentes espessuras de P3HT. Tendo em vista que a espessura do semicondutor pode influenciar no desempenho dos dispositivos;
- Investigar a influência do método de deposição do P3HT em suas propriedades eletrônicas. De acordo com a literatura, o método de deposição do P3HT influencia na mobilidade dos portadores de carga;

Para os transistores em arquitetura vertical, sugere-se:

Preparar e caracterizar transistores utilizando outros semicondutores orgânicos, principalmente de baixa rugosidade superficial ou investigar materiais que possam ser depositados sobre o PBT que mudem a morfologia do filme de Sn depositado por cima, investigar seus efeitos sobre as características elétricas com o intuito de obter eletrodos intermediários de Sn com características morfológicas favoráveis para o uso nos transistores;

- Investigar o uso de uma camada de PMMA ou PVA entre a interface do eletrólito e o eletrodo intermediário de AgNW, de modo que possa inibir o processo de oxidação dos AgNW;
- Preparar e caracterizar dispositivos com diferentes espessuras de PBT, visando investigar a influência da espessura no desempenho dos transistores.

Apêndice A

A Fig. Ap1A mostra as curvas de transferências obtidas dos dispositivos planares Au/P3HT/gel iônico/Au. Observa-se que razão I_{on}/I_{off} atinge uma ordem máxima de aproximadamente 10¹.



Figura Ap1A: Medidas de transferência cíclica obtidas dos transistores planares de Au/P3HT/gel iônico/Au, a) Dispositivo-A1, b) Dispositivo-A2 e c) Dispositivo-A3. Figura do autor.

A Fig. Ap2A mostra as curvas de transferências obtidas dos dispositivos planares Au/P3HT/PMMA/gel iônico/Au, contendo uma camada de PMMA entre a interface do P3HT e gel iônico. Observa-se que razão I_{on}/I_{off} aumentou aproximadamente três ordens de magnitude, atingindo na ordem de 10⁴.



Figura Ap2A: Medidas de transferência cíclica obtidas dos transistores planares de Au/P3HT/PMMA/gel iônico/Au, a) dispositivo-C1, b) dispositivo-C2 e c) dispositivo-C3. Figura do autor.

A Fig. Ap3A mostra as curvas de transferências com 5 ciclos obtidas do dispositivo-C contendo uma camada de PMMA entre a interface do P3HT e gel iônico. Observa-se que as curvas mantêm-se estáveis ao longo dos ciclos, mostrando-se reprodutível.



Figura Ap3A: Medida de transferência com 5 ciclos obtida dos transistores planares de Au/P3HT/PMMA/gel iônico/Au. Figura do autor.

A Fig. Ap4A mostra a curva $\sqrt{I_{DS}}$ versus V_{GS} obtida no regime de saturação para a extração da mobilidade de portadores de carga e a tensão limiar V_T do dispositivo-A operando em baixa e alta tensão V_{GS} .



Figura Ap4A: Curva da $\sqrt{I_{DS}}$ versus V_{GS} do dispositivo-A para estimativa da mobilidade e a tensão limiar (V_T). Em a) mostra a curva do dispositivo operando em baixo V_{GS} e em b) mostra a curva do dispositivo operando em alto V_{GS} , ambas obtidas no regime de saturação. Figura do autor.

A Fig. Ap5A mostra a curva $\sqrt{I_{DS}}$ versus V_{GS} obtida no regime de saturação do dispositivo-C.



Figura Ap5A: Curva da $\sqrt{I_{DS}}$ versus V_{GS} do dispositivo-C para estimativa da mobilidade e a tensão limiar (V_T). Em a) mostra a curva do dispositivo operando em baixo V_{GS} e em b) mostra a curva do dispositivo operando em alto V_{GS} , ambas obtidas no regime de saturação. Figura do autor.

A mobilidade dos portadores de carga foram estimadas pela Eq. 2.8 considerando L= 30 μ m, w = 1 mm e C_i = 10 μ F/cm².

Apêndice B

Na Fig. Ap1B, apresenta-se as imagens de MEV dos eletrodos de Sn crescidos por evaporação térmica a vácuo a uma taxa de evaporação de 4 Å/s. É importante destacar que para essas amostras utilizou-se o obturador após o filme atingir 50 nm de espessura, estimados pela microbalança de cristal de quartzo. A Fig. Ap1Ba, mostra o filme de Sn crescido sobre o substrato de vidro e na b, mostra o filme de Sn crescido sobre o PBT. Observa-se que em ambos os casos não há percolação dos grãos e, portanto, não há condução elétrica no plano (condição mínima necessária para o uso como eletrodo).

Filme de Sn sobre o vidro

Figura Ap1B: Imagens de MEV de filmes de Sn crescidos por evaporação térmica a uma taxa de 4 A/s com espessura de 50 nm. Na figura a) mostra o filme crescido sobre o substrato de vidro e em b) sobre o PBT. Figura do autor.

Na Fig. Ap2B, apresenta-se imagens de MEV de filmes de Sn crescidos sobre substratos de vidro a uma taxa de evaporação de 2 Å/s (Fig. Ap2Ba) e 4 Å/s (Fig. Ap2Bb). Em ambas as amostras, as espessuras dos filmes foram controladas por um obturador e estimadas por uma microbalança de cristal de quartzo. Observa-se que as morfologias dos filmes apresentam características diferentes. Isso demonstra que a taxa de evaporação influencia na morfologia superficial dos filmes de Sn.



Figura Ap2B: Imagens de MEV dos filmes de Sn com ~125 nm de espessuras crescidos por evaporação térmica. Em a) mostra o MEV do filme crescido a uma taxa de evaporação de 2 Å/s e em b) a uma taxa de 4 Å/s. Figura do autor.

Apêndice C

Contribuições científicas:

2017

- Cholant C. M., Westphal T. M., Balboni R. D. C., <u>Moura E. A.</u>, Gündel A., Flores W. H., Pawlicka A., Avellaneda C. O. Thin films of V₂O₅/MoO₃ and their applications in electrochromism. *J. Solid State Electrochem.*; v. 21, p. 1509– 1515, (2017). DOI: 10.1007/s10008-016-3491-1.
- Azevedo C. F., Balboni R. D. C., Cholant C. M., <u>Moura E. A.</u>, Lemos R. M. J., Pawlicka A., Gündel A., Flores W. H., Avellaneda C. O. New thin films of NiO doped with V₂O₅ for electrochromic applications. *J. Phys. Chem. Solids*, (2017). DOI: 10.1016/j.jpcs.2017.05.021.
- Westphal T. M., Cholant C. M., Azevedo C. F., <u>Moura E. A</u>., Silva D. L., Lemos R. M. J., Pawlicka A., Gündel A., Flores W. H., Avellaneda C. O. Influence of the Nb₂O₅ doping on the electrochemical properties of V₂O₅ thin films. *J. Electroanal. Chem.*, (2017). DOI: 10.1016/j.jelechem.2017.02.014.
- Cholant C. M., Azevedo C. F., Caldeira I. M., Balboni R. D. C., <u>Moura E. A.</u>, Westphal T. M., Pawlicka A., Berton M. A. C., Gomez J. A., Avellaneda C. O. Li⁺ ions diffusion coefficient in V₂O₅:MoO₃ Sol-Gel films. *Mol. Cryst. Liq. Cryst.*; v. 655, p. 61–70, (2017). DOI: 10.1080/15421406.2017.1360712.

2018

- Balboni R. D. C., Lemos R. M. J., <u>Moura E. A.</u>, Cholant C. M., Azevedo C. F., Caldeira I. M., Gündel A., Flores W. H., Pawlicka A., Avellaneda C. O. Electrochemical, UV – Vis, and microscopical characteristics of sol – gel CeO₂:V₂O₅ thin film. *J. Mater. Sci. Mater. Electron.*, (2018). DOI: 10.1007/s10854-018-9786-5.
- Moura E. A., Cholant C. M., Balboni R. D. C., Westphal T. M., Lemos R. M. J., Azevedo C. F., Gündel A., Flores W. H., Gomez J. A., Ely F., Pawlicka A., Avellaneda C. O. Electrochemical properties of thin films of V₂O₅ doped with TiO₂. *J. Phys. Chem. Solids*; v. 119, p. 1–8, (2018). DOI: 10.1016/j.jpcs.2018.03.023.

2019

 Loi M. R., <u>Moura E. A.</u>, Westphal T. M., Flores W. H., Pereira M. B., Leite M., Ferreira J., Pawlicka A., Avellaneda C. O. Impact of Zr precursor on the electrochemical properties of V₂O₅ sol-gel films. *J. Electroanal. Chem.*; (2019). DOI: 10.1016/j.jelechem.2019.03.012.

2021

Artigos submetidos:

- Moura E. A., Luginieski M., Serbena J. P. M., Seidel K. On-Off ratio improvement in Organic Electrochemical Transistors from addition of a PMMA layer at the electrolyte dielectric/semiconductor interface. *Journal of Applied Physics*. (2021).
- Balboni R. D. C. M. R., Cholant C. M., Uszacki K. L., <u>Moura E. A.</u>, Kurz G. M., Flores W. H., Gündel A., Gatto D. A., Pawlicka A., Avellaneda C. O., Andreazza R. Influence of Weathering and Temperature on the Electrochemical and Microscopical Characteristics of CeO₂ and CeO₂:V₂O₅ Sol-Gel Thin Films. *Applied Surface Science.*; (2021).

Referências

- Bernanose A., Comte M., e Vouaux P. Sur un nouveau mode d'émission lumineuse chez certains composés organiques. *J. Chim. Phys.*; v. 50, p. 64–68, (1953).
- Bernanose A. Electroluminescence of organic compounds. *Br. J. Appl. Phys.*;
 v. 6, p. S54–S55, (1955).
- [3] Pope M., Kallmann H. P., e Magnante P. Electroluminescence in Organic Crystals. J. Chem. Phys.; v. 38, p. 2042–2043, (1963).
- [4] Helfrich W., e Schneider W. G. Recombination Radiation in Anthracene Crystals. *Phys. Rev. Lett.*; v. 14, p. 229–231, (1965).
- [5] Helfrich W., e Schneider W. G. Transients of Volume-Controlled Current and of Recombination Radiation in Anthracene. *J. Chem. Phys.*; v. 44, p. 2902–2909, (1966).
- [6] White H. S., Kittlesen G. P., e Wrighton M. S. Chemical Derivatization of an Array of Three Gold Microelectrodes with Polypyrrole: Fabrication of a Molecule-Based Transistor. J. Am. Chem. Soc.; v. 106, p. 5375–5377, (1984).
- Kudo K., Yamashina M., e Moriizumi T. Field Effect Measurement of Organic Dye Films. *J. Appl. Phys*; v. 23, p. 130–130, (1984).
- [8] Tang C. W. Two-layer organic photovoltaic cell. *Appl. Phys. Lett.*; v. 48, p. 183–185, (1986).
- [9] Tang C. W., e Vanslyke S. A. Organic electroluminescent diodes. *Appl. Phys. Lett.*; v. 51, p. 913–915, (1987).
- [10] Tsumura A., Koezuka H., e Ando T. Macromolecular electronic device: Fieldeffect transistor with a polythiophene thin film. *Appl. Phys. Lett.*; v. 49, p. 1210–1212, (1986).
- [11] Chen H., Zhang W., Li M., et al. Interface Engineering in Organic Field-Effect Transistors: Principles, Applications, and Perspectives. *Chem. Rev.*; v. 120, p. 2879–2949, (2020).
- [12] Li F. M., Nathan A., Wu Y., et al. Organic Thin Film Transistor Integration: A Hybrid Approach. 1^a ed. Weinheim: Wiley-VCH, (2011).
- [13] Kymissis., e Ioannis. Organic Field Effect Transistors Theory, Fabrication and Characterization. New York, NY: Springer New York, (2009).

- [14] Klinger M. P., Fischer A., Kaschura F., et al. Advanced Organic Permeable-Base Transistor with Superior Performance. *Adv. Mater.*; v. 27, p. 7734–7739, (2015).
- [15] Rivnay J., Inal S., Salleo A., et al. Organic electrochemical transistors. *Nat. Rev. Mater.*; v. 3, (2018).
- [16] Kim S. H., Hong K., Xie W., et al. Electrolyte-gated transistors for organic and printed electronics. *Adv. Mater.*; v. 25, p. 1822–1846, (2013).
- [17] Liu J., Qin Z., Gao H., et al. Vertical Organic Field-Effect Transistors. *Adv. Funct. Mater.*; v. 29, p. 1–22, (2019).
- [18] Wang S., Oh J. Y., Xu J., et al. Skin-Inspired Electronics: An Emerging Paradigm. Acc. Chem. Res.; v. 51, p. 1033–1045, (2018).
- [19] Someya T. Building bionic skin. *IEEE Spectr.*; v. 50, p. 50–56, (2013).
- [20] Dollinger F., Iseke H., Guo E., et al. Electrically Stable Organic Permeable Base Transistors for Display Applications. *Adv. Electron. Mater.*; v. 1900576, p. 1900576, (2019).
- [21] Lee M. Y., Lee H. R., Park C. H., et al. Organic Transistor-Based Chemical Sensors for Wearable Bioelectronics. *Acc. Chem. Res.*; v. 51, p. 2829–2838, (2018).
- [22] Yuvaraja S., Nawaz A., Liu Q., et al. Organic field-effect transistor-based flexible sensors. *Chem. Soc. Rev.*; v. 49, p. 3423–3460, (2020).
- [23] Wang D., Noël V., e Piro B. Electrolytic gated organic field-effect transistors for application in biosensors—A review. *Electronics*; v. 5, (2016).
- [24] Bai L., Elósegui C. G., Li W., et al. Biological applications of organic electrochemical transistors: Electrochemical biosensors and electrophysiology recording. *Front. Chem.*; v. 7, p. 1–16, (2019).
- [25] Kim S. J., e Lee J. S. Flexible organic transistor memory devices. *Nano Lett.*; v. 10, p. 2884–2890, (2010).
- [26] Sekitani T., Yokota T., Zschieschang U., et al. Organic nonvolatile memory transistors for flexible sensor arrays. *Science (80-.).*; v. 326, p. 1516–1519, (2009).
- [27] Friedlein J. T., McLeod R. R., e Rivnay J. Device physics of organic electrochemical transistors. *Org. Electron.*; v. 63, p. 398–414, (2018).
- [28] Rivnay J., Owens R. M., e Malliaras G. G. The rise of organic bioelectronics. *Chem. Mater.*; v. 26, p. 679–685, (2014).

- [29] Gkoupidenis P., Koutsouras D. A., e Malliaras G. G. Neuromorphic device architectures with global connectivity through electrolyte gating. *Nat. Commun.*; v. 8, p. 1–8, (2017).
- [30] Yao C., Xie C., Lin P., et al. Organic electrochemical transistor array for recording transpithelial ion transport of human airway epithelial cells. *Adv. Mater.*; v. 25, p. 6575–6580, (2013).
- [31] Fang Y., Li X., e Fang Y. Organic bioelectronics for neural interfaces. J. Mater. Chem. C; v. 3, p. 6424–6430, (2015).
- [32] Strakosas X., Bongo M., e Owens R. M. The organic electrochemical transistor for biological applications. J. Appl. Polym. Sci.; v. 132, p. 1–14, (2015).
- [33] Van De Burgt Y., Melianas A., Keene S. T., et al. Organic electronics for neuromorphic computing. *Nat. Electron.*; v. 1, p. 386–397, (2018).
- [34] Gualandi I., Tessarolo M., Mariani F., et al. Organic Electrochemical Transistors as Versatile Analytical Potentiometric Sensors. *Front. Bioeng. Biotechnol.*; v. 7, (2019).
- [35] Yang A., Li Y., Yang C., et al. Fabric Organic Electrochemical Transistors for Biosensors. *Adv. Mater.*; v. 30, p. 1–8, (2018).
- [36] Liu N., Chen R., e Wan Q. Recent advances in electric-double-layer transistors for bio-chemical sensing applications. *Sensors (Switzerland)*; v. 19, (2019).
- [37] Ramuz M., Hama A., Rivnay J., et al. Monitoring of cell layer coverage and differentiation with the organic electrochemical transistor. *J. Mater. Chem. B*; v. 3, p. 5971–5977, (2015).
- [38] Peng J., He T., Sun Y., et al. An organic electrochemical transistor for determination of microRNA21 using gold nanoparticles and a capture DNA probe. *Microchim. Acta*; v. 185, p. 1–8, (2018).
- [39] Rivnay J., Leleux P., Ferro M., et al. High-performance transistors for bioelectronics through tuning of channel thickness. *Sci. Adv.*; v. 1, p. 1–5, (2015).
- [40] Tang H., Lin P., Chan H. L. W., et al. Highly sensitive dopamine biosensors based on organic electrochemical transistors. *Biosens. Bioelectron.*; v. 26, p. 4559–4563, (2011).
- [41] Luan X., Liu J., e Li H. Electrolyte-Gated Vertical Organic Transistor and Circuit. J. Phys. Chem. C; v. 122, p. 14615–14620, (2018).

- [42] Kleemann H., Krechan K., Fischer A., et al. A Review of Vertical Organic Transistors. *Adv. Funct. Mater.*; v. 30, p. 1907 113, (2020).
- [43] Lenz J., del Giudice F., Geisenhof F. R., et al. Vertical, electrolyte-gated organic transistors show continuous operation in the MA cm-2 regime and artificial synaptic behaviour. *Nat. Nanotechnol.*; v. 14, p. 579–585, (2019).
- [44] Seidel K. F. Fabrication and electrical characterization of Vertical Electrolyte Transistor. *Curr. Appl. Phys.*, (2020).
- [45] Pochettino A. Sul comportamento foto- elettrico dell' Antracene. Acad. Lincei Rend.; v. 15, p. 355–363, (1906).
- [46] Koenigsberger J., e Schilling K. Über Elektrizitätsleitung in festen Elementen und Verbindungen. I. Minima des Widerstandes, Prüfung auf Elektronenleitung, Anwendung der Dissoziationsformeln. *Ann. Phys.*; v. 337, p. 179–230, (1910).
- [47] Pauli W. E. Lichtelektrische Untersuchungen an fluoreszierenden Substanzen.*Ann. Phys.*; v. 345, p. 677–700, (1913).
- [48] Chiang C. K., Fincher C. R., Park Y. W., et al. Electrical Conductivity in Doped Polyacetylene. *Phys. Rev. Lett.*; v. 39, p. 1098–1101, (1977).
- [49] So F. Organic Electronics: Materials, Processing, Devices and Applications. CRC Press, (2009).
- [50] Köhler A., e Bässler H. Electronic Processes in Organic Semiconductors: An Introduction. 1^a ed. Weinheim: Wiley-VCH, (2015).
- [51] Brütting W. **Physics of Organic Semiconductors: Second Edition**. Weinheim: Wiley-VCH, (2005).
- [52] Fleming I. Molecular Orbitals and Organic Chemical Reactions. 1^a ed. Wiley, (2010).
- [53] Atkins P., e Friedman R. Molecular quantum mechanics. 4^a ed. New York, NY: Oxford University Press, (2005).
- [54] Hadziioannou G., e Hutten P. F. Semiconducting Polymers Chemistry, Physics and Engineering. 1^a ed. Weinheim: Wiley-VCH, (1999).
- [55] Lu N., Li L., Gao N., et al. A unified description of thermal transport performance in disordered organic semiconductors. *Org. Electron.*; v. 41, p. 294–300, (2017).

- [56] Miller A., e Abrahams E. Impurity conduction at low concentrations. *Phys. Rev.*; v. 120, p. 745–755, (1960).
- [57] Marcus R. A. Electron transfer reactions in chemistry. Theory and experiment. *Rev. Mod. Phys.*; v. 65, p. 599–610, (1993).
- [58] Coropceanu V., Cornil J., da Silva Filho D. A., et al. Charge Transport in Organic Semiconductors. *Chem. Rev.*; v. 107, p. 926–952, (2007).
- [59] Groves C. Simulating charge transport in organic semiconductors and devices: A review. *Reports Prog. Phys.*; v. 80, (2017).
- [60] Stallinga P. Electrical Characterization of Organic Electronic Materials and Devices. 1^a ed. United Kingdom: John Wiley & Sons, (2009).
- [61] Bässler H. Charge Transport in Disordered Organic Photoconductors a Monte Carlo Simulation Study. *Phys. Status Solidi*; v. 175, p. 15–56, (1993).
- [62] Deibel C., e Dyakonov V. Polymer-fullerene bulk heterojunction solar cells.*Reports Prog. Phys.*; v. 73, (2010).
- [63] Laquai F., Wegner G., e Bässler H. What determines the mobility of charge carriers in conjugated polymers? *Philos. Trans. R. Soc. A Math. Phys. Eng. Sci.*; v. 365, p. 1473–1487, (2007).
- [64] Arkhipov V. I., Fishchuk I. I., Kadashchuk A., et al. Charge Transport in Disordered Organic Semiconductors. In: *Photophysics of Molecular Materials*. Weinheim, FRG: Wiley-VCH Verlag GmbH & Co. KGaA, p. 261–366, (2006).
- [65] Ansari M. A., Mohiuddin S., Kandemirli F., et al. Synthesis and characterization of poly(3-hexylthiophene): Improvement of regioregularity and energy band gap. *RSC Adv.*; v. 8, p. 8319–8328, (2018).
- [66] Perepichka I. F., e Perepichka D. F. Handbook of Thiophene-Based Materials: Applications in Organic Electronics and Photonics. 1^a ed. John Wiley & Sons Ltd, (2009).
- [67] Klauk H. Organic Electronics II: More Materials and Applications. 1^a ed. Weinheim: Wiley-VCH, (2012).
- [68] Nawaz A., Meruvia M. S., Tarange D. L., et al. High mobility organic fi eldeffect transistors based on defect-free regioregular poly (3-hexylthiophene-2, 5-diyl). *Org. Electron.*; v. 38, p. 89–96, (2016).
- [69] Sirringhaus H., Brown P. J., Friend R. H., et al. Two-dimensional charge transport in self-organized, high-mobility conjugated polymers. *Nature*; v. 401, p. 685–688, (1999).

- [70] Jiang Y., Shuai Z., e Liu M. The isotope effect on charge transport for bithiophene and di(n-hexyl)-bithiophene: impacts of deuteration position, deuteration number and side chain substitution position. *Theor. Chem. Acc.*; v. 137, (2018).
- [71] Rasch B., e Vielstich W. Polythiophenes via thiophene, bithiophene and terthiophene in propylene carbonate: an electrochemical and in-situ FTIR study. *J. Electroanal. Chem.*; v. 370, p. 109–117, (1994).
- [72] Christensen P. A., Hamnett A., Hillman A. R., et al. An in situ Fouriertransform infrared study of the electroreduction of polybithiophene. *J. Chem. Soc. Faraday Trans.*; v. 89, p. 921–926, (1993).
- [73] Dang X. D., Intelmann C. M., Rammelt U., et al. Electrochemical copolymerization of pyrrole and 2,2-bithiophene and semiconducting characterization of the resulting copolymer films by electrochemical impedance spectroscopy and photoelectrochemistry. *J. Solid State Electrochem.*; v. 8, p. 727–734, (2004).
- [74] Chen K., Cao M., Qiao Z., et al. Polymerization of Solid-State 2,2'-Bithiophene Thin Film or Doped in Cellulose Paper Using DBD Plasma and Its Applications in Paper-Based Electronics. *ACS Appl. Polym. Mater.*; v. 2, p. 1518–1527, (2020).
- [75] Leguenza E. L., Patyk R. L., Mello R. M. Q., et al. High open-circuit voltage single-layer polybithiophene-based photovoltaic devices. *J. Solid State Electrochem.*; v. 11, p. 577–580, (2007).
- [76] Tavares A. C. B., Hümmelgen I. A., e Meruvia M. S. All-organic bipolar vertical transistor with sulfonated polyaniline base energy barriers favoring recombination emitter-collector current. *Org. Electron. physics, Mater. Appl.*; v. 54, p. 114–118, (2018).
- [77] Ng C. H., Winther-Jensen O., Ohlin C. A., et al. Exploration and optimisation of poly(2,2'-bithiophene) as a stable photo-electrocatalyst for hydrogen production. *J. Mater. Chem. A*; v. 3, p. 11358–11366, (2015).
- [78] Levy D., e Zayat M. The Sol-Gel Handbook. Wiley-VCH, (2015).
- [79] Marr P. C., e Marr A. C. Ionic liquid gel materials: applications in green and sustainable chemistry. *Green Chem.*; v. 18, p. 105–128, (2016).
- [80] Wang H., Wang Z., Yang J., et al. Ionic Gels and Their Applications in Stretchable Electronics. *Macromol. Rapid Commun.*; v. 39, p. 1–17, (2018).

- [81] Moon H. C., Lodge T. P., e Frisbie C. D. Solution processable, electrochromic ion gels for sub-1 V, flexible displays on plastic. *Chem. Mater.*; v. 27, p. 1420– 1425, (2015).
- [82] Moon H. C., Lodge T. P., e Frisbie C. D. Solution-processable electrochemiluminescent ion gels for flexible, low-voltage, emissive displays on plastic. *J. Am. Chem. Soc.*; v. 136, p. 3705–3712, (2014).
- [83] Sun J. Y., Keplinger C., Whitesides G. M., et al. Ionic skin. *Adv. Mater.*; v. 26, p. 7608–7614, (2014).
- [84] Hong K., Kwon Y. K., Ryu J., et al. Self-Supporting Ion Gels for Electrochemiluminescent Sticker-Type Optoelectronic Devices. *Sci. Rep.*; v. 6, p. 1–8, (2016).
- [85] Handy S. T. Applications of Ionic Liquids in Polymer Science and **Technology**. Rijeka: Intech, (2011).
- [86] Lee K. H., Kang M. S., Zhang S., et al. "Cut and Stick" Rubbery Ion Gels as High Capacitance Gate Dielectrics. *Adv. Mater.*; v. 24, p. 4457–4462, (2012).
- [87] Klauk H. Organic Electronics: Materials, Manufacturing and Applications. 1^a ed. Weinheim: Wiley-VCH, (2006).
- [88] Surya S. G., Raval H. N., Ahmad R., et al. Organic field effect transistors (OFETs) in environmental sensing and health monitoring: A review. *TrAC -Trends Anal. Chem.*; v. 111, p. 27–36, (2019).
- [89] Koutsiaki C., Kaimakamis T., Zachariadis A., et al. Electrical performance of flexible OTFTs based on slot-die printed dielectric films with different thicknesses. *Mater. Today Proc.*; v. 19, p. 58–64, (2019).
- [90] Gao W., Ota H., Kiriya D., et al. Flexible Electronics toward Wearable Sensing. Acc. Chem. Res.; v. 52, p. 523–533, (2019).
- [91] Choi S., Lee H., Ghaffari R., et al. Recent Advances in Flexible and Stretchable Bio-Electronic Devices Integrated with Nanomaterials. *Adv. Mater.*; v. 28, p. 4203–4218, (2016).
- [92] Wang Y., Gong Q., e Miao Q. Structured and Functionalized Organic Semiconductors for Chemical and Biological Sensors Based on Organic Field Effect Transistors [‡]. *R. Soc. Chem.*, (2020).
- [93] Bao Z., e Locklin J. **Organic Field-Effect Transistors**. New York, NY: CRC Press, (2007).

- [94] Wöll C. Physical and Chemical Aspects of Organic Electronics. Weinheim: Wiley-VCH, (2009).
- [95] Horowitz G. Interfaces in Organic Field-Effect Transistors. In: Organic Electronics. Berlin, Heidelberg: Springer, p. 113–153, (2009).
- [96] Lin A., Patil N., Ryu K., et al. Threshold voltage and on-off ratio tuning for multiple-tube carbon nanotube FETs. *IEEE Trans. Nanotechnol.*; v. 8, p. 4–9, (2009).
- [97] Nawaz A. Modification of Charge Transport Properties in Defect-Free Poly(3- Hexylthiophene-2,5-Diyl) Field-Effect Transistors. Universidade Federal do Paraná, (2017).
- [98] Colucci R., Barbosa H. F. D. P., Günther F., et al. Recent advances in modeling organic electrochemical transistors. *Flex. Print. Electron.*; v. 5, p. 013001, (2020).
- [99] Someya T., Bao Z., e Malliaras G. G. The rise of plastic bioelectronics. *Nature*; v. 540, p. 379–385, (2016).
- [100] Feron K., Lim R., Sherwood C., et al. Organic bioelectronics: Materials and biocompatibility. *Int. J. Mol. Sci.*; v. 19, (2018).
- [101] Khodagholy D., Rivnay J., Sessolo M., et al. High transconductance organic electrochemical transistors. *Nat. Commun.*; v. 4, p. 1–6, (2013).
- [102] Rivnay J., Leleux P., Ferro M., et al. High-performance transistors for bioelectronics through tuning of channel thickness. *Sci. Adv.*; v. 1, p. 1–6, (2015).
- [103] Klinger M. P., Fischer A., Kaschura F., et al. Organic Power Electronics: Transistor Operation in the kA/cm 2 Regime. *Sci. Rep.*; v. 7, p. 3–8, (2017).
- [104] Klauk H. Will We See Gigahertz Organic Transistors? Adv. Electron. Mater.; v. 4, p. 1–8, (2018).
- [105] Perinot A., Kshirsagar P., Malvindi M. A., et al. Direct-written polymer fieldeffect transistors operating at 20 MHz. *Sci. Rep.*; v. 6, p. 1–9, (2016).
- [106] Yang Y., e Heeger A. J. A new architecture for polymer transistors. Nature; v. 372, p. 344–346, (1994).
- [107] Seidel K. F. Fabrication and electrical characterization of Vertical Electrolyte Transistor. *Curr. Appl. Phys.*, (2020).

- [108] Liu J., Zhao F., Li H., et al. Electrolyte-gated light-emitting transistors: Working principle and applications. *Mater. Chem. Front.*; v. 2, p. 253–263, (2018).
- [109] Rother M., Kruse A., Brohmann M., et al. Vertical Electrolyte-Gated Transistors Based on Printed Single-Walled Carbon Nanotubes. *ACS Appl. Nano Mater.*; v. 1, p. 3616–3624, (2018).
- [110] Wang K., Zhang J., Wang C., et al. Fully Printed Separated Carbon Nanotube Thin Film Transistor Circuits and Its Application in Organic Light Emitting Diode Control. *Nano Lett.*; v. 11, p. 5301–5308, (2011).
- [111] Kasap S. O. Principles of Electronic Materials and Devices. 4^a ed. Canada: Mc Graw Hill Education, (2018).
- [112] Yamamoto J., e Furukawa Y. Raman characterization and electrical properties of poly(3-hexylthiophene) doped electrochemically in an ionic liquid-gated transistor geometry. *Org. Electron.*; v. 28, p. 82–87, (2016).
- [113] Shimoi Y., Abe S., e Harigaya K. Theory of Optical Absorption in Doped Conjugated Polymers. *Mol. Cryst. Liq. Cryst. Sci. Technol. Sect. A. Mol. Cryst. Liq. Cryst.*; v. 267, p. 329–334, (1995).
- [114] Enengl C., Enengl S., Pluczyk S., et al. Doping-Induced Absorption Bands in P3HT: Polarons and Bipolarons. *ChemPhysChem*; v. 17, p. 3836–3844, (2016).
- [115] Wada Y., Enokida I., Yamamoto J., et al. Raman imaging of carrier distribution in the channel of an ionic liquid-gated transistor fabricated with regioregular poly(3-hexylthiophene). *Spectrochim. Acta - Part A Mol. Biomol. Spectrosc.*; v. 197, p. 166–169, (2018).
- [116] Yamamoto J., e Furukawa Y. Electronic and Vibrational Spectra of Positive Polarons and Bipolarons in Regioregular Poly(3-hexylthiophene) Doped with Ferric Chloride. *J. Phys. Chem. B*; v. 119, p. 4788–4794, (2015).
- [117] Kergoat L., Battaglini N., Miozzo L., et al. Use of poly(3-hexylthiophene)/poly(methyl methacrylate) (P3HT/PMMA) blends to improve the performance of water-gated organic field-effect transistors. *Org. Electron.*; v. 12, p. 1253–1257, (2011).
- [118] Paasch G., Scheinert S., Herasimovich A., et al. Characteristics and mechanisms of hysteresis in polymer field-effect transistors. *Phys. Status Solidi Appl. Mater. Sci.*; v. 205, p. 534–548, (2008).
- [119] Egginger M., Bauer S., Schwödiauer R., et al. Current versus gate voltage hysteresis in organic field effect transistors. *Monatshefte fur Chemie*; v. 140, p. 735–750, (2009).

- [120] Lee J., Kaake L. G., Cho H. J., et al. Ion gel-gated polymer thin-film transistors: Operating mechanism and characterization of gate dielectric capacitance, switching speed, and stability. *J. Phys. Chem. C*; v. 113, p. 8972–8981, (2009).
- [121] Mohammadi E., Zhao C., Zhang F., et al. Ion Gel Dynamic Templates for Large Modulation of Morphology and Charge Transport Properties of Solution-Coated Conjugated Polymer Thin Films. *ACS Appl. Mater. Interfaces*, (2019).
- [122] Giovannitti A., Sbircea D. T., Inal S., et al. Controlling the mode of operation of organic transistors through side-chain engineering. *Proc. Natl. Acad. Sci. U. S. A.*; v. 113, p. 12017–12022, (2016).
- [123] Torsi L., Magliulo M., Manoli K., et al. Organic field-effect transistor sensors: A tutorial review. *Chem. Soc. Rev.*; v. 42, p. 8612–8628, (2013).
- [124] Jung E. M., Lee S. W., e Kim S. H. Printed ion-gel transistor using electrohydrodynamic (EHD) jet printing process. *Org. Electron.*; v. 52, p. 123– 129, (2018).
- [125] Lee J., Kaake L. G., Cho H. J., et al. Ion gel-gated polymer thin-film transistors: Operating mechanism and characterization of gate dielectric capacitance, switching speed, and stability. *J. Phys. Chem. C*; v. 113, p. 8972–8981, (2009).
- [126] Lee S. W., Shin M., Park J. Y., et al. Thin ion-gel dielectric layer to enhance the stability of polymer transistors. *Sci. Adv. Mater.*; v. 7, p. 874–880, (2015).
- [127] Cho J. H., Lee J., Xia Y., et al. Printable ion-gel gate dielectrics for low-voltage polymer thin-film transistors on plastic. *Nat. Mater.*; v. 7, p. 900–906, (2008).
- [128] Nawaz A., De Col C., e Hömmelgen I. A. Poly(Vinyl Alcohol) gate dielectric treated with anionic surfactant in C60 fullerene-based n-channel organic field effect transistors. *Mater. Res.*; v. 19, p. 1201–1206, (2016).
- [129] Laiho A., Herlogsson L., Forchheimer R., et al. Controlling the dimensionality of charge transport in organic thin-film transistors. *Appl. Phys. Sci.*; v. 108, p. 15069-15073, (2011).
- [130] Rother M., Kruse A., Brohmann M., et al. Vertical electrolyte-gated transistors based on printed single-walled carbon nanotubes. *ACS Appl. Nano Mater.*; v. 1, p. 3616–3624, (2018).
- [131] Bradshaw G., e Hughes A. J. Etching methods for indium oxide/tin oxide films. *Thin Solid Films*; v. 33, p. L5, (1976).

- [132] Souza J. de F. P., Kowalski E. L., Akcelrud L. C., et al. Magnetoresistance in electrochemically deposited polybithiophene thin films. *J. Solid State Electrochem.*; v. 18, p. 3491–3497, (2014).
- [133] Seidel K. F., Rossi L., Jastrombek D., et al. Vertical organic field effect transistor: on-off state definition related to ambipolar gate biasing. *Appl. Phys. A Mater. Sci. Process.*; v. 124, p. 0, (2018).
- [134] Ben-Sasson A. J., Greenman M., Roichman Y., et al. The mechanism of operation of lateral and vertical organic field effect transistors. *Isr. J. Chem.*; v. 54, p. 568–585, (2014).
- [135] Kvitschal A., Cruz-cruz I., e Hümmelgen I. A. Copper phthalocyanine based vertical organic fi eld effect transistor with naturally patterned tin intermediate grid electrode. *Org. Electron.*; v. 27, p. 155–159, (2015).
- [136] Nogueira G. L., da Silva Ozório M., da Silva M. M., et al. Middle Electrode in a Vertical Transistor Structure Using an Sn Layer by Thermal Evaporation. *Electron. Mater. Lett.*; v. 14, p. 319–327, (2018).
- [137] Kim J. S., Granström M., Friend R. H., et al. Indium-tin oxide treatments for single- and double-layer polymeric light-emitting diodes: The relation between the anode physical, chemical, and morphological properties and the device performance. *J. Appl. Phys.*; v. 84, p. 6859–6870, (1998).
- [138] Hölzl J., e Schulte F. K. Work function of metals. In: Solid Superface Physics. Heidelberg: Springer Tracts in Modern Physics, p. 1–150, (1979).
- [139] Tavares A. C. B., Serbena J. P. M., Hümmelgen I. A., et al. All-organic vertical transistor in an analogous n-semiconductor/metal/p- semiconductor trilayer structure. *Org. Electron.*; v. 15, p. 738–742, (2014).
- [140] Brazel C. S., e Rogers R. D. Ionic Liquids in Polymer Systems. In: *Ionic Liquids in Polymer Systems*, p. i-v, (2005).
- [141] Luan X., Liu J., Pei Q., et al. Electrolyte Gated Polymer Light-Emitting Transistor. *Adv. Mater. Technol.*; v. 1, (2016).
- [142] Oh M., Jin W. Y., Jun Jeong H., et al. Silver Nanowire Transparent Conductive Electrodes for High-Efficiency III-Nitride Light-Emitting Diodes. *Sci. Rep.*; v. 5, p. 1–11, (2015).
- [143] Liu J., Zhang L., e Li C. Highly Stable, Transparent, and Conductive Electrode of Solution-Processed Silver Nanowire-Mxene for Flexible Alternating-Current Electroluminescent Devices. *Ind. Eng. Chem. Res.*; v. 58, p. 21485–21492, (2019).

- [144] Cheng T., Zhang Y. Z., Lai W. Y., et al. High-performance stretchable transparent electrodes based on silver nanowires synthesized via an ecofriendly halogen-free method. *J. Mater. Chem. C*; v. 2, p. 10369–10376, (2014).
- [145] Mohd Sarjidan M. A., e Abd. Majid W. H. Prospect of silver nanowire (AgNW) in development of simple and cost-effective vertical organic light-emitting transistors. *Appl. Phys. A Mater. Sci. Process.*; v. 125, p. 1–6, (2019).
- [146] Lee J. Y., Shin D., e Park J. Fabrication of silver nanowire-based stretchable electrodes using spray coating. *Thin Solid Films*; v. 608, p. 34–43, (2016).
- [147] Scardaci V., Coull R., e Coleman J. N. Spray deposition of Silver Nanowire transparent conductive networks. *Proc. IEEE Conf. Nanotechnol.*; p. 2–4, (2012).
- [148] Selzer F., Weiß N., Kneppe D., et al. A spray-coating process for highly conductive silver nanowire networks as the transparent top-electrode for small molecule organic photovoltaics. *Nanoscale*; v. 7, p. 2777–2783, (2015).
- [149] Liu B. T., e Wang Z. T. Graphene oxide/poly(3,4ethylenedioxythiophene):polystyrenesulfonate layers on silver nanowire working electrodes enhance the power conversion efficiencies of dyesensitized solar cells in a low temperature process. *RSC Adv.*; v. 6, p. 47 185– 47 191, (2016).
- [150] Kwon Y., Seo J., Kang Y., et al. Bifacial CdS/CdTe thin-film solar cells using a transparent silver nanowire/indium tin oxide back contact. *Opt. Express*; v. 26, p. A30, (2018).
- [151] Margulis G. Y., Christoforo M. G., Lam D., et al. Spray deposition of silver nanowire electrodes for semitransparent solid-state dye-sensitized solar cells. *Adv. Energy Mater.*; v. 3, p. 1657–1663, (2013).
- [152] Mayousse C., Celle C., Fraczkiewicz A., et al. Stability of silver nanowire based electrodes under environmental and electrical stresses. *Nanoscale*; v. 7, p. 2107–2115, (2015).
- [153] Lee J. C., Min J., Justin Jesuraj P., et al. Improved stability of silver nanowire (AgNW) electrode for high temperature applications using selective photoresist passivation. *Microelectron. Eng.*; v. 206, p. 6–11, (2019).
- [154] Zeng X. Y., Zhang Q. K., Yu R. M., et al. A new transparent conductor: Silver nanowire film buried at the surface of a transparent polymer. *Adv. Mater.*; v. 22, p. 4484–4488, (2010).

[155] Deignan G., e Goldthorpe I. A. The dependence of silver nanowire stability on network composition and processing parameters. *RSC Adv.*; v. 7, p. 35590–35597, (2017).