

UNIVERSIDADE FEDERAL DO PARANÁ

GUILHERME SIONEK

**ARQUITETURA DE TEMPO DISCRETO PARA RECEPTOR DE
RADIOFREQUÊNCIA BASEADA EM SUBAMOSTRAGEM COM
BAIXA FREQUÊNCIA INTERMEDIÁRIA E DUPLA QUADRATURA**

CURITIBA

2017

GUILHERME SIONEK

**ARQUITETURA DE TEMPO DISCRETO PARA RECEPTOR DE
RADIOFREQUÊNCIA BASEADA EM SUBAMOSTRAGEM COM
BAIXA FREQUÊNCIA INTERMEDIÁRIA E DUPLA QUADRATURA**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração Sistemas Eletrônicos, Departamento de Engenharia Elétrica, Setor de Tecnologia, Universidade Federal do Paraná, como parte das exigências para obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Luis Henrique A.

Lolis

CURITIBA

2017

S615a

Sionek, Guilherme

Arquitetura de tempo discreto para receptor de radiofrequência baseada em subamostragem com baixa frequência intermediária e dupla quadratura / Guilherme Sionek. – Curitiba, 2017.

77 f. : il. color. ; 30 cm.

Dissertação - Universidade Federal do Paraná, Setor de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, 2017.

Orientador: Luis Henrique Assumpção Lolis .

Bibliografia: p. 74-77.

1. Radiofrequência modulada. 2. Rádio – Receptores. 3. Rádio – Transmissores e transmissão. 4. Amplificadores (Rádio). I. Universidade Federal do Paraná. II.Lolis, Luis Henrique Assumpção. III. Título.

CDD: 621.38415



MINISTÉRIO DA EDUCAÇÃO
UNIVERSIDADE FEDERAL DO PARANÁ
PRÓ-REITORIA DE PESQUISA E PÓS-GRADUAÇÃO
Setor TECNOLOGIA
Programa de Pós Graduação em ENGENHARIA ELÉTRICA
Código CAPES: 40001016043P4

TERMO DE APROVAÇÃO

Os membros da Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em ENGENHARIA ELÉTRICA da Universidade Federal do Paraná foram convocados para realizar a arguição da Dissertação de Mestrado de **GUILHERME SIONEK**, intitulada: "**Arquitetura de Receptor de Rádio frequência no tempo discreto, baseada em sub amostragem, baixa frequência intermediária e dupla quadratura.**", após terem inquirido o aluno e realizado a avaliação do trabalho, são de parecer pela sua APROVAÇÃO no rito de defesa.
A outorga do título de mestre está sujeita à homologação pelo colegiado, ao atendimento de todas as indicações e correções solicitadas pela banca e ao pleno atendimento das demandas regimentais do Programa de Pós-Graduação.

Curitiba, 17 de Agosto de 2017.


LUIS HENRIQUE ASSUMPCÃO LOLIS
Presidente da Banca Examinadora (UFPR)


EDUARDO GONÇALVES DE LIMA
Avaliador Interno (UFPR)


EVELIO MARTÍN GARCÍA FERNÁNDEZ
Avaliador Interno (UFPR)


GLAUBER GOMES DE OLIVEIRA BRANTE
Avaliador Externo (UFPR)

AGRADECIMENTOS

A Edson Luiz Sionek, grande pai, amigo e mestre, agradeço por cada minuto que passamos juntos, pelos ensinamentos e broncas, pela sua dedicação e carinho comigo. À minha mãe Carmen Sylvia Bertaioli Sionek, por ter me ensinado a me manter calmo e tranquilo nas situações mais difíceis.

Ao meu orientador, Prof. Dr. Luis Lolis, pelo conhecimento transmitido, por todo o tempo dedicado à orientação e pela confiança depositada em mim para a realização deste trabalho.

À minha irmã, Luiza Sionek, pelo seu apoio e companheirismo, pelas conversas e conselhos. Às minhas avós, Nilda Bertaioli e Olga Sionek, pelo seu carinho e amor em todos estes anos.

A Ana Maria Machado Carlini, agradeço por cada instante que passamos juntos, pelo seu carinho e por toda a alegria que você me traz.

Aos meus amigos e hermanos de coração, Bruno Palka Miranda e Ignacio Molinero, pela amizade, conselhos e parceria em todos estes anos.

Aos professores e colegas de trabalho do *Group of Integrated Circuits and Systems* da UFPR, pelo aprendizado e trabalhos desenvolvidos em conjunto.

A William Iwersen, Hellen Muniz, Carla Neves, Glauco Filho e todos outros membros da Tropa Sênior Marumbi e do Grupo Escoteiro São Judas Tadeu, pelas aventuras que vivenciamos.

Ao sensei Jorge Kishikawa, veteranos e colegas de treino do Instituto Niten, pelo convívio e pelos ensinamentos do *bushido*.

Ao Programa de Pós Graduação de Engenharia Elétrica, por esta oportunidade de realização do mestrado.

À CAPES, pela concessão de bolsa de estudos.

A todos que me acompanharam durante este trajeto, de uma maneira ou de outra, meu sincero obrigado!

A vontade de vencer, o desejo de sucesso, o anseio de atingir seu pleno potencial. Estas são as chaves que irão abrir a porta para a excelência pessoal.

— Confúcio

RESUMO

Neste trabalho, é apresentada uma arquitetura para receptor baseada em subamostragem, explorando uma baixa frequência intermediária, implementando a demodulação do sinal e rejeição de sinal imagem sem o uso de osciladores de frequência variável. O trabalho iniciou com um estudo do estado-da-arte de arquiteturas de receptores de radiofrequência baseados em tempo discreto, as quais foram classificadas em duas famílias. Analisando as características mais atraentes de tais arquiteturas, um novo sistema foi proposto. Um estudo de revisão bibliográfica foi realizado para compreender os conceitos envolvidos no trabalho. Nesta nova arquitetura, o sinal em radiofrequência (RF) é deslocado para uma frequência intermediária baixa com subamostragem em dupla quadratura. Uma frequência de amostragem fixa e reduzida é utilizada. O segundo deslocamento em frequência em quadratura é obtido com o uso de amplificadores com ganho variável programáveis, o que é feito no tempo discreto ao multiplicar o sinal amostrado com o formato de ondas discretas do seno e cosseno na frequência intermediária (IF). O conceito de multibanda pode ser explorado ao escolher harmônicas diferentes do sinal de amostragem para fazer o primeiro deslocamento em frequência do sinal. Através do dimensionamento sistêmico e da definição do plano de frequência, a arquitetura mostrou-se apropriada para os padrões LTE e IEEE802.11g. O sistema foi modelado usando a ferramenta ADS Ptolemy e validado ao demodular corretamente os sinais nos padrões acima citados para os testes de sensibilidade e de não linearidade usando o ponto de interseção de terceira ordem. A rejeição de imagem obtida para esta arquitetura foi de 46 dB usando uma configuração de 6 bits.

Palavras chave: subamostragem, receptor RF, *low-IF*, rejeição de imagem.

ABSTRACT

This work presents a bandpass sampling receiver architecture, with a low IF approach while implementing downconversion and image rejection without mixer or frequency-varying oscillators. The work starts with a study of the state-of-art discrete time receiver architectures, which have been separated in two types of families of systems. After identifying the most attractive features of each architecture, a new system was proposed. A theoretical study about communication fundamentals was made to support this work. In the proposed architecture, the RF signal is downconverted to a low-IF by means of a quadrature bandpass sampling. A fixed and reduced sampling frequency is applied. The second quadrature downconversion to baseband is accomplished using time-varying gain amplifiers, which is done in discrete time domain by multiplying the signal with discrete cosine and sine waves of the IF. Multiband can be addressed by choosing a different harmonic of the sampling signal to shift the signal frequency. The system level budget carried along the frequency plan showed the suitability of such receiver for the LTE and IEEE802.11g standards. The system was modelled using ADS Ptolemy and validated while correctly downconverting and demodulating the IEEE802.11g and LTE signals for the sensitivity and non-linearity tests. The obtained image rejection of the architecture for 6 bits was 46 dB.

Key-words: Bandpass sampling, RF receiver, low-IF, image rejection.

LISTA DE FIGURAS

1.1	Diagrama de blocos de um receptor de Rádio por <i>Software</i>	14
1.2	Diagrama de blocos de um receptor de Rádio Definido por <i>Software</i> com conversor analógico-digital amostrando o sinal situado em frequência intermediária (IF).	15
2.1	Amostrador proposto em (STASZEWSKI et al., 2004) para um receptor de tempo discreto.	19
2.2	Arquitetura proposta por (BAGHERI et al., 2006), a qual faz uso de misturadores para deslocar o sinal para banda base antes da amostragem.	20
2.3	Arquitetura proposta em (JAKONIS et al., 2005) com amostragem em tensão e amplificador de baixo ruído com resposta passa-faixa para rejeição de <i>aliasing</i>	23
2.4	Destaque da arquitetura proposta em (HERAGU; RUFFIEUX; ENZ, 2013), o qual faz uso de um filtro <i>off-chip</i> tipo BAW.	24
2.5	<i>Front-end</i> e amostrador da arquitetura proposta em (CHENG et al., 2014), a qual obteve um filtro IF de alta qualidade sem o uso de um componente externo.	25
3.1	Diagrama de blocos de um receptor super-heteródino.	28
3.2	Amplitude do espectro dos sinais envolvidos nas etapas de conversão em dois estágios.	29
3.3	Amplitude do espectro dos sinais envolvidos nas etapas de conversão em dois estágios na presença de um sinal imagem.	31
3.4	Representação gráfica da demodulação em dupla quadratura através do processamento de sinal. Os deslocamentos são unilaterais de forma a garantir a rejeição do sinal imagem.	32
3.5	Transformadas de Fourier dos sinais em banda base da arquitetura de receptor com dupla quadratura com presença de sinal imagem. (a) Sinal na via I. (b) Sinal na via Q.	33
3.6	(a) Amplitude do espectro do sinal a ser amostrado. (b) Amplitude do espectro do sinal amostrador. (c) Amplitude do espectro do sinal amostrado.	35
3.7	(a) Amplitude do espectro do sinal a ser amostrado. (b) Amplitude do espectro do sinal amostrador. Neste caso, $\Omega_s < 2W$. (c) Espectro do sinal amostrado com ocorrência da superposição do espectro.	36

3.8	(a) Amplitude do espectro de um sinal modulado a ser amostrado. (b) Amplitude do espectro do sinal amostrador. (c) Espectro do sinal amostrado, ilustrando o deslocamento do sinal até banda base.	38
3.9	(a) Amplitude do espectro de um sinal modulado a ser amostrado. (b) Amplitude do espectro do sinal amostrador em fase $S(j\Omega)$. (c) Espectro do sinal amostrado (via I).	38
3.10	(a) Amplitude do espectro de um sinal modulado a ser amostrado. (b) Amplitude do espectro do sinal amostrador em quadratura $S'(j\Omega)$. (c) Espectro do sinal amostrado (via Q). A fase é acumulada a cada harmônica do sinal amostrador.	39
3.11	Deslocamentos em frequência das vias em fase (a) e quadratura (b) em um processo de subamostragem em direção a uma frequência intermediária Ω_{IF_1} , e considerando a presença de um sinal imagem.	41
3.12	Deslocamentos em frequência feitos por um cosseno (a) e seno (b) na frequência intermediária Ω_{IF_1} para demodular o sinal em fase, na presença de um sinal imagem.	43
3.13	Demonstração do ponto de interseção de terceira ordem no gráfico de potência de saída pela potência de entrada de um sistema não-linear.	46
3.14	Representação cartesiana do erro vetorial usado para cálculo do <i>EVM</i>	47
4.1	Diagrama de blocos da arquitetura de subamostragem com dupla quadratura.	50
4.2	Modelo comportamental do <i>front-end</i> na ferramenta ADS.	51
4.3	Modelo comportamental do circuito <i>sample-and-hold</i> na ferramenta ADS. O ruído e a não linearidade do bloco é modelado com o uso do bloco <i>GainRF</i>	52
4.4	Conjunto de amplificadores de ganho variável no tempo. A saída de cada amplificador é combinada de forma a obter o sinal em banda base das vias I e Q.	55
4.5	Espectro da exponencial complexa em Ω_{IF_1} , $n = 5 \text{ bits}$, $f_s/IF_1 = 8$	56
4.6	Resposta à rejeição imagem em função da diferença de amplitude e fase das vias I e Q de um receptor.	57
5.1	Diagrama do sistema em teste.	64
5.2	Teste para o padrão LTE. (a) Espectro do sinal de entrada, (b) Espectro complexo em Ω_{IF_1} , (c) Espectro complexo na banda base.	68
5.3	Teste para o padrão IEEE802.11g. (a) Espectro do sinal de entrada, (b) Espectro complexo em Ω_{IF_1} , (c) Espectro complexo na banda base.	69
5.4	Constelação para sinal LTE 16-QAM obtido no teste de sensibilidade.	70

5.5 Constelação para sinal IEEE802.11g 64-QAM obtido no teste de sensibilidade.	71
-----------------------------------------------------------------------------------------	----

LISTA DE TABELAS

5.1	Sensibilidade, SNR e NF para os padrões em questão	61
5.2	Especificações sistêmicas para subamostragem com dupla quadratura e padrão LTE.	62
5.3	Especificações para a Interseção de Terceira Ordem de Entrada (IIP3).	63
5.4	EVM, SNR and Rejeição de Imagem.	67

LISTA DE SIGLAS

ADS	<i>Advanced Design System</i> , Ferramenta da empresa Keysight para projetar circuitos e sistemas
BAW	<i>Bulk-Acoustic Wave</i>
BB	Banda Base
BER	<i>Bit Error Rate</i> , Taxa de erro de <i>bits</i>
BW	<i>Bandwidth</i> , Banda (de frequência)
CAD	Conversor Analógico-Digital
CC	Corrente Contínua
CMOS	<i>Complementary Metal-Oxide Semiconductor</i> , Semicondutor Complementar Metal-Óxido
dB	Decibel
dBm	Decibel-milliwatts
DT	<i>Discrete Time</i> , Tempo Discreto
EVM	<i>Error Vector Magnitude</i> , Magnitude do Erro Vetorial
FDMA	<i>Frequency Division Multiple Access</i> , Acesso Múltiplo por Divisão em Frequência
FIR	<i>Finite Impulse Response</i> , Resposta ao Impulso Finita
GPRS	<i>General Packet Radio Service</i>
GSM	<i>Global System for Mobile Communication</i> , Sistema Global para Comunicação Móvel
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
IF	<i>Intermediate Frequency</i> , Frequência Intermediária
IIP2	<i>Second Order Intercept Point</i> , Ponto de Interseção de Segunda Ordem
IIP3	<i>Third Order Intercept Point</i> , Ponto de Interseção de Terceira Ordem
IIR	<i>Infinite Impulse Response</i> , Resposta ao Impulso Infinita

IMD3	<i>Third-Order Intermodulation Distortion</i> , Distorção de Intermodulação de Terceira Ordem
ISM	<i>Industrial, Scientific and Medical Band</i> , Banda Industrial, Científica e Médica
LNA	<i>Low-Noise Amplifier</i> , Amplificador de Baixo Ruído
LO	<i>Local Oscillator</i> , Oscilador Local
LTE	<i>Long-Term Evolution</i> , Padrão de Comunicação de 4ª Geração.
LUT	<i>Look-up Table</i> , Tabela de Valores
MOS	<i>Metal-Oxide Semiconductor</i> , Semicondutor Metal-Óxido
NF	<i>Noise Figure</i> , Figura de Ruído
OFDM	<i>Orthogonal Frequency Division Multiplexing</i> , Multiplexação de Divisão de Frequência Ortogonal
PER	<i>Packet Error Rate</i> , Taxa de Erro de Pacotes
PLL	<i>Phased-Locked Loop</i> , Malha de Captura de Fase
RF	Radiofrequência
RX	<i>Receiver</i> , Receptor
SDR	<i>Software Defined Radio</i> , Rádio Definido por Programa
SNDR	<i>Signal-to-Noise and Distortion Ratio</i> , Relação Sinal-Ruído com Distorção
SNR	<i>Signal-to-Noise Ratio</i> , Relação Sinal-Ruído
TVGA	<i>Time-varying Gain Amplifier</i> , Amplificador de Ganho Variável no Tempo
VGA	<i>Variable Gain Amplifier</i> , Amplificador de Ganho Variável
WLAN	<i>Wireless Local Area Network</i> , Rede de Área Local Sem Fio

LISTA DE SÍMBOLOS

δ	Impulso de Dirac
Ω_c	Frequência da portadora
Ω_i	Frequência imagem
Ω_s	Frequência de amostragem
Ω_{IF}	Frequência intermediária
Ω_{OL}	Frequência do oscilador local
ϕ	Fase
C_H	Capacitância de retenção
N_0	Densidade espectral de potência do ruído
Q	Fator de qualidade
R_S	Resistência da fonte
R_{off}	Resistência da chave aberta do circuito <i>sample-and-hold</i>
R_{on}	Resistência da chave fechada do circuito <i>sample-and-hold</i>
S_n	Vetor de posição de símbolo recebido para cálculo de EVM
$S_{0,n}$	Vetor de posição de símbolo ideal para cálculo de EVM

SUMÁRIO

LISTA DE ILUSTRAÇÕES	11
LISTA DE TABELAS	12
1 INTRODUÇÃO	14
1.1 Contexto e Motivação	14
1.2 Objetivos	15
1.2.1 Objetivo geral	15
1.2.2 Objetivos específicos	16
1.3 Estrutura da dissertação	16
2 ESTADO-DA-ARTE DE ARQUITETURAS DE RECEPTORES DE TEMPO DIS- CRETO	18
2.1 Receptores discretos com taxa de amostragem superior ou igual à frequência da portadora	18
2.2 Receptores discretos com taxa de amostragem inferior à frequência da portadora	22
2.3 Discussão	25
3 FUNDAMENTAÇÃO TEÓRICA	27
3.1 Conversão em dois estágios	27
3.1.1 Rejeição de sinal imagem	28

3.2	Arquitetura baseada em dupla quadratura com baixa frequência intermediária	30
3.3	Amostragem	34
3.3.1	Superposição espectral	35
3.4	Subamostragem	37
3.5	Subamostragem em quadratura	37
3.6	Subamostragem em dupla quadratura	40
3.7	Especificações do receptor	42
3.7.1	Ruído e sensibilidade	42
3.7.2	Linearidade	45
3.7.3	Magnitude de erro vetorial	46
4	A ARQUITETURA PROPOSTA	48
4.1	Diagrama de blocos do receptor proposto e funções de conversão e demodulação	49
4.2	<i>Front-end</i>	51
4.3	Circuito amostrador em quadratura	51
4.3.1	Figura de ruído do amostrador em banda passante	52
4.4	Amplificador de ganho variável	54
4.4.1	Efeito da quantização do cosseno e seno na frequência intermediária IF1	55
4.5	Erro de descasamento de ganho e fase entre as vias I e Q e meios de compensação	56
5	DIMENSIONAMENTO DA ARQUITETURA PARA AS NORMAS LTE E	

	13
IEEE802.11G E VALIDAÇÃO EM SIMULAÇÃO SISTÊMICA	60
5.1 Especificações	60
5.1.1 Plano de frequência	60
5.1.2 Sensibilidade na recepção: análise do ganho e ruído	61
5.1.3 Linearidade na recepção: análise de IIP3	62
5.1.4 Requisitos para rejeição de imagem	63
5.2 Simulação e validação	63
5.2.1 Ambiente de simulação	63
5.2.2 Deslocamento em frequência e demodulação do sinal	65
5.2.3 Simulação de sensibilidade	65
5.2.4 Simulação de rejeição de imagem	66
6 CONCLUSÕES	72
BIBLIOGRAFIA	74

CAPÍTULO 1

INTRODUÇÃO

1.1 Contexto e Motivação

O crescimento exponencial na área de telecomunicações impulsionou o desenvolvimento de transmissores e receptores sem fio para soluções de altas taxas de dados e banda larga. Ao mesmo tempo, o projeto de circuitos de radiofrequência para dispositivos móveis exige a redução do consumo de energia e custo de fabricação.

Considerando o grande número de padrões de comunicação, é importante, do ponto de vista de custo, conseguir maximizar a reutilização de componentes para diferentes padrões. A miniaturização das tecnologias CMOS continua reduzindo a tensão de operação e tem alcançado maior precisão no tempo (velocidade de comutação), favorecendo soluções mais próximas do processamento digital de sinais.

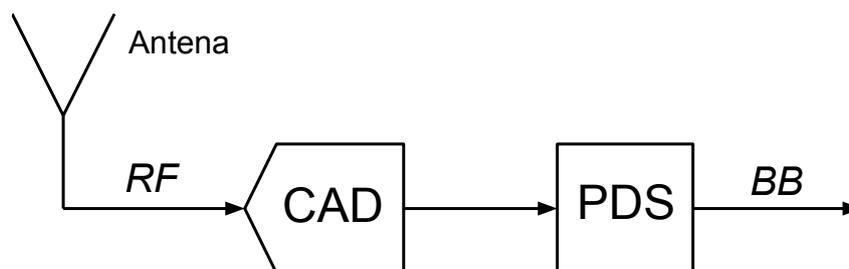


Figura 1.1: Diagrama de blocos de um receptor de Rádio por *Software*.

Idealmente, um receptor de rádio totalmente programável teria um conversor analógico-digital (CAD) o mais próximo da antena possível, operando a uma taxa de amostragem ligeiramente acima a duas vezes a frequência de interesse (Fig. 1.1). Desse modo, a conversão em frequência, filtragem e demodulação do sinal seriam realizadas por um processador digital de sinais (PDS), este sendo reprogramável para trabalhar com diferentes padrões de comunicação. Este conceito é chamado de Rádio

por *Software* (MITOLA, 1995). Porém, devido às limitações na concepção desses circuitos, um conversor capaz de trabalhar com uma ampla banda de frequências e com altíssimas taxas de amostragem não apresentaria níveis aceitáveis de consumo de energia para aplicações móveis. Como alternativa, uma abordagem mais realista é a conversão do sinal para uma frequência intermediária ou banda base, onde o sinal é digitalizado por um CAD com especificações menos exigentes e então tratado por um processador (Fig. 1.2). Estas arquiteturas são comumente chamadas de receptor de rádio definido por *software* (SDR). Outra solução alternativa é o uso de arquiteturas baseadas em subamostragem, sendo este o tema discutido neste trabalho.

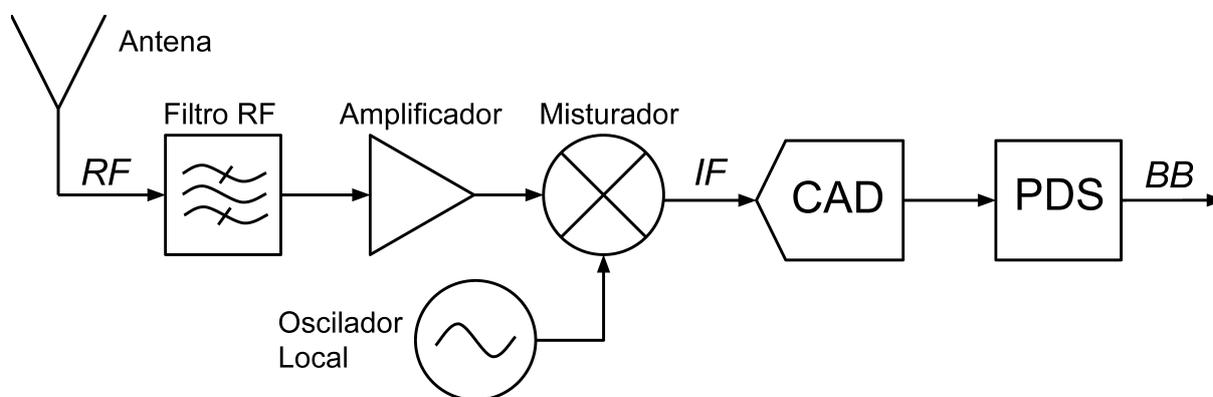


Figura 1.2: Diagrama de blocos de um receptor de Rádio Definido por *Software* com conversor analógico-digital amostrando o sinal situado em frequência intermediária (IF).

1.2 Objetivos

1.2.1 Objetivo geral

Este trabalho visa o estudo do dimensionamento sistêmico e viabilidade para normas de comunicação digital modernas, realizando simulação comportamental com imperfeições de circuito, de um receptor de radiofrequência de baixo consumo baseado num método de subamostragem com dupla quadratura. O receptor deve ser validado para as normas Long-Term Evolution (LTE) e IEEE802.11g, sendo capaz de

demodular o sinal e avaliando o seu desempenho em comparação às especificações exigidas.

1.2.2 Objetivos específicos

Para a realização deste trabalho, foram realizadas as seguintes etapas:

- Revisão bibliográfica dos principais conceitos matemáticos e técnicas de modulação usados em receptores de comunicação sem fio.
- Estado-da-arte de receptores com arquitetura baseada em subamostragem e processamento de sinal no tempo discreto.
- Criação de modelos comportamentais para uma arquitetura de receptor baseada em subamostragem com dupla quadratura, incluindo características não ideais, como ruído e não-linearidade.
- Estabelecimento de um plano de frequência e especificação sistêmica dos blocos do receptor para os padrões de comunicação LTE e IEEE802.11g.
- Validação do funcionamento da arquitetura através da demodulação correta do sinal e análise do desempenho do sistema em diversas circunstâncias.

1.3 Estrutura da dissertação

Esta dissertação é organizada da seguinte forma: o Capítulo 2 mostra um estudo das arquiteturas baseadas em subamostragem e processamento de sinal no tempo discreto que representam o atual estado-da-arte, identificando as principais características e vantagens de cada abordagem; o Capítulo 3 apresenta a revisão bibliográfica necessária para o estudo da arquitetura proposta neste trabalho; o Capítulo 4 apresenta e discute a implementação da arquitetura proposta, seus blocos funcionais e o impacto das imperfeições do circuito no processo de demodulação; no Capítulo 5,

é mostrado o plano de frequência e os testes realizados com seus respectivos resultados, validando o funcionamento do sistema; por fim no Capítulo 6, é feita uma conclusão geral do trabalho desenvolvido.

CAPÍTULO 2

ESTADO-DA-ARTE DE ARQUITETURAS DE RECEPTORES DE TEMPO DISCRETO

Em uma arquitetura de receptor de rádio definido por *software*, deseja-se colocar o conversor analógico-digital o mais próximo possível da antena. Porém, devido aos requisitos que este dispositivo deverá atender nestas condições, esta exigência pode tornar a concepção de tal conversor inviável para aplicações móveis. Uma solução que vem sendo tomada no projeto de receptores é o uso de arquiteturas de tempo discreto, as quais usam meios para aliviar os requisitos necessários para realizar a amostragem do sinal. Neste capítulo, diversos trabalhos baseados em arquiteturas de tempo discreto são estudados a fim de conhecer as principais técnicas e topologias usadas em receptores baseados em subamostragem.

2.1 Receptores discretos com taxa de amostragem superior ou igual à frequência da portadora

Classicamente, a conversão em frequência é realizada através de um misturador, que trabalha no domínio do tempo contínuo. Com o avanço da tecnologia de fabricação de circuitos integrados, são obtidas maiores resoluções no domínio do tempo discreto com menor consumo de energia (STASZEWSKI et al., 2004). No intuito de selecionar um canal determinado, um oscilador variável em frequência é necessário, normalmente realizado através de uma malha de captura de fase, que apresenta um alto consumo de energia (LI; BAKKALOGLU; CHAKRABARTI, 2007). Portanto, uma solução no tempo discreto se torna interessante.

O receptor discutido em (STASZEWSKI et al., 2004) é destinado ao padrão Bluetooth. A frequência de amostragem é igual à frequência da portadora ($f_s = f_{RF}$), deslocando o sinal para banda base. O sinal é amostrado em carga, de maneira que a corrente de entrada é integrada em uma janelada limitada e então amostrada. Este processo gera um filtro sinc na frequência antes da amostragem do sinal. A frequência de amostragem final é reduzida em três etapas de dizimação (por 8, por 4 e por 2), processo onde o sinal é filtrado por filtro passa-baixas e é “re-amostrado” a uma taxa inferior.

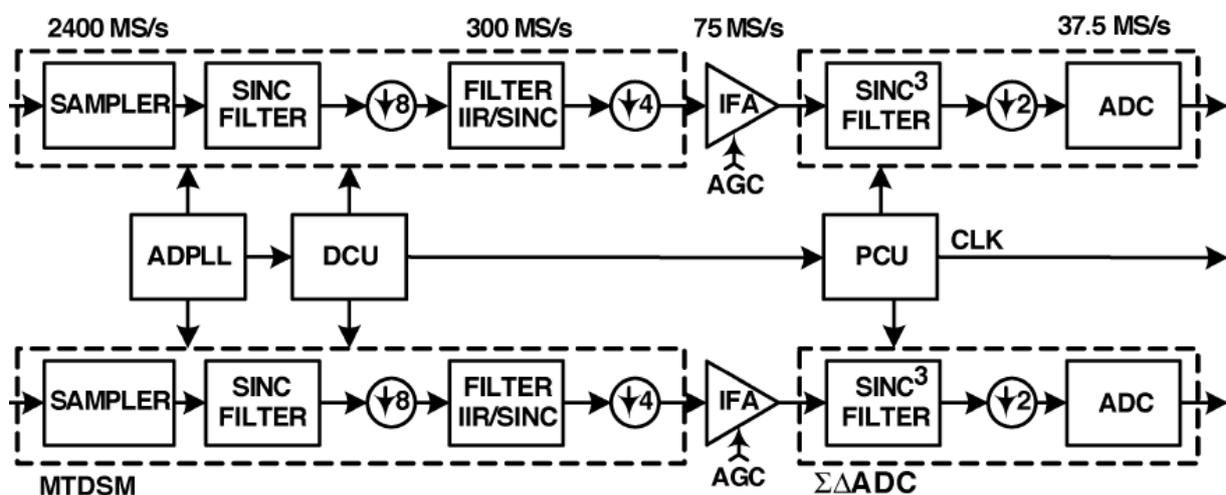


Figura 2.1: Amostrador proposto em (STASZEWSKI et al., 2004) para um receptor de tempo discreto.

Como ilustra a Fig. 2.1, a primeira dizimação é precedida por um filtro sinc de resposta ao impulso finita (FIR), o segundo realiza um sinc FIR combinado com um filtro de resposta ao impulso infinita (IIR) de primeira ordem, e o último um sinc³ FIR. A frequência de amostragem muda em ordem para endereçar diferentes portadoras. Um circuito complexo de síntese de frequência foi projetado para alcançar tal objetivo, resultando em um consumo de energia e ocupação da superfície significativas.

A arquitetura de (MUHAMMAD et al., 2005) é uma extensão de (STASZEWSKI et al., 2004) visando as quatro bandas do padrão GSM/GPRS. Uma arquitetura *low-IF* é implementada com $f_s = f_{RF} - IF$ como alternativa. Isto é devido à sensibilidade do sinal GSM/GPRS ao ruído $1/f$, polarização e distorções causadas pelo produto

de intermodulação de segunda ordem (IIP2). A primeira dizimação é feita por 4 ou 2 dependendo da banda RF (900 MHz ou 1800 MHz). O sinal é dizimado outra vez e filtrado em múltiplas etapas. É necessária uma taxa de amostragem não-inteira para combinar as diferentes frequências de amostragem para diferentes portadoras e taxas símbolo do padrão.

Um receptor SDR de tempo discreto é proposto em (BAGHERI et al., 2006). A faixa de frequência usada varia de 800 MHz a 6 GHz com larguras de banda de 200 kHz (GSM) a 20 MHz (802.11g). Esta arquitetura faz uso de uma alta taxa de amostragem para evitar *aliasing*, mas o sinal é deslocado para banda base convencionalmente com misturadores passivos (ver Fig. 2.2). O *anti-aliasing* é feito por uma carga RC passa-baixas associada com uma técnica de integração da carga amostrada. Várias etapas de dizimação e de filtros discretos no tempo seguem para reduzir ainda mais a frequência de amostragem antes do conversor analógico digital. A inovação do trabalho citado é o um filtro $Sinc^2$ FIR implementado por 8 grupos de capacitores, os quais dizimam por 4, e seus coeficientes implementam um resposta ao impulso triangular. São necessários dois osciladores controlados por tensão para endereçar tal banda larga.

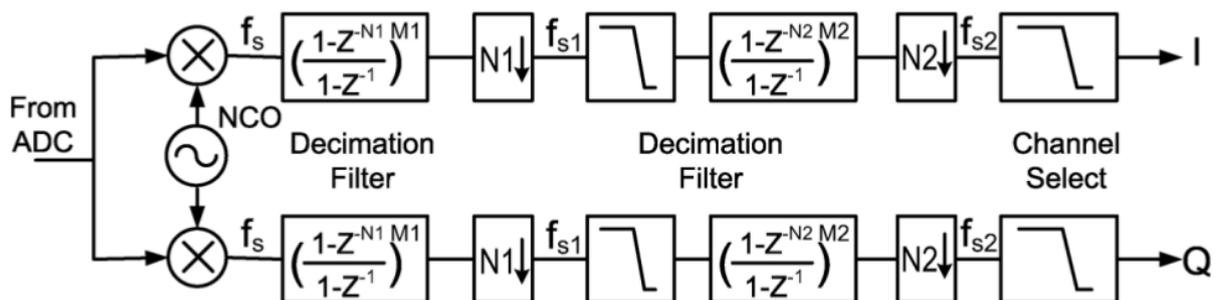


Figura 2.2: Arquitetura proposta por (BAGHERI et al., 2006), a qual faz uso de misturadores para deslocar o sinal para banda base antes da amostragem.

O receptor de tempo discreto (DT) elaborado em (GEIS et al., 2010) busca ainda como obter uma banda larga com sinais com múltiplas larguras de banda. Em (BAGHERI et al., 2006), o *aliasing* das harmônicas sobre o misturador passivo era

uma preocupação. Em (GEIS et al., 2010), o sinal é amostrado em carga a uma taxa de Nyquist $f_s = 2f_{RF}$. A primeira amostragem não desloca o sinal de interesse em frequência. Em várias etapas de dizimação, a frequência de amostragem é reduzida até 20 MHz. O primeiro filtro de *anti-aliasing* é o mesmo empregado em (BAGHERI et al., 2006) com a forma $Sinc^2$, porém deslocado para a frequência f_{RF} ao multiplicar a resposta ao impulso por ± 1 . O oscilador local é *off-chip*.

O trabalho proposto em (MADADI; TOHIDIAN; STASZEWSKI, 2013) emprega um receptor heteródino que opera na faixa de 500 MHz a 1 GHz com uma frequência intermediária de 33 a 80 MHz, evitando os problemas conhecidos em receptores de arquitetura zero-IF, como erro de polarização (*DC offset*), o ruído $1/f$, produtos de intermodulação de segunda ordem e também de arquiteturas *low-IF* como o erro de fase das vias I e Q (*I/Q mismatch*). Esta arquitetura não tem sido considerada por décadas devido à necessidade de um filtro passa-faixa com alto fator de qualidade centrado na frequência intermediária não integrado ao circuito. O filtro IF em (MADADI; TOHIDIAN; STASZEWSKI, 2013) é implementado através de processamento de sinal no tempo discreto e combina duas impedâncias com células de transcondutância com fase invertida em realimentação. A primeira impedância trata-se de um filtro passa-baixas IIR passivo deslocado em frequência. A segunda impedância é um filtro *notch* (rejeita-faixa com alto fator de qualidade) FIR passivo deslocado em frequência. O segundo filtro, via realimentação, se torna um filtro passa-faixa seletivo. Para implementar as funções discretas, o sinal é amostrado em $f_s = 4f_{RF}$ e as amostras são ponderadas por uma função cosseno em f_{RF} , deslocando o sinal para a banda base.

Devido à necessidade de melhorar a rejeição do *aliasing* das harmônicas produzidas pelo primeiro misturador, o trabalho em (CHEN; HASHEMI, 2014) usou uma frequência de amostragem de $f_s = 8f_{RF}$ com um ganho igual a um cosseno em 8 fases diferentes para deslocar o sinal para a banda base. Esta solução rejeita terceira e quinta harmônicas. O ganho foi realizado através de 8 amostradores unitários que

trabalham em um padrão entrelaçado. Cada unidade possui um filtro DT IIR embutido, de modo que o sinal é um passa-baixas na banda base. O filtro também pode ser visto como um filtro passa-faixa deslocado em frequência em f_{RF} aumentando a linearidade do *front-end*. O receptor em (CHEN; HASHEMI, 2014) trabalha com frequências de 500 MHz a 3 GHz, enquanto múltiplas etapas de dizimação e filtragem reduzem a frequência de amostragem.

O trabalho em (MADADI et al., 2016) incorpora a amostragem em $f_s = 8f_{RF}$ no receptor heteródino citado anteriormente (MADADI; TOHIDIAN; STASZEWSKI, 2013) e visa os requerimentos do padrão 4G. O filtro em IF com alto fator de qualidade é novamente um filtro IIR passa-baixas deslocado em frequência, porém desta vez uma seletividade maior foi alcançada. Foi mostrado que, com 8 caminhos de amostragem diferentes, é possível aumentar a seletividade do filtro aumentando a sua ordem, pois há mais amostras para serem combinadas. Finalmente, a arquitetura no trabalho de (TOHIDIAN; MADADI; STASZEWSKI, 2017) apresenta as mesmas escolhas feitas em (MADADI et al., 2016) para projetar um receptor de banda larga operando na faixa de 100 MHz a 2,9 GHz.

2.2 Receptores discretos com taxa de amostragem inferior à frequência da portadora

Em (JAKONIS et al., 2005), é visado um maior fator de subamostragem. Neste caso, a amostragem é feita em tensão, pois o comportamento em frequência da amostragem em carga como filtro sinc acabaria filtrando o sinal de interesse. O receptor é projetado para 2,4 GHz e um único circuito amostrador é usado, com $IF = f_s/4$. Um amplificador de baixo ruído (*LNA*) com resposta de frequência adaptada ao redor da portadora antecede o amostrador e apresenta um ruído passa-faixa na sua saída, prevenindo o *aliasing* do ruído, ilustrado no diagrama da Fig. 2.3. A rejeição do *aliasing* pela presença de sinal imagem deve ser feita anteriormente ao amplificador de baixo

IF1. Na subamostragem, o sinal é deslocado para $1/4$ da frequência de amostragem, a qual é IF2. A rejeição de imagem da frequência intermediária é feita por um filtro seletivo. Em IF2, um filtro discreto complexo com dizimação desloca o sinal para banda base e separa as vias em fase (I) e em quadratura (Q). No lado negativo, são necessários dois circuitos para síntese de frequência, um fixo e um variável. Além do mais, o primeiro deslocamento em frequência deve ser feito com um misturador e os osciladores dependem de ressonadores *off-chip* com alto fator de qualidade do tipo BAW (*bulk acoustic wave*).

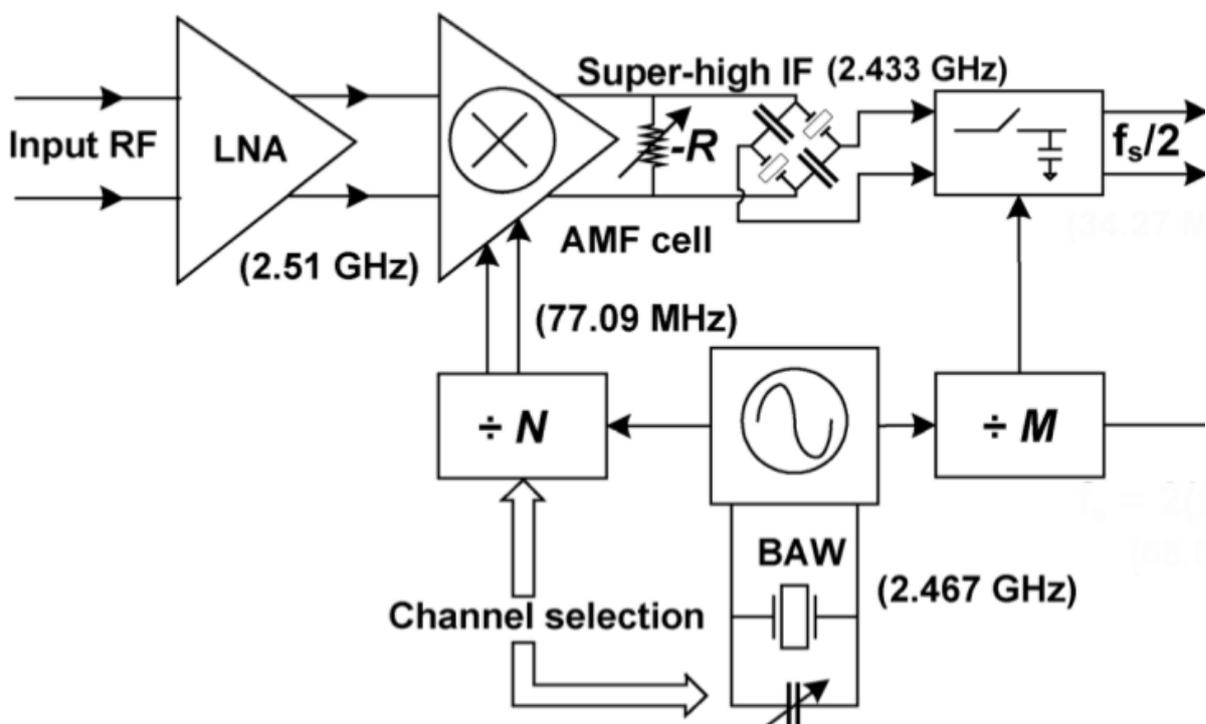


Figura 2.4: Destaque da arquitetura proposta em (HERAGU; RUFFIEUX; ENZ, 2013), o qual faz uso de um filtro *off-chip* tipo BAW.

O trabalho em (CHENG et al., 2014) fez uso de um alto fator de subamostragem sem um componente externo. Foi mostrado que um filtro IF com fator de qualidade próximo a 100 é suficiente para uma baixa figura de ruído e assim propôs uma técnica para aprimorar o fator Q para integrar tal filtro a um amplificador de baixo ruído, ilustrado na Fig 2.5. Uma análise na capacidade de alterar a frequência para seleção do canal também foi fornecida. O conceito de atender várias bandas RF através do

uso de diferentes taxas de subamostragem foi introduzido em (BEHJOU; LARSEN; HOEGDAL, 2008).

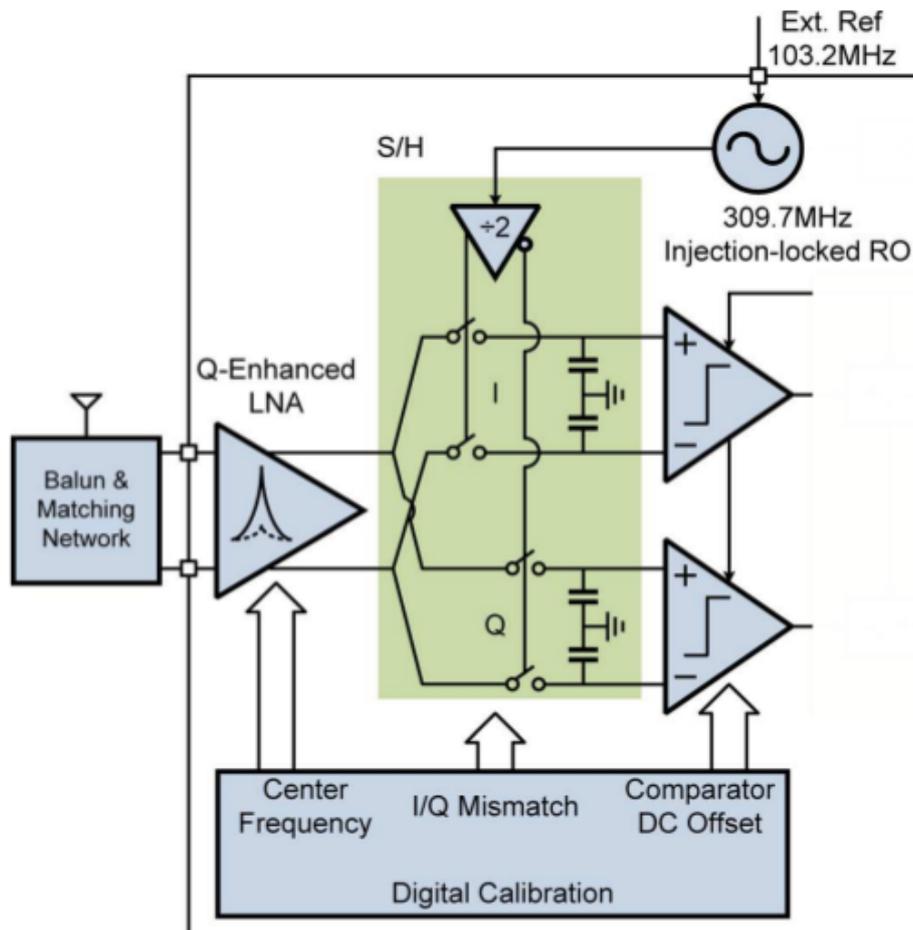


Figura 2.5: *Front-end* e amostrador da arquitetura prospota em (CHENG et al., 2014), a qual obteve um filtro IF de alta qualidade sem o uso de um componente externo.

2.3 Discussão

Em resumo, duas famílias distintas de arquiteturas de tempo discreto aparecem no estado-da-arte apresentando diferentes metas: as arquiteturas baseadas na amostragem em carga com alta frequência de amostragem, visando banda larga, receptores multi-padrão, a possibilidade de não usar um filtro *front-end*; e as arquiteturas de baixo consumo, com única banda, baixa frequência de amostragem em tensão, dependentes da filtragem no *front-end* para evitar *aliasing*. Para o nosso conhecimento, para ambas famílias, a seleção de canal depende de osciladores de frequência variável e

da sua resolução.

CAPÍTULO 3

FUNDAMENTAÇÃO TEÓRICA

3.1 Conversão em dois estágios

Para um padrão de comunicação sem fio, uma faixa de frequências é definida como a banda para a transmissão do sinal. Esta banda é comumente dividida em canais, que são regiões em torno das diferentes portadoras onde a informação a ser transmitida pode ser alocada. Esta topologia é conhecida como múltiplo acesso por divisão de frequência, FDMA (*Frequency Division Multiple Access*). Considerando um sinal modulado posicionado na frequência Ω_c , a conversão desse sinal para banda base na sua forma mais simples é feita em um único estágio, mas pode ser realizada através de dois deslocamentos na frequência. Para isso, um oscilador de frequência variável sintonizado em Ω_0 é usado em conjunto com um misturador para realizar o primeiro deslocamento a uma frequência intermediária Ω_1 . Um outro oscilador, não variável e com frequência igual à Ω_1 , é usado em um segundo misturador para produzir o deslocamento do sinal para a banda base. Esta arquitetura é chamada de receptor superheteródino e tem o seu diagrama ilustrado na Fig. 3.1. O equacionamento referente ao produto destes sinais é dado por:

$$x_{(demod)}(t) = x_{mod}(t) \cos(\Omega_c t) \cos(\Omega_1 t) \cos(\Omega_0 t), \quad (3.1)$$

$$x_{(demod)}(t) = \frac{1}{2} x_{mod}(t) [\cos(0) + \cos(2\Omega_1 t) + \cos(2\Omega_0 t) + \cos((2\Omega_0 + 2\Omega_1)t)], \quad (3.2)$$

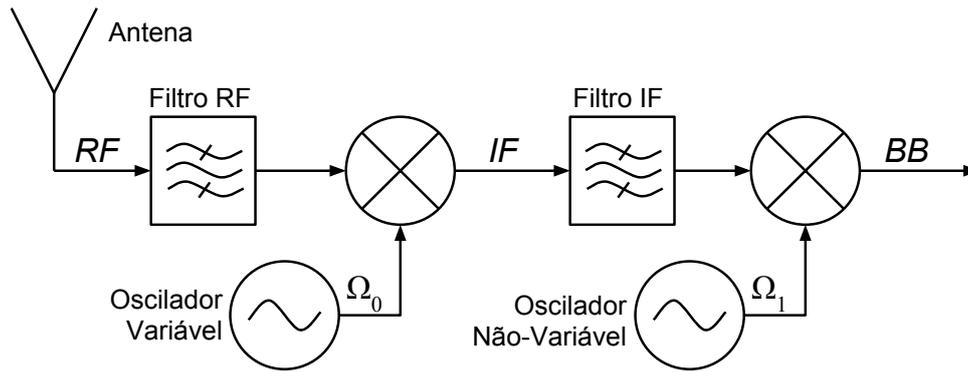


Figura 3.1: Diagrama de blocos de um receptor super-heteródino.

onde $x_{mod}(t)$ e $x_{demod}(t)$ representam o sinal modulado e demodulado respectivamente.

Inicialmente o espectro do sinal modulado $X_{mod}(j\Omega)$ situa-se na frequência da portadora Ω_c (Fig. 3.2 (a)). O sinal do oscilador não-variável e do oscilador variável são representados pelos pares de impulsos de Dirac em Ω_0 e Ω_1 respectivamente (Fig. 3.2 (b)). O primeiro misturador produz o deslocamento do sinal até as frequências $\Omega_1 = \Omega_c - \Omega_0$ e $\Omega_c + \Omega_0$ para o lado positivo do espectro (Fig. 3.2 (c)). O segundo misturador desloca o sinal situado em $\pm\Omega_1$ até a banda base (Fig. 3.2 (d)).

3.1.1 Rejeição de sinal imagem

O método apresentado na seção anterior apresenta uma solução simples para construir um receptor capaz de receber sinais situados em frequências diferentes dentro da banda de uma norma. Entretanto, esta operação está sujeita a um problema conhecido como "Sinal-Imagem". Supondo a existência de uma sinal interferente $x_i(t)$ situado na frequência $\Omega_i = \Omega_c - 2\Omega_0$, ao passar pelos mesmos estágios de deslocamento descritos anteriormente, obtêm-se as seguintes componentes em frequência:

$$x_{(demod)}(t) = x_i(t) \cos(\Omega_i t) \cos(\Omega_1 t) \cos(\Omega_0 t), \quad (3.3)$$

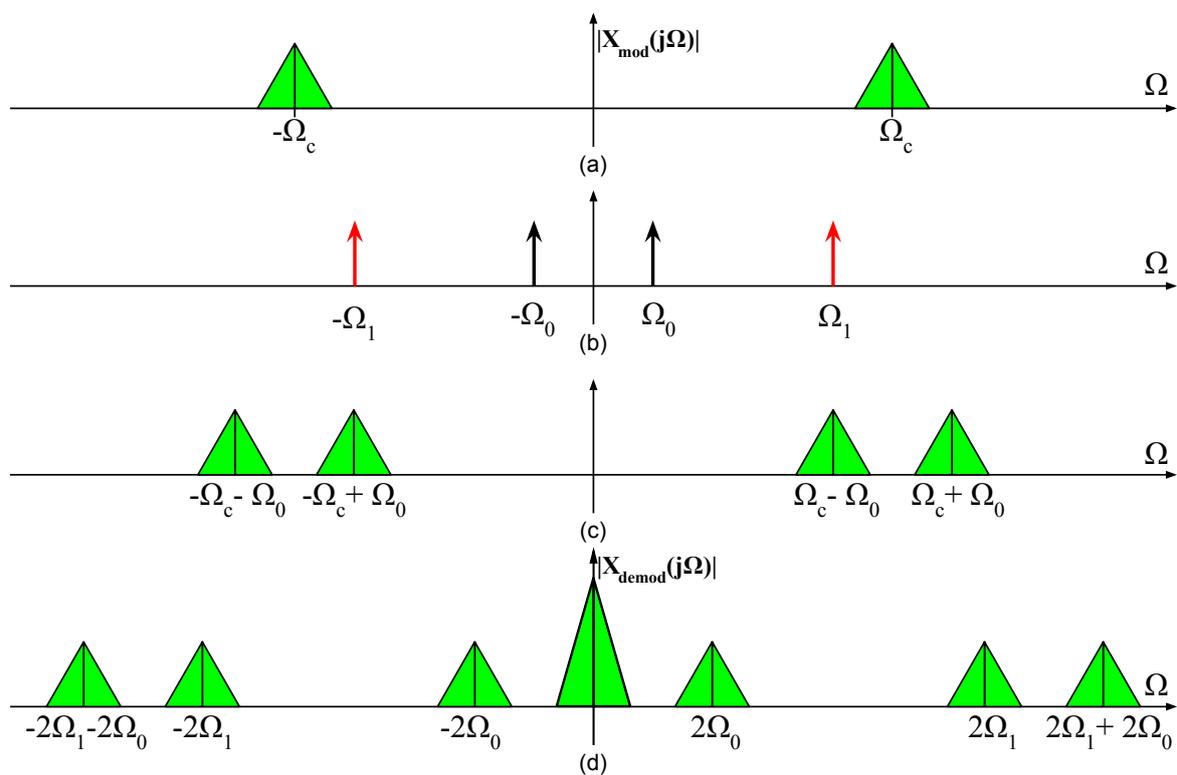


Figura 3.2: Amplitude do espectro dos sinais envolvidos nas etapas de conversão em dois estágios.

$$x_{(demod)}(t) = \frac{1}{2}x_i(t)[\cos(0) + \cos(2\Omega_1 t) + \cos(2\Omega_0 t) + \cos((2\Omega_0 - 2\Omega_1)t)]. \quad (3.4)$$

Dos produtos de mistura obtidos, uma componente deste sinal também será deslocada para a banda base ($\Omega_i + \Omega_0 - \Omega_1 = 0$). Desse modo, há uma outra frequência Ω_i , a qual pode estar sendo ocupada por um sinal, que também será deslocado para banda base causando interferência. Este problema é ilustrado na Fig. 3.3. Em Fig. 3.3 (a) o sinal de interesse (em verde) em Ω_c é o sinal a ser demodulado e o sinal interferente (em vermelho) está presente na frequência $\Omega_i = \Omega_c - 2\Omega_0$. Os mesmos osciladores são utilizados, como mostra a Fig. 3.3 (b). Após o primeiro produto (Fig. 3.3 (c)), o sinal interferente é deslocado para a frequência intermediária $\pm\Omega_1$ e em seguida também é deslocado para banda base junto com o sinal de interesse (Fig. 3.3 (d)). Assim, esta arquitetura de receptor necessita de uma solução para evitar que um sinal na frequência imagem se misture com o sinal útil desejado. Entre os métodos mais utilizados, está o uso de filtros (Fig. 3.1), de modo a atenuar qualquer sinal presente na frequência imagem. Outros métodos são baseados na recuperação do sinal com dupla quadratura, explicada com detalhes nas seções à seguir.

3.2 Arquitetura baseada em dupla quadratura com baixa frequência intermediária

Considera-se o seguinte sinal modulado em quadratura:

$$x_{mod}(t) = \Re \{ (x_I(t) + jx_Q(t))e^{j\Omega_{RF}t} \}, \quad (3.5)$$

onde $x_I(t)$ e $x_Q(t)$ são os sinais em fase e em quadratura de um sinal modulado em banda base e Ω_{RF} é a frequência da portadora. Uma arquitetura clássica com baixa frequência intermediária (VALKAMA; RENFORS; KOIVUNEN, 2001) realiza uma

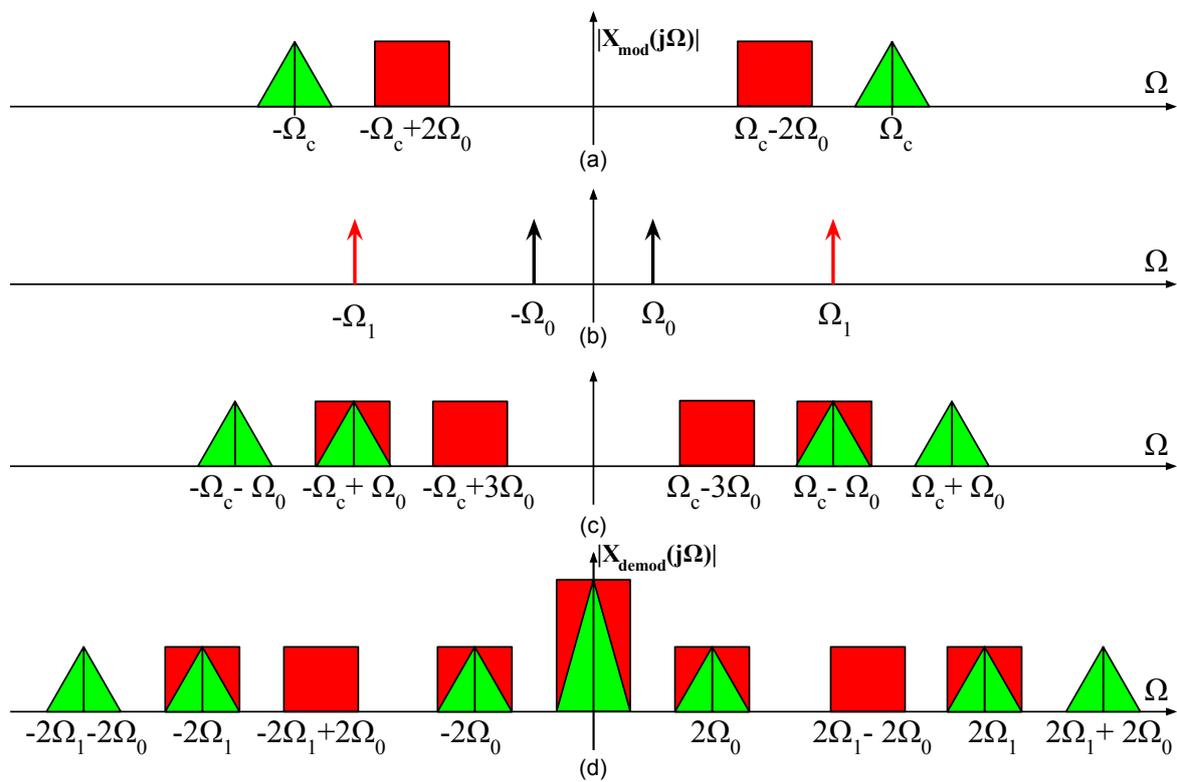


Figura 3.3: Amplitude do espectro dos sinais envolvidos nas etapas de conversão em dois estágios na presença de um sinal imagem.

conversão em quadratura para uma frequência intermediária $\Omega_{IF_1} = \Omega_{RF} - \Omega_{OL}$, a qual pode ser entendido através do processamento de sinal complexo (MARTIN, 2004). Para haver rejeição do sinal imagem, o sinal complexo em Ω_{IF_1} é um resultado de um deslocamento unilateral em frequência:

$$x_{IF_1}(t) = x_{mod}(t)e^{-j\Omega_{OL}t}. \quad (3.6)$$

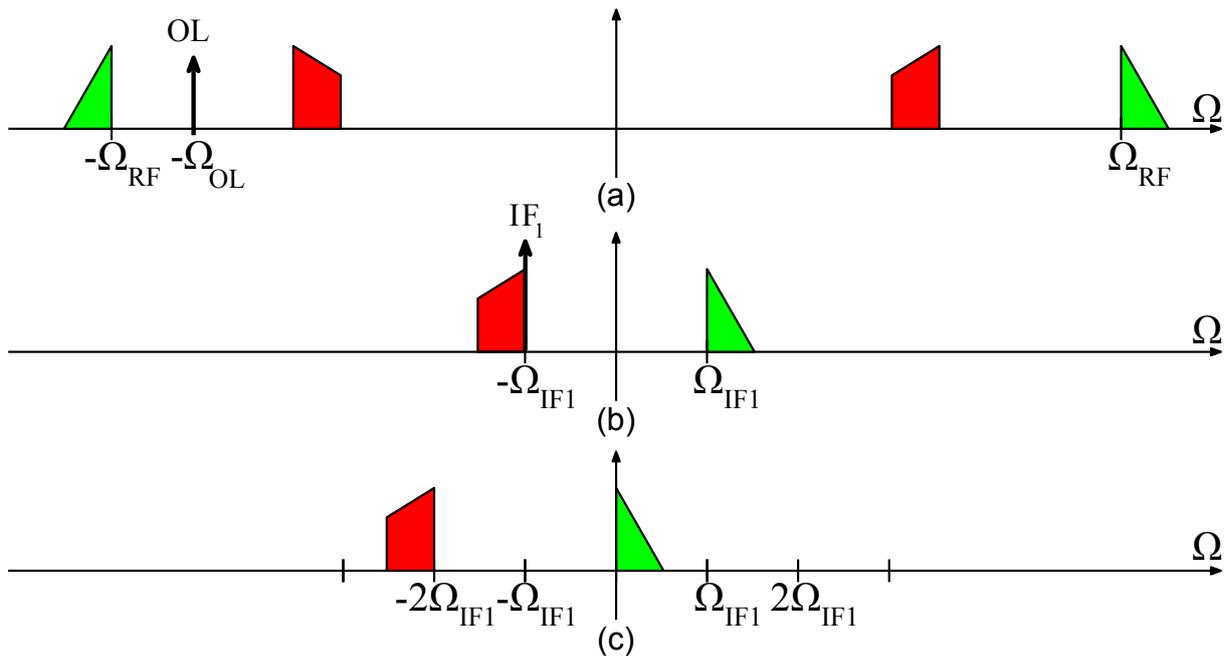


Figura 3.4: Representação gráfica da demodulação em dupla quadratura através do processamento de sinal. Os deslocamentos são unilaterais de forma a garantir a rejeição do sinal imagem.

A Fig. 3.4 (a) representa o sinal de interesse em verde sobre Ω_{RF} , o sinal imagem em vermelho e a componente complexa em $-\Omega_{OL}$. O sinal de interesse cai exclusivamente no lado positivo do espectro sobre Ω_{IF_1} , e o sinal imagem cai sobre $-\Omega_{IF_1}$ (Fig. 3.4 (b)). Neste estágio, o sinal poderia ser recuperado usando um filtro complexo para rejeitar as frequências negativas e então deslocar o sinal até a banda base. Alternativamente, o sinal na frequência intermediária pode ser deslocado em frequência com uma outra conversão em quadratura, fazendo com que haja novamente um deslocamento unilateral na frequência para a esquerda. Neste caso, o sinal banda base

complexo se torna:

$$x_{BB}(t) = x_{mod}(t)e^{-j\Omega_{OL}t}e^{-j\Omega_{IF1}t}. \quad (3.7)$$

A resposta a esta operação é ilustrada na Fig. 3.4 (c). A partir deste resultado, são obtidos os sinais em fase e quadratura ao calcular as partes reais e imaginárias, respectivamente:

$$x_I(t) = \Re \{x_{BB}(t)\} = x_{mod}(t) [\cos(\Omega_{OL}t) \cos(\Omega_{IF1}t) - \sin(\Omega_{OL}t) \sin(\Omega_{IF1}t)], \quad (3.8)$$

$$x_Q(t) = \Im \{x_{BB}(t)\} = -x_{mod}(t) [\sin(\Omega_{OL}t) \cos(\Omega_{IF1}t) + \cos(\Omega_{OL}t) \sin(\Omega_{IF1}t)]. \quad (3.9)$$

A representação gráfica da transformada de Fourier de $x_I(t)$ e $x_Q(t)$ e do sinal imagem é ilustrada na Fig. 3.5. O espectro complexo é representado usando o eixo y para os números reais e o eixo z para os números imaginários.

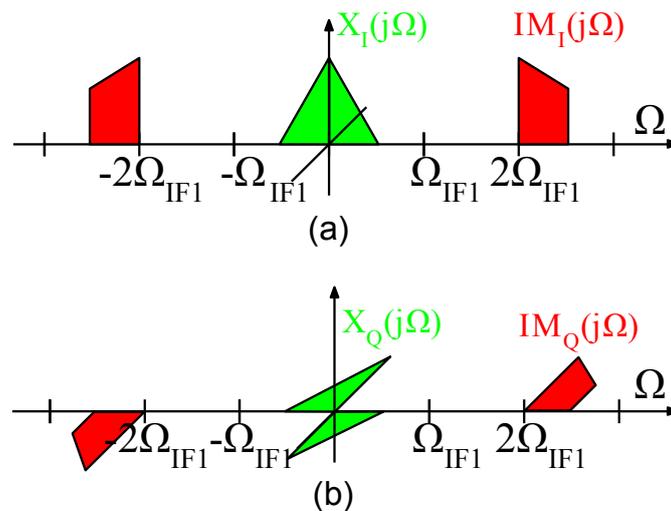


Figura 3.5: Transformadas de Fourier dos sinais em banda base da arquitetura de receptor com dupla quadratura com presença de sinal imagem. (a) Sinal na via I. (b) Sinal na via Q.

3.3 Amostragem

A amostragem de um sinal é um processo fundamental presente em arquiteturas baseadas em processamento discreto de sinais. Através de um circuito amostrador, é possível converter um sinal contínuo no domínio do tempo para o domínio discreto (HAYKIN, 2004). O sinal contínuo passa a ser representado por uma série de amostras do valor do sinal obtidas em intervalos periódicos no tempo. O sinal amostrado é dado por:

$$x[n] = x_c(nT), \quad (3.10)$$

onde T é o período de amostragem e n um número inteiro. A representação matemática de um sinal amostrador é uma sequência de impulsos de Dirac:

$$s(t) = \sum_{n=-\infty}^{\infty} \delta(t - nT), \quad (3.11)$$

$$S(j\Omega) = \frac{2\pi}{T} \sum_{k=-\infty}^{\infty} \delta(\Omega - k\Omega_s). \quad (3.12)$$

com $s(t)$ o sinal amostrador no tempo, e $S(j\Omega)$ a sua transformada de Fourier. A amostragem é dada pelo produto do sinal $x_c(t)$ pelo sinal amostrador $s(t)$ no domínio do tempo, ou por uma convolução no domínio da frequência:

$$X_s(j\Omega) = \frac{1}{2\pi} X_c(j\Omega) * S(j\Omega) = \frac{1}{T} \sum_{k=-\infty}^{\infty} X_c(j(\Omega - k\Omega_s)). \quad (3.13)$$

O sinal amostrado $X_s(j\Omega)$, através da convolução, resulta em uma somatória do sinal contínuo $X_c(j\Omega)$ deslocado em frequência em intervalos iguais à frequência de amostragem Ω_s . Este fenômeno é ilustrado na Fig. 3.6.

Da mesma maneira, os valores das amostras obtidas podem ser usados para re-

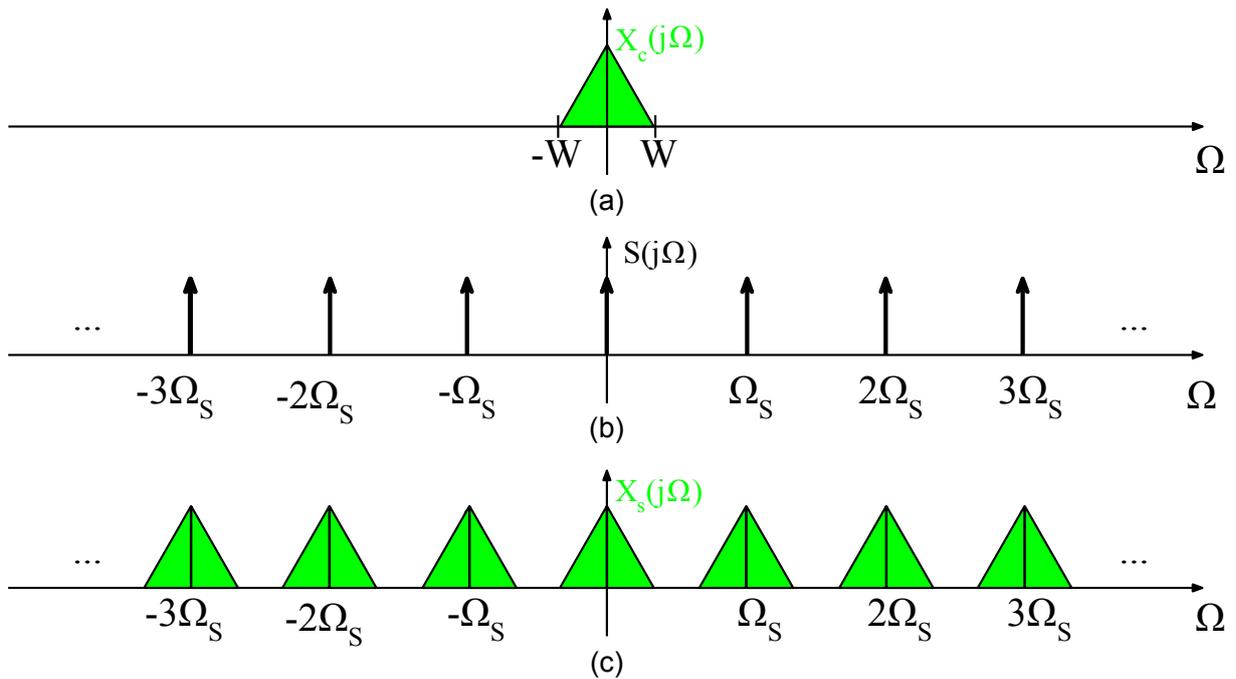


Figura 3.6: (a) Amplitude do espectro do sinal a ser amostrado. (b) Amplitude do espectro do sinal amostrador. (c) Amplitude do espectro do sinal amostrado.

construir o sinal original $x_c(t)$ através de um processo chamado interpolação ou filtragem de reconstrução. Para que isto seja possível, o sinal contínuo $x_c(t)$ deve ser limitado em banda com energia finita, ou seja, não possuir quaisquer componentes de frequências mais elevadas do que W hertz, onde W é a largura de banda de $x_c(t)$ (HAYKIN, 2004). Dessa maneira, a taxa mínima de amostragem necessária para descrever um sinal contínuo de maneira completa é conhecida como **taxa de Nyquist** e é igual à $\Omega_s > 2W$.

3.3.1 Superposição espectral

Na seção anterior, supõe-se que o espectro do sinal contínuo $x_c(t)$ é limitado em banda com energia finita, porém na prática, um sinal portador de informação não é estritamente limitado em banda. Ao ser amostrado, componentes do sinal em frequências acima do limite estabelecido pela taxa de Nyquist ($W > \Omega_s/2$) serão deslocados em regiões ocupadas pelo espectro do sinal amostrado. Ocorre um fenômeno

de superposição do espectro ilustrado na Fig. 3.7, também conhecido pelo termo em inglês *aliasing*. Outra forma de descrever este fenômeno é quando uma componente de alta frequência no espectro do sinal aparenta assumir a identidade de uma frequência mais baixa no espectro da versão amostrada. Neste caso, não será possível reconstruir o sinal original à partir das amostras.

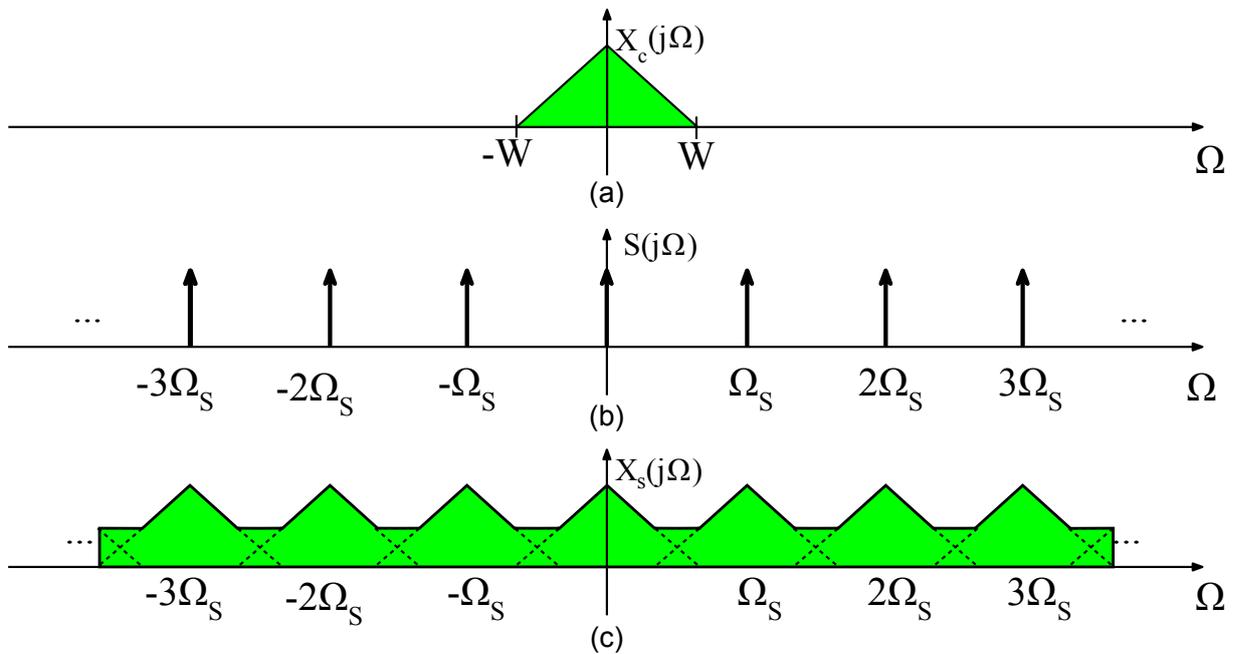


Figura 3.7: (a) Amplitude do espectro do sinal a ser amostrado. (b) Amplitude do espectro do sinal amostrador. Neste caso, $\Omega_s < 2W$. (c) Espectro do sinal amostrado com ocorrência da superposição do espectro.

Usam-se dois métodos práticos para evitar os efeitos da superposição espectral (HAYKIN, 2004). Primeiramente, o sinal a ser amostrado é filtrado por um filtro *anti-aliasing* com resposta em frequência passa-baixas antes da amostragem, de modo a atenuar as componentes de alta frequência não essenciais contidas nele. Em seguida, o sinal é amostrado a uma taxa ligeiramente mais elevada do que a taxa de Nyquist $2W$.

3.4 Subamostragem

O fenômeno explicado na Seção 3.3.1 pode ser usado propositalmente para amostrar um sinal em banda passante e ao mesmo tempo realizar um deslocamento em frequência. Esta técnica é conhecida como subamostragem ou amostragem em banda passante. Para garantir que a superposição espectral não cause interferência, a taxa de Nyquist deve ser aplicada para a largura de banda do sinal. O sinal amostrador é o mesmo definido na equação (3.12). O processo de amostragem é a multiplicação entre o sinal amostrador e o sinal de interesse, neste caso um sinal modulado situado em Ω_{RF} . O resultado, no domínio da frequência, é um série de deslocamentos em frequência para o sinal modulado:

$$X_S(j\Omega) = \frac{T}{2\pi} X_{mod}(j\Omega) * S(j\Omega) = \frac{1}{2} \sum_{k=-\infty}^{\infty} X_{mod}(j(\Omega - k\Omega_S)), \quad (3.14)$$

onde $X_{mod}(j\Omega)$ e $X_S(j\Omega)$ são os espectros do sinal modulado e do sinal amostrado, respectivamente. É possível observar que quando $|k\Omega_S| = |\Omega_{RF}|$, o sinal é deslocado para a banda base pela k -ésima harmônica do sinal amostrador (Fig. 3.8).

3.5 Subamostragem em quadratura

Considerando o sinal modulado em quadratura na equação (3.5), é possível deslocá-lo para banda base e separar as vias em fase e quadratura do sinal de entrada através da subamostragem em quadratura (SUN, 2006; BAGHERI et al., 2006). Para isto, o sinal modulado deve ser multiplicado por dois sinais amostradores que estão deslocados entre si por $T/4$. O sinal modulado no domínio da frequência é:

$$X_{mod}(j\Omega) = \frac{1}{2} \sum_{\substack{n=-1 \\ n \neq 0}}^1 X_I(j(\Omega - n\Omega_{RF})) + jnX_Q(j(\Omega - n\Omega_{RF})). \quad (3.15)$$

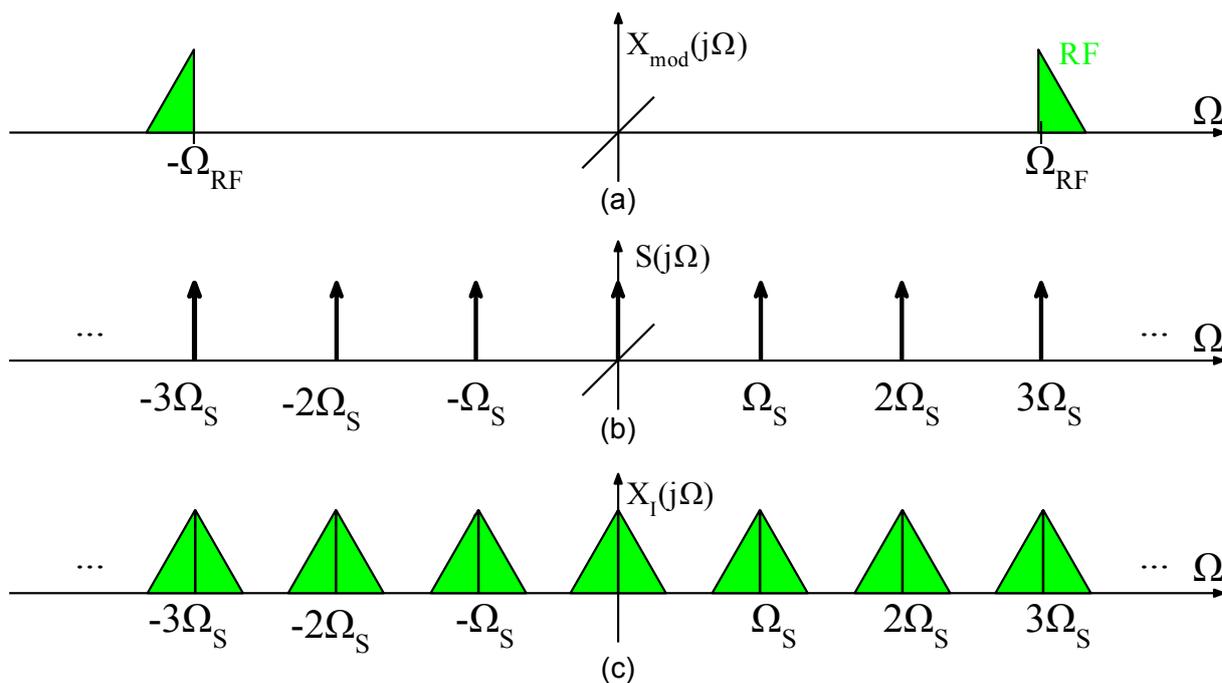


Figura 3.8: (a) Amplitude do espectro de um sinal modulado a ser amostrado. (b) Amplitude do espectro do sinal amostrador. (c) Espectro do sinal amostrado, ilustrando o deslocamento do sinal até banda base.

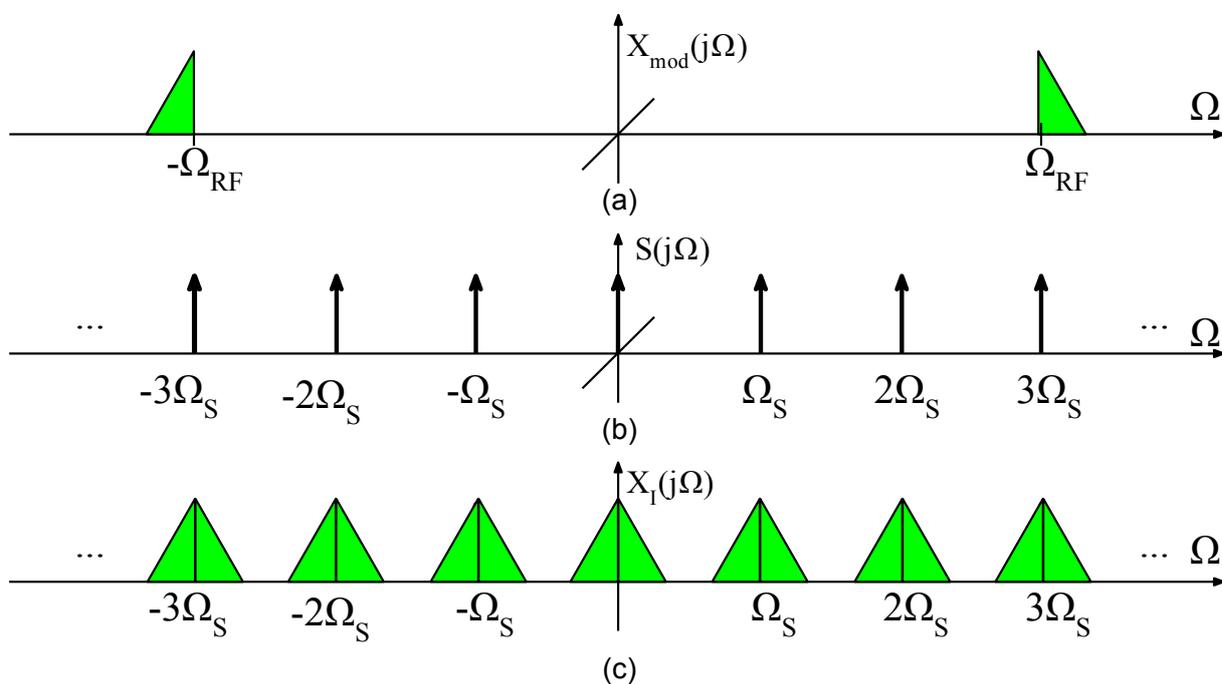


Figura 3.9: (a) Amplitude do espectro de um sinal modulado a ser amostrado. (b) Amplitude do espectro do sinal amostrador em fase $S(j\Omega)$. (c) Espectro do sinal amostrado (via I).

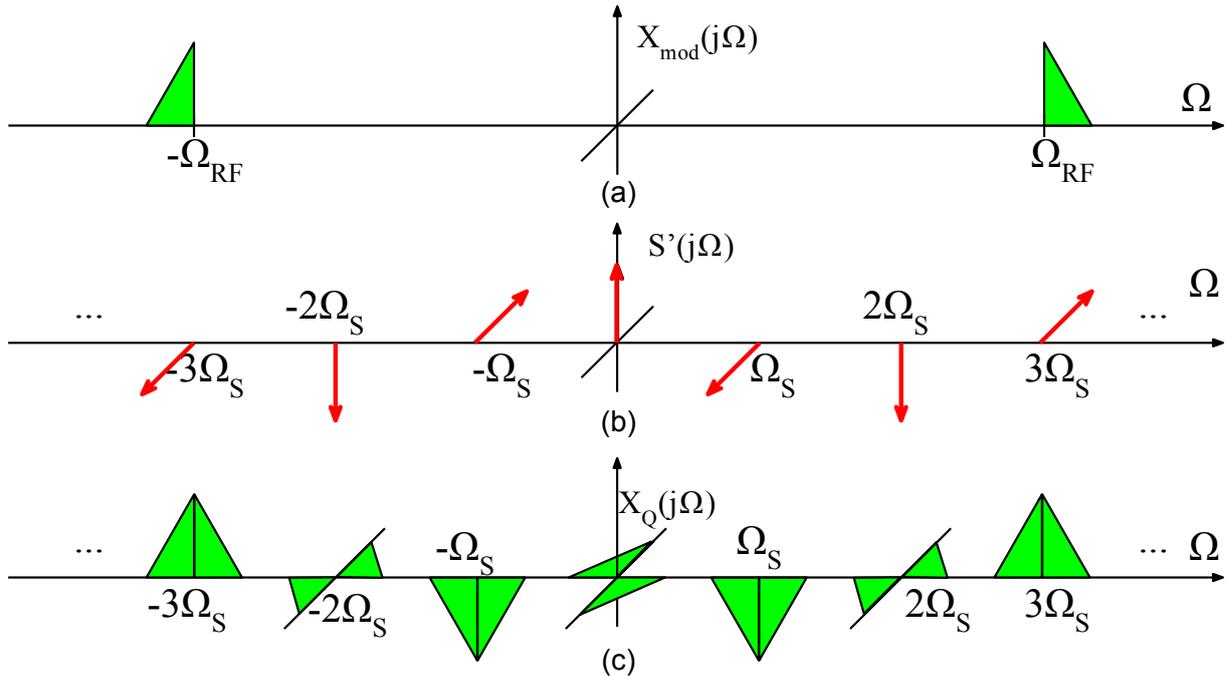


Figura 3.10: (a) Amplitude do espectro de um sinal modulado a ser amostrado. (b) Amplitude do espectro do sinal amostrador em quadratura $S'(j\Omega)$. (c) Espectro do sinal amostrado (via Q). A fase é acumulada a cada harmônica do sinal amostrador.

e o espectro do sinal amostrador deslocado no tempo:

$$S'(j\Omega) = \frac{2\pi}{T} \sum_{k=-\infty}^{\infty} \delta(\Omega - k\Omega_S) e^{-jk\frac{\pi}{2}}, \quad (3.16)$$

criando um deslocamento em fase igual à $-k\pi/2$ entre os impulsos de Dirac do amostrador. (Fig. 3.10 (b)), sendo k um número inteiro. Os sinais em fase e quadratura são distinguíveis se a k -ésima harmônica que converte o sinal para banda base é ímpar. Os sinais I e Q em banda base são obtidos através de:

$$X_I(j\Omega) = \frac{T}{2\pi} X_{mod}(j\Omega) * S(j\Omega) = \frac{1}{2} \sum_{k=-\infty}^{\infty} X_{mod}(j(\Omega - k\Omega_S)) \text{ for } |\Omega| \leq \frac{\Omega_S}{2}, \quad (3.17)$$

$$X_Q(j\Omega) = \frac{T}{2\pi} X_{mod}(j\Omega) * S'(j\Omega) = \frac{1}{2} \sum_{k=-\infty}^{\infty} X_{mod}(j(\Omega - k\Omega_S)) e^{-jk\frac{\pi}{2}} \text{ for } |\Omega| \leq \frac{\Omega_S}{2}. \quad (3.18)$$

As Fig. 3.9 e 3.10 ilustram o processo de subamostragem das via I e Q respectivamente. O sinal modulado a ser amostrado está representado na Fig. 3.9 (a), o sinal amostrador em fase na Fig. 3.9 (b) e o sinal amostrado na Fig. 3.9 (c). Da mesma maneira para a via Q, o sinal modulado está representado na Fig. 3.10 (a), o sinal amostrador em quadratura na Fig. 3.10 (b) e o sinal amostrado na Fig. 3.10 (c). Para a via Q, nota-se que a fase é acumulada a cada harmônica do sinal amostrador $S'(j\Omega)$.

3.6 Subamostragem em dupla quadratura

O princípio desta arquitetura é alinhar as vantagens de um receptor com dupla quadratura com o processamento de sinal presente em arquiteturas no tempo discreto. Para isto, a demodulação é feita com um processo de subamostragem com dupla quadratura. O primeiro deslocamento em frequência é o mesmo feito na subamostragem em quadratura descrito em na Seção 3.5, porém o sinal resultante é situado em uma frequência intermediária, $|\Omega_{RF}| - |k\Omega_S| = |\Omega_{IF1}|$ (Fig 3.11). O segundo deslocamento em frequência é um produto analógico no tempo discreto entre os sinais amostrados das vias I e Q com um sinal seno e cosseno discreto, através de um amplificador de ganho variável no tempo. (Fig. 3.12). Como a fase do amostrador da equação (3.16) é acumulada a cada harmônica, a diferença de fase para cada harmônica ímpar pode ser tanto -90° (harmônicas $N = 1 + 4M$, M inteiro) ou $+90^\circ$ (harmônicas $N = 3 + 4M$, M inteiro). Os sinais I e Q amostrados são descritos pelas equações a seguir:

$$x_{Is\pm 90^\circ}(t) = \Re \{ x_{mod}(t) [s(t) \pm js'(t)] e^{-j\Omega_{IF1}t} \}, \quad (3.19)$$

$$x_{Qs\pm 90^\circ}(t) = \mathfrak{S} \{ x_{mod}(t) [s(t) \pm js'(t)] e^{-j\Omega_{IF1}t} \}. \quad (3.20)$$

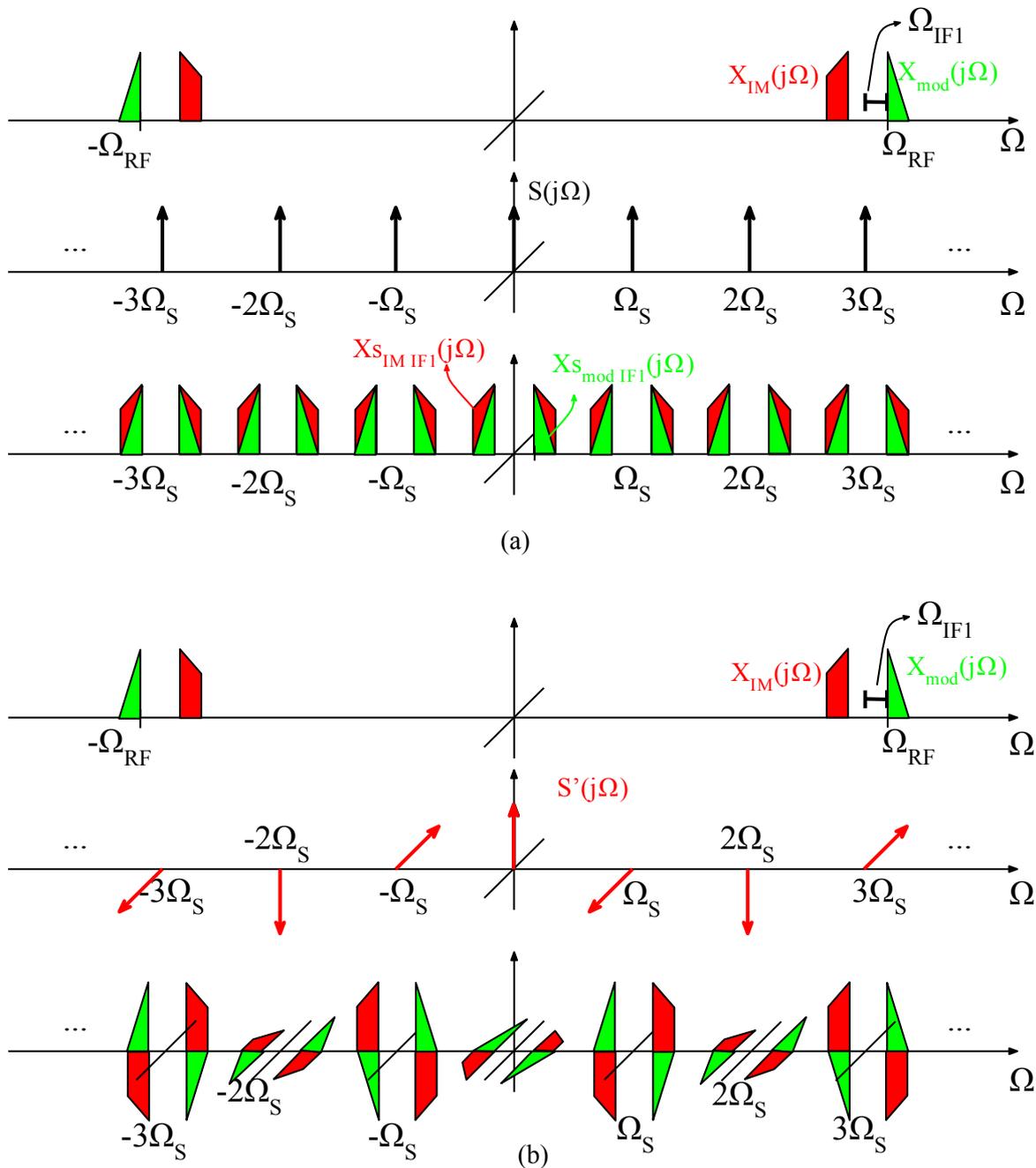


Figura 3.11: Deslocamentos em frequência das vias em fase (a) e quadratura (b) em um processo de subamostragem em direção a uma frequência intermediária Ω_{IF1} , e considerando a presença de um sinal imagem.

que são comparáveis às equações (3.8) e (3.9), onde a combinação dos amostradores deslocados no tempo substituem o LO e o primeiro misturador. Os sinais de tempo

discreto para I e Q em banda base ficam:

$$x_{I\pm 90^\circ}[n] = x_{mod}(nT) \cos(\Omega_{IF1}nT) \pm x_{mod}(nT - T/4) \text{sen}(\Omega_{IF1}(nT - T/4)). \quad (3.21)$$

$$x_{Q\pm 90^\circ}[n] = \mp x_{mod}(nT - T/4) \cos(\Omega_{IF1}nT - T/4) + x_{mod}(nT) \text{sen}(\Omega_{IF1}(nT)). \quad (3.22)$$

Na Fig. 3.11, a terceira harmônica da frequência de amostragem desloca o sinal para Ω_{IF1} . A Fig. 3.12 mostra a demodulação do sinal em fase. É evidente que ao somar o resultado da Fig. 3.12(a) com o resultado da Fig. 3.12(b) o sinal de interesse é combinado construtivamente enquanto que o sinal imagem na banda base é eliminado. Ao inverter o sinal, o sinal imagem é demodulado no lugar.

3.7 Especificações do receptor

O receptor é caracterizado através de um conjunto de parâmetros, os quais devem atingir o desempenho mínimo exigido por uma norma. Os principais parâmetros abordados neste trabalho são a sensibilidade, figura de ruído, linearidade e bloqueio de sinais interferentes.

3.7.1 Ruído e sensibilidade

Qualquer sistema real possui ruído inerente. O ruído de um sistema, neste caso um receptor, pode ser medido de maneiras diferentes. Em sistemas de comunicação, a métrica mais utilizada é a figura de ruído (NF). A figura de ruído é definida como a razão em decibéis (dB) do ruído total do sistema pelo ruído que estaria presente caso este não fosse ruidoso, mas tivesse um ruído de entrada equivalente a uma fonte com temperatura $T = 297$ K. Este cálculo também pode ser feito conhecendo a relação

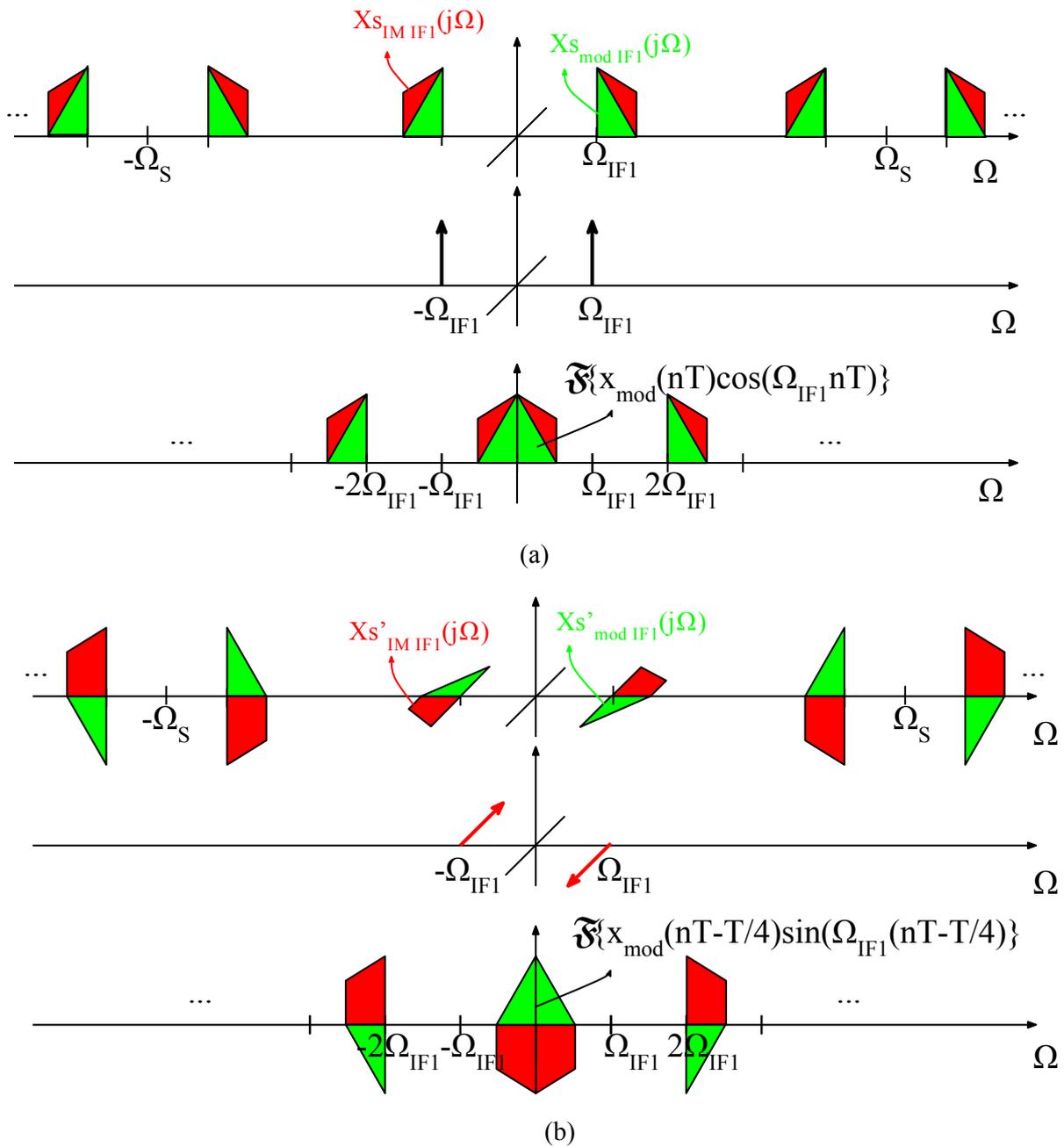


Figura 3.12: Deslocamentos em frequência feitos por um cosseno (a) e seno (b) na frequência intermediária Ω_{IF1} para demodular o sinal em fase, na presença de um sinal imagem.

sinal-ruído (SNR) na entrada e na saída do sistema:

$$SNR = P_S/P_N, \quad (3.23)$$

sendo P_S a potência do sinal e P_N a potência do ruído. A razão da relação sinal-ruído na entrada SNR_i à relação sinal-ruído na saída SNR_o é chamada de fator de ruído (F):

$$F = \frac{SNR_i}{SNR_o} = \frac{P_{S_i}/P_{N_i}}{P_{S_o}/P_{N_o}}. \quad (3.24)$$

A figura de ruído do sistema é o fator de ruído representado em decibéis, com a seguinte forma:

$$NF = 10 \log F = 10 \log \frac{SNR_i}{SNR_o}. \quad (3.25)$$

A figura de ruído pode ser entendida como uma medição da degradação da relação sinal-ruído provocada por um sistema.

A sensibilidade é definida como a potência mínima de sinal detectável para obter uma taxa de erro de *bits* (BER) estipulada. Para esta taxa de erros, é calculado uma relação de sinal-ruído mínima. No receptor, a figura de ruído máxima NF_{rx} é a diferença entre a sensibilidade e a relação sinal-ruído mínima com o ruído térmico presente na banda do sinal. Esta relação é expressa por (GU, 2005):

$$NF_{rx} = P_{S_{dBm}} - SNR_{min} - 10 \log(kT \cdot BW_{CH}) - 30, \quad (3.26)$$

onde $P_{S_{dBm}}$ é o nível de sensibilidade em dBm, SNR_{min} é a relação sinal-ruído mínima em dB para que o sistema respeite uma taxa de erro de *bits* (BER) determinada, k é a constante de Boltzmann, T é a temperatura em Kelvin e BW_{CH} é a largura de banda do sinal.

3.7.2 Linearidade

A linearidade é uma medição importante do desempenho de um receptor. Um amplificador não-linear irá produzir harmônicas dos sinais amplificados na entrada. As harmônicas de segunda e terceira ordem acabam caindo geralmente fora da banda, e por isso, são fáceis de filtrar. Porém, quando há mais de um sinal de entrada, a não-linearidade irá provocar uma mistura destes sinais dentro da banda, o que é conhecido como produto de intermodulação. Este problema pode ser facilmente observado através de um teste com dois sinais próximos (geralmente dois tons). A interferência entre os dois sinais causada pelo sistema caracteriza o nível de distorção do produto de intermodulação (*IMD*). A métrica mais utilizada para estimar a não-linearidade do sistema é baseada no nível de distorção de terceira ordem, o qual é representado pelo ponto de interseção de terceira ordem (*IP3*). O ponto de interseção de terceira ordem é definido teoricamente como o ponto de interseção da extensão linear da saída fundamental do sinal com a reta do produto de intermodulação de terceira ordem (*IMD3*). Tal representação é mostrada na Fig. 3.13. O valor no eixo vertical do ponto de interseção de terceira ordem é chamado de *ponto de interseção de terceira ordem de saída (OIP3)* e o valor no eixo horizontal de *ponto de interseção de terceira ordem de entrada (IIP3)*. No projeto de receptores, a métrica mais usada é o *IIP3*. Uma aproximação analítica para calcular o valor de *IIP3* é dada por (GU, 2005):

$$IIP3_{rx\,dBm} = \frac{1}{2}(3P_{I\,dBm} - IMD3_{dBm}), \quad (3.27)$$

sendo P_I o nível de potência do sinal interferente na entrada em dBm. Caso a margem M seja toda ocupada por distorção de terceira ordem, o valor da intermodulação *IMD3* será:

$$IMD3 = 10 \log(10^{P_s + M10} - 10^{\frac{P_s}{10}}) - SNR_{min}. \quad (3.28)$$

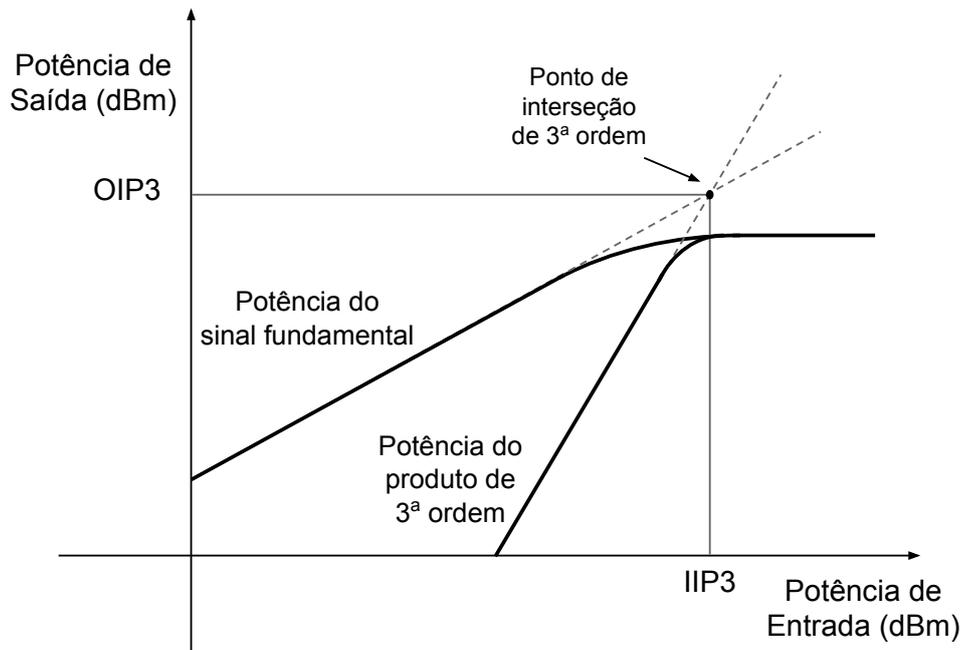


Figura 3.13: Demonstração do ponto de interseção de terceira ordem no gráfico de potência de saída pela potência de entrada de um sistema não-linear.

3.7.3 Magnitude de erro vetorial

Outra forma de caracterizar o desempenho de um receptor é através da análise da constelação de símbolos demodulados. A métrica usada é a magnitude de erro vetorial (EVM), calculando o valor eficaz da diferença de posição na constelação dos símbolos demodulados com a posição dos símbolos ideais. É calculada a média da soma das diferenças sobre um alto número de símbolos. O valor do EVM é dado como um percentual da potência média por símbolo da constelação. O cálculo da magnitude de erro vetorial é dado matematicamente por (FORESTIER et al., 2004):

$$EVM_{RMS} = \frac{\frac{1}{N} \sum_{n=1}^N |S_n - S_{0,n}|^2}{\frac{1}{N} \sum_{n=1}^N |S_{0,n}|^2}, \quad (3.29)$$

onde S_n é um vetor que indica a posição do símbolo recebido e $S_{0,n}$ é vetor que corresponde ao ponto na constelação mais próximo de S_n que representa a posição ideal de um símbolo. A subtração destes pontos é chamado de erro vetorial (Fig. 3.7.3).

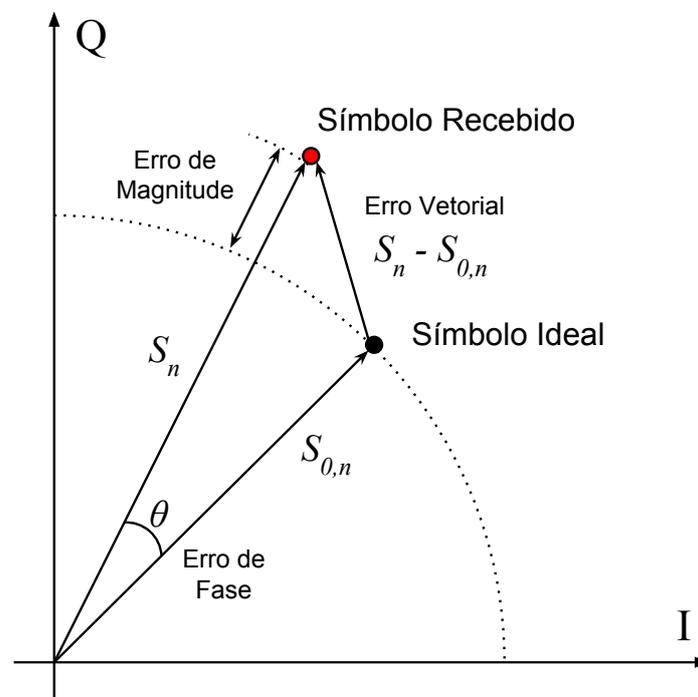


Figura 3.14: Representação cartesiana do erro vetorial usado para cálculo do *EVM*.

CAPÍTULO 4

A ARQUITETURA PROPOSTA

Neste trabalho, uma arquitetura de receptor baseada em amostragem em tensão na banda passante (subamostragem) foi utilizada. Da mesma maneira de que em (STASZEWSKI et al., 2004), a amostragem é feita ao nível RF juntamente com o deslocamento em frequência. Como em (HERAGU; RUFFIEUX; ENZ, 2013), um alto fator de subamostragem foi escolhido, reduzindo significativamente o consumo de energia na síntese da frequência. Soluções multi-banda ((BAGHERI et al., 2006; CHEN; HASHEMI, 2014; TOHIDIAN; MADADI; STASZEWSKI, 2017)) podem ser obtidas explorando diferentes taxas de subamostragem, demodulando bandas em diferentes múltiplos da frequência de amostragem. O trabalho em (CHENG et al., 2014) é considerado como uma solução possível para o filtro de *anti-aliasing* com um fator de qualidade moderado e banda reconfigurável. A arquitetura é baseada na dupla conversão em quadratura com baixa frequência intermediária (*Low-IF*), mas no tempo discreto. O valor de frequência de amostragem fixo resulta em uma frequência intermediária IF1 variável. O deslocamento para banda base é feito através de um amplificador com ganho variável no tempo (TVGA), o qual emula as ondas seno e cosseno na frequência intermediária IF1. Este amplificador é controlado com um número “ n ” de *bits* e os valores das amplitudes do seno e cosseno são pré-calculados e armazenados em uma *Look-Up Table* (LUT). Como resultado, não há necessidade de uma síntese variável de frequência e de misturadores clássicos para demodular e digitalizar o sinal. Como a taxa de símbolo para cada padrão é diferente na ordem de kHz, uma conversão da frequência de amostragem não-inteira, ou alguma técnica de sincronização dos símbolos será necessária, porém não é abordada neste trabalho.

4.1 Diagrama de blocos do receptor proposto e funções de conversão e demodulação

O diagrama de blocos do receptor é representado na Fig. 4.1. Um filtro no *front-end* antecede o amplificador de baixo ruído limitando a banda do sinal de entrada. Para aplicações multibanda, um LNA com alta linearidade pode ser aplicado sem a presença do filtro. O LNA fornece ganho suficiente para mascarar as figuras de ruído dos blocos subsequentes. O LNA tem um carga sintonizada em frequência, o qual funciona como *anti-aliasing* para o ruído. Esta resposta do amplificador em conjunto com o filtro RF garante o *anti-aliasing* de um sinal interferente. Em sequência, dois circuitos *Sampler-and-Hold* são comandados por sinais de relógio em quadratura, os quais podem ser relacionados à $s(t)$ e $s'(t)$ nas equações (3.19) e (3.20), respectivamente. Uma frequência de amostragem fixa é usada. Uma vez que o sinal está em Ω_{IF1} , a dupla quadratura é garantida com o produto do sinal pelo cosseno e seno implementados pelos quatro amplificadores de ganho variável. Um outro amplificador de ganho variável (VGA) segue o sinal já em banda base, fornecendo ganho em tensão suficiente para os conversores analógico-digital.

A arquitetura foi modelada usando a ferramenta *Advanced Design System (ADS)*, onde uma vasta biblioteca para geração de sinais de modulação estão disponíveis. A funcionalidade e o modelo comportamental de cada bloco são discutidos nas seções a seguir.

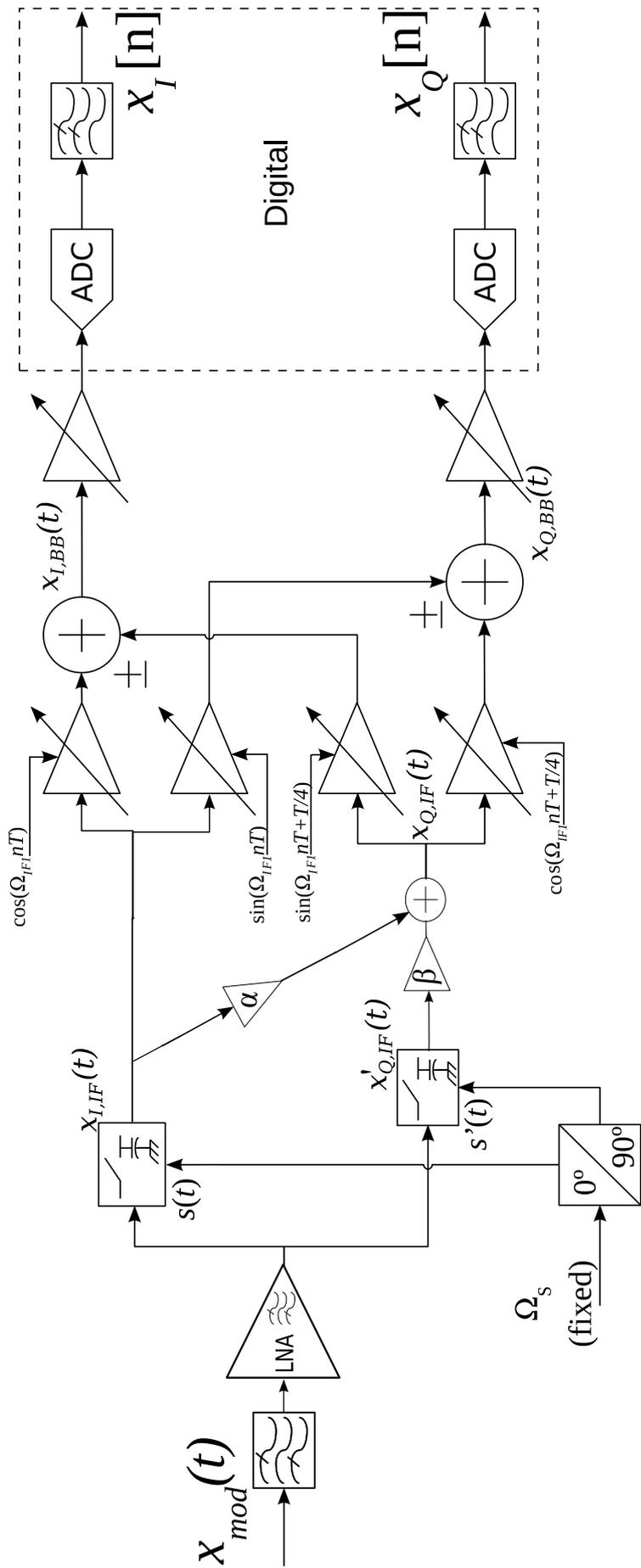


Figura 4.1: Diagrama de blocos da arquitetura de subamostragem com dupla quadratura.

4.2 Front-end

No *front-end*, um filtro RF é necessário para rejeitar sinais interferentes. Por exemplo, o padrão LTE transmite um sinal com nível de 23 dBm no *uplink* (ETSI 3GPP, 2014). Um receptor banda larga teria que lidar com tal nível de potência. O filtro RF é modelado como um filtro Chebyshev de quarta ordem, com 0,5 dB de *ripple*, 80 MHz de largura de banda e 2 dB de perda. O amplificador de baixo ruído tem um alto ganho e baixo ruído, porém uma linearidade moderada. Ao relaxar o fator de linearidade IIP3, é esperado que este opere em baixa potência. O modelo comportamental é baseado em uma fonte de ruído, seguida de uma função polinomial com ganho. A carga sintonizada em frequência para o amplificador é o filtro com fator de qualidade aprimorado estudado em (CHENG et al., 2014). Esta carga é modelada como um filtro linear sem ruído de segunda ordem, com frequência central f_0 e fator de qualidade Q . A Fig. 4.2 mostra os blocos comportamentais que implementam o *front-end*.

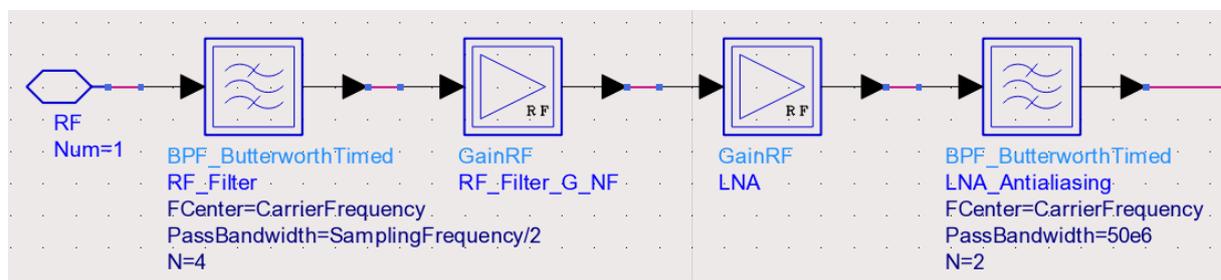


Figura 4.2: Modelo comportamental do *front-end* na ferramenta ADS.

4.3 Circuito amostrador em quadratura

O circuito amostrador trata-se de um par *sample-and-hold*, onde o modelo considera uma chave com uma resistência com dois modos de operação, R_{on} e R_{off} conectados a uma capacitor de amostragem C_H . Uma fonte de ruído foi adicionada à chave e é proporcional à R_{on} . A não-linearidade da chave tem origem na variação da resistência R_{on} , que é proporcional à tensão de da porta do transistor MOS, V_{gs} . No modelo, este

comportamento é calculado de forma polinomial proporcional ao valor do IIP3 do bloco (usando o bloco comportamental *GainRF* disponível na ferramenta ADS), ilustrado na Fig. 4.3.

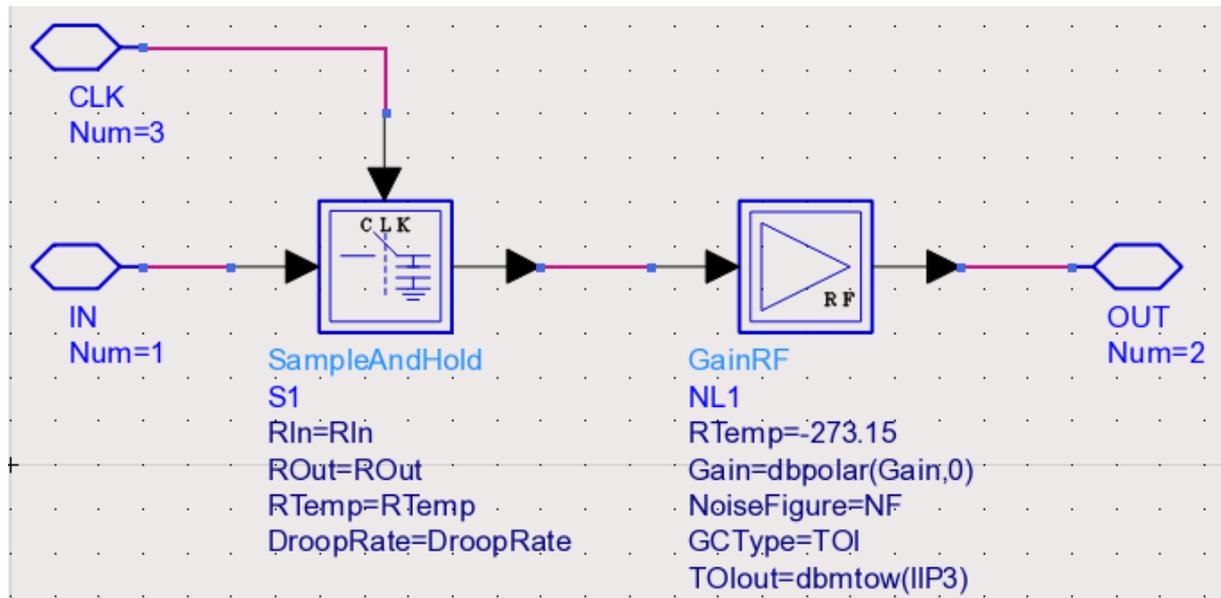


Figura 4.3: Modelo comportamental do circuito *sample-and-hold* na ferramenta ADS. O ruído e a não linearidade do bloco é modelado com o uso do bloco *GainRF*.

O sinal de relógio em quadratura é gerado a partir de um sinal de relógio de referência com o dobro da frequência de amostragem e dois circuitos contadores, um com detecção na borda de subida do sinal de entrada, e o outro na borda de descida. Dessa maneira, se obtém dois sinais de relógio com uma diferença de período de $T/4$. O erro de fase entre as vias I e Q é modelado como um atraso no contador da via Q.

4.3.1 Figura de ruído do amostrador em banda passante

Um estudo detalhado sobre o fator de ruído de circuitos amostradores é feito em (ERIKSSON; TENHUNEN, 1999), o qual é descrito como:

$$F_{sh} = \frac{2(1 + (2\pi f_c)^2 R_{on}^2 C_H^2)}{f_s C_H R_S}, \quad (4.1)$$

onde f_c é a frequência da portadora do sinal a ser amostrado, R_{on} é a resistência

da chave fechada do circuito *sample-and-hold*, C_H é a capacitância de retenção, e R_S é a resistência da fonte (geralmente 50Ω). Aumentar o valor da capacitância C_H contribui com a redução do ruído (pelo denominador), porém também reduz o sinal (pelo numerador). Um valor ótimo para C_H estabelece a largura de banda do circuito (-3 dB) igual à f_c .

$$C_H = \frac{1}{2\pi f_c R_{on}}. \quad (4.2)$$

O ruído existente antes da etapa de amostragem sofre o fenômeno de *aliasing*, onde o espectro é “dobrado” para dentro da banda de Nyquist aumentando o nível de ruído dentro da banda de interesse. Uma análise no impacto do *aliasing* foi feita em (CHENG et al., 2014), onde foi considerado o uso de um filtro passa-faixa de segunda ordem antecedendo a amostragem, com fator de qualidade Q e frequência central f_0 . Nesta análise, foi considerado que a largura de banda do sinal é pequena quando comparada à frequência de amostragem, de tal modo que as regiões de *aliasing* são multiplicadas por um único ganho que é calculado no centro desta região. Ao estender este resultado para calcular o fator de *aliasing* para qualquer razão entre frequência de amostragem e largura de banda do sinal, obtém-se a seguinte expressão:

$$\lambda = \sum_{k=-\infty}^{\infty} \frac{\int_{\Omega_0+k\cdot\Omega_s-\frac{BW_{CH}}{2}}^{\Omega_0+k\cdot\Omega_s+\frac{BW_{CH}}{2}} |G(\Omega)|^2 d\Omega}{\int_{\Omega_0-\frac{BW_{CH}}{2}}^{\Omega_0+\frac{BW_{CH}}{2}} |G(\Omega)|^2 d\Omega}, \quad (4.3)$$

onde $G(\Omega)$ é a resposta em frequência do filtro de *anti-aliasing*, BW_{CH} é a largura de banda do canal em radianos.

O módulo ao quadrado da resposta em frequência do filtro, $|G(\Omega)|^2$, é dado por:

$$|G(\Omega)|^2 = \frac{1}{1 + Q^2 \left(\frac{\Omega}{2\pi f_0} - \frac{2\pi f_0}{\Omega} \right)^2}. \quad (4.4)$$

Apesar que um resultado analítico é derivado para as integrais na equação (4.3) e a função do filtro da equação (4.4), foram feitas simulações com resultados numéricos para avaliar o impacto do *aliasing* no sistema.

4.4 Amplificador de ganho variável

O amplificador de ganho variável no tempo (TVGA) consiste em $n - 1$ amplificadores de transcondutância em paralelo com um estágio inversor. Os estágios de ganho são ponderados em potência de dois. Esta combinação forma uma resolução de ganho variável de n bits.

Os valores do seno e cosseno nos barramentos que controlam os amplificadores são calculados previamente à seleção do canal e são armazenadas em tabelas (*look-up tables/LUT*), as quais são lidas em um laço. O tamanho da LUT depende da resolução de frequência para Ω_{IF_1} :

$$K = \frac{f_S}{\Delta_{IF_1}}, \quad (4.5)$$

onde Δ_{IF_1} é a menor distância entre dois canais de um padrão. Os valores do seno ou cosseno podem ser obtidos a partir de uma mesma LUT começando a leitura a partir de um ponto inicial diferente proporcional à diferença de fase. Mesmo assim, duas LUTs são necessárias, visto que os valores de seno e cosseno devem ser calculados para os instantes nT e $nT - T/4$ para a via em fase e em quadratura respectivamente (demonstrado nas equações 3.21 e 3.22). O sistema necessita de um conjunto de quatro TVGAs, como ilustrado na Fig. 4.4.

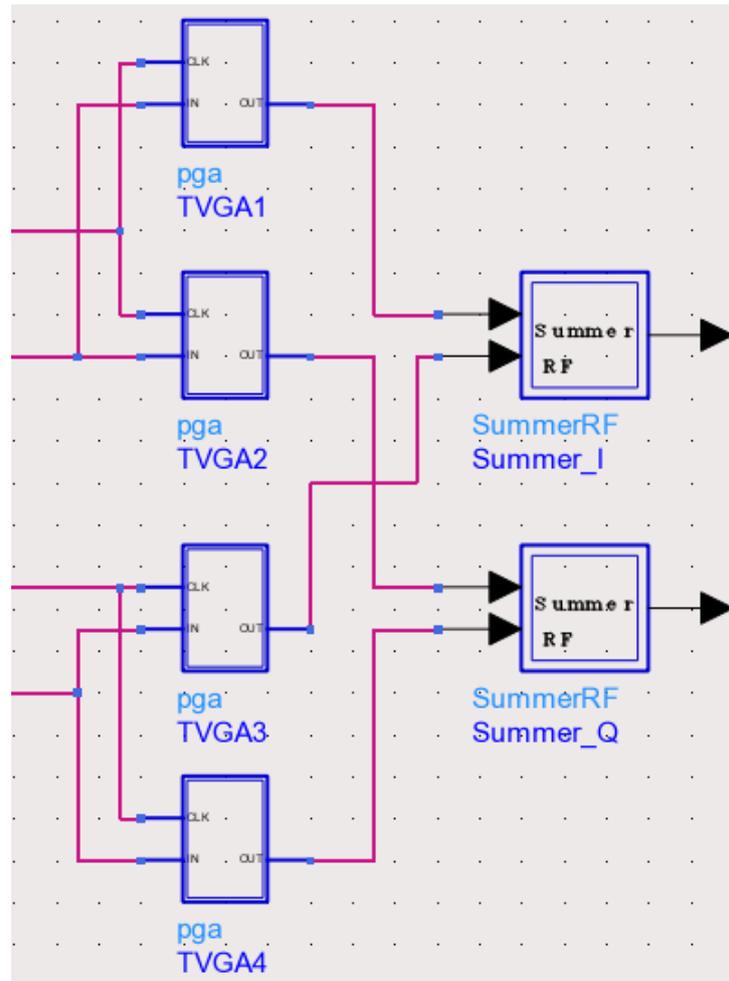


Figura 4.4: Conjunto de amplificadores de ganho variável no tempo. A saída de cada amplificador é combinada de forma a obter o sinal em banda base das vias I e Q.

4.4.1 Efeito da quantização do cosseno e seno na frequência intermediária IF1

Como descrito na Seção 4.4, o TVGA tem um número limitado de níveis de ganho, os quais quantizam os sinais seno e cosseno criadas para Ω_{IF_1} . Esta quantização cria harmônicas de Ω_{IF_1} que podem causar o deslocamento de um sinal indesejado à banda base. As harmônicas aparecem devido à natureza periódica do erro de quantização, e dependem da razão entre a frequência de amostragem e da frequência intermediária Ω_{IF_1} . A Fig. 4.5 mostra a Transformada Rápida de Fourier do sinal complexo com $f_{LO} = IF_1$ gerado e a aparição de harmônicas para $n = 5 \text{ bits}$ e $f_s/IF_1 = 8$. É possível observar a diferença da amplitude entre os impulsos de Dirac em Ω_{IF_1} e

$-\Omega_{IF_1}$ de aproximadamente 43 dB, limitando a rejeição de imagem.

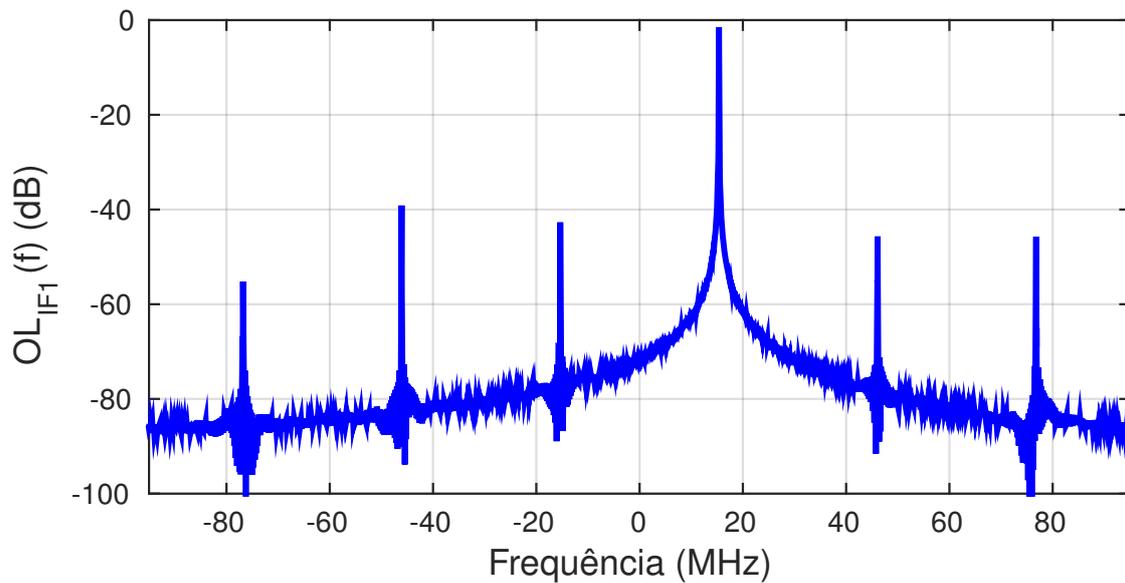


Figura 4.5: Espectro da exponencial complexa em Ω_{IF_1} , $n = 5$ bits, $f_s/IF_1 = 8$

A solução presente até o momento tem sido aumentar o número de *bits* do TVGA e aprimorar a quantização do sinal selecionando um método de arredondamento (*floor*, *round*, *ceil*) que resulte no menor acréscimo de harmônicas. Outra estratégia é atenuar a periodicidade do erro aumentando o tamanho da LUT e forçando erros diferentes a cada ciclo, semelhante à malha de captura de fase com um contador não inteiro (RHEE et al., 2013).

4.5 Erro de descasamento de ganho e fase entre as vias I e Q e meios de compensação

O maior obstáculo da arquitetura com baixa frequência intermediária é o sinal imagem, pois a frequência intermediária é baixa demais para separar a imagem do sinal de interesse com o uso de um filtro passa-faixas em dispositivos móveis (GU, 2005). A Figura 4.6 apresenta a rejeição de imagem máxima possível para os valores de descasamento de fase (em graus) e de ganho (em decibéis). Cada curva representa

uma certa resposta de rejeição de imagem de 25dB a 60 dB. Para uma certa diferença de amplitude entre as vias I e Q, a rejeição de imagem não é muito sensível à mudança de fase e vice-versa.

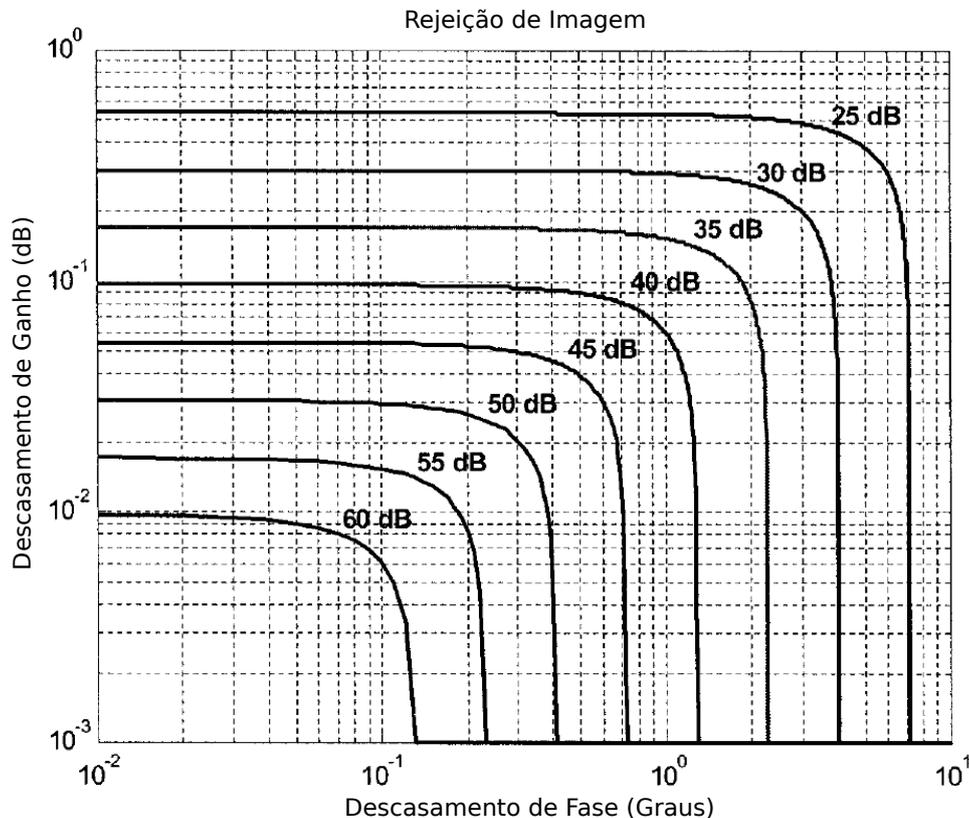


Figura 4.6: Resposta à rejeição imagem em função da diferença de amplitude e fase das vias I e Q de um receptor.

Para esta arquitetura, o descasamento em ganho e fase das vias I e Q determina a máxima rejeição de imagem. A eficácia do receptor baseado em subamostragem com dupla quadratura depende da diferença de fase dos sinais amostradores apresentados na Fig. 3.11 e da diferença de fase entre os sinais seno e cosseno sintetizados na Fig. 3.12. Efetivamente, qualquer componente analógico pode contribuir para o desequilíbrio entre as vias I e Q (VALKAMA; RENFORS; KOIVUNEN, 2001). A k -ésima harmônica da frequência de amostragem $s_k(t)$ pode ser vista como uma exponencial complexa em kf_s , que desloca o sinal para Ω_{IF_1} . Se existir algum erro de atraso Δ_t entre os instantes de amostragem e um desequilíbrio no ganho dos amostradores, este oscilador complexo pode ser modelado como (VALKAMA; RENFORS; KOIVUNEN,

2001):

$$s_k(t) = \cos(2\pi k f_s t) - jg \sin(2\pi k f_s (t - \Delta_t)). \quad (4.6)$$

Reorganizando a equação (4.6) como duas exponenciais complexas, obtém-se:

$$s_k(t) = K_1 e^{-j2\pi k f_s t} + K_2 e^{j2\pi k f_s t}, \quad (4.7)$$

onde K_1 e K_2 são dados por:

$$K_1 = (1 + g e^{j2\pi k f_s \Delta_t})/2, \quad (4.8)$$

$$K_2 = (1 - g e^{-j2\pi k f_s \Delta_t})/2. \quad (4.9)$$

O componente em $-j2\pi k f_s t$ desloca o sinal para banda base, mas o componente em $j2\pi k f_s t$ desloca o sinal imagem para banda base. Assim sendo, a rejeição do sinal imagem é dada pela seguinte razão:

$$\Delta_{IM} = |K_1|^2 / |K_2|^2 = \frac{1 - 2g \cos(2\pi k f_s \Delta_t) + g^2}{1 + 2g \cos(2\pi k f_s \Delta_t) + g^2}. \quad (4.10)$$

O efeito de g e Δ_t na rejeição do sinal imagem pode ser pós-compensada por uma transformação linear do sinal em Ω_{IF1} , considerando o caminho em fase como referência e o caminho em quadratura a ser compensado (ver Fig. 4.1):

$$X_{Q-IF}(t) = \alpha \cdot X_{I-IF}(t) + \beta \cdot X'_{Q-IF}(t), \quad (4.11)$$

onde os ganhos α e β são:

$$\alpha = 1/(g \cos(-2\pi k f_s \Delta_t)), \quad (4.12)$$

$$\beta = \tan(-2\pi k f_s \Delta_t). \quad (4.13)$$

Os erros g e Δ_t podem ser considerados estáticos e relacionados ao processo de fabricação, tal como tempos diferentes de propagação vindo de diferentes comprimentos de percurso no leiaute do circuito ou diferenças nas capacitâncias de retenção. Um modo de calibração pode ser previsto usando sinais conhecidos como preâmbulo.

Como no primeiro estágio de deslocamento de frequência há uma preocupação com o erro de fase das vias I e Q, o TVGA pode introduzir o mesmo tipo de erro para o segundo estágio. Este erro pode ser modelado da mesma maneira e ser compensado de forma digital.

CAPÍTULO 5

DIMENSIONAMENTO DA ARQUITETURA PARA AS NORMAS LTE E IEEE802.11G E VALIDAÇÃO EM SIMULAÇÃO SISTÊMICA

5.1 Especificações

Os vários aspectos da implementação do circuito serão analisados à nível sistema diante das especificações dos padrões de comunicação LTE (ETSI 3GPP, 2014) e IEEE802.11g (IEEE, 2012). Ambas normas foram escolhidas devido à disponibilidade de bibliotecas de geração e análise de sinal na ferramenta ADS e também pela ampla documentação publicada para tais. São levados em consideração o plano de frequência, ruído, linearidade e rejeição de sinal imagem. Para cada aspecto, o padrão mais restrigente é considerado como referência, de modo que as limitações do circuito respeitem ambos os padrões.

5.1.1 Plano de frequência

O padrão LTE contém uma série de bandas de operação que vão de 870 MHz a 3,8 GHz. Além disso, a infraestrutura pode trabalhar com diferentes larguras de banda de canal, onde um número determinado de usuários podem ser alocados. Concentrando na parte de recepção, a portadora de $f_{RF} = 2110$ MHz foi considerada. O modo de operação escolhido tem uma taxa símbolo de $R_S = 7,68$ Msps com uma largura de banda $BW_{CH} = 5$ MHz. Quando uma frequência de amostragem de $f_s = 190$ MHz é utilizada, a 11^a harmônica irá realizar o deslocamento do sinal de interesse na portadora de 2,11 GHz para a frequência intermediária em $IF_1 = 20$ MHz. Quanto ao padrão WLAN IEEE802.11g, a banda ISM em 2,4 GHz é considerada (2,4 GHz a

Tabela 5.1: Sensibilidade, SNR e NF para os padrões em questão

	$P_{s_{dBm}}$	SNR_{min}	BW_{CH}	NF_{rx}
LTE	-90 dBm	8 dB	5 MHz	7 dB
IEEE802.11g	-65 dBm	25,3 dB	20 MHz	10,7 dB

2,48 GHz), mais especificamente a portadora em $f_{RF} = 2412$ MHz. A taxa símbolo e largura de banda são $R_S = 20$ Msps e $BW_{CH} = 20$ MHz respectivamente. Neste caso, a 13^a harmônica irá deslocar o sinal RF para a frequência intermediária $IF_1 = 58$ MHz.

5.1.2 Sensibilidade na recepção: análise do ganho e ruído

A figura de ruído máxima na recepção é a diferença entre a sensibilidade e a relação sinal-ruído mínima com o ruído térmico presente na banda do sinal, conforme descrito na seção 3.7. Os valores de figura de ruído (NF_{rx}) necessários são calculados a partir da equação 3.26 e são apresentados na Tabela 5.1. A fórmula de Friis é classicamente usada para calcular a figura de ruído individual de cada bloco de um sistema. Em (LOLIS et al., 2009), é proposto um método para controlar a contribuição da degradação do SNR de cada bloco e para considerar o impacto do *aliasing* do ruído no dimensionamento do sistema. A figura de ruído em cascata sempre resulta no calculado na equação (3.26) desde que a soma da degradação do SNR se iguale ao NF. Os valores de relação sinal-ruído mínimos para o padrão LTE e IEEE802.11g são obtidos em (M.A.MOHAMED H.M.ABD-ELATTY, 2014) e (OTEFA; ELBOGHDADLY; SOUROUR, 2007) respectivamente.

A fim de alcançar $NF_{rx} = 7$ dB, algumas considerações são feitas no receptor. Em relação à figura de ruído do amostrador da equação (4.1), os seguintes valores são estabelecidos: $f_c = 2,4$ GHz, $R_{on} = 20 \Omega$, $R_S = 20 \Omega$, $f_s = 190$ MHz, $C_H = 3,2$ pF, resultando em $NF_{sh} = 21$ dB. Este conjunto de valores também respeita a condição da equação (4.2). Sobre a figura de ruído global, a figura de ruído do LNA irá sofrer o *aliasing* pela equação (4.3), de modo que $NF_{LNA_{eff}} = NF_{LNA} + \lambda_{dB}$. Para avaliar a capacidade de rejeição do *aliasing* do filtro da equação (4.4) para ambos padrões,

Tabela 5.2: Especificações sistêmicas para subamostragem com dupla quadratura e padrão LTE.

	Filtro RF	LNA _{eff}	S/H	TVGA	VGA	ADC	TOT
SNR _{deg} , dB	2	2,5	1,05	0,75	0,6	0,1	7
γ , dB	0	0,2	0,05	1,2	1,2	0,35	3
G, dB	-2	24,1	0	0	40	0	62,1
NF, dB	2	2,5	21	20,4	20,1	52,7	7
IIP3, dBm	16,7	-13,1	16,7	7,4	8	40	-19

é considerado $f_0 = 2,1$ GHz e $f_0 = 2,4$ GHz como frequências centrais, e fator de qualidade $Q = 40$. Os fatores de *aliasing* resultantes são $\lambda_{LTE} = 0,25$ dB e $\lambda_{802.11g} = 0,33$ dB.

As especificações sistêmicas são apresentadas na Tabela 5.2 considerando a distribuição da degradação do SNR de (LOLIS et al., 2009) e as condições declaradas acima. Pode-se notar que um ganho considerável para o LNA é necessário para mascarar a figura de ruído do amostrador. Uma vez que os blocos *sample-and-hold* e TVGA não apresentam ganho, a figura de ruído para os blocos subsequentes deve ser mantida baixa. Contudo, estes valores estão em acordo com os dispositivos disponíveis no estado-da-arte (SOUZA; MARIANO; TARIS, 2017).

5.1.3 Linearidade na recepção: análise de IIP3

Na presença de outros sinais indesejados, o nível do sinal de interesse é colocado M dB acima da sensibilidade. Esta margem é para tolerar distorções adicionais originadas pelo *aliasing*, produtos de intermodulação (não-lineares e ruído de fase) e saturação do ganho. O teste de intermodulação não é especificado no padrão IEEE802.11g, onde a tabela IIP3 mostra as especificações para IP1 (INIEWSKI, 2007). A Tabela 5.3 resume as especificações de intermodulação não-linear.

Quanto ao ruído, o método em (LOLIS et al., 2009) separa a degradação SNDR (relação sinal-ruído com distorção provocadas por não-linearidade) por bloco, considerando $\gamma = SNDR_{deg} - SNR_{deg}$. O valor de IIP3 em cascata irá sempre resultar no valor

Tabela 5.3: Especificações para a Interseção de Terceira Ordem de Entrada (IIP3).

	M_{dB}	PI_{dBm}	$IIP3_{dBm}$
LTE	3	-46 (ETSI 3GPP, 2014)	-19
IEEE802.11g	3	–	-20,4 (INIEWSKI, 2007)

especificado, visto que a soma de γ resulta em M dB. Portanto, é possível determinar quais blocos contribuem mais ou menos na geração de produtos de intermodulação. O circuito *sample-and-hold* deve ser muito linear, assim sua contribuição será a menor possível. Se o TVGA fosse implementado por blocos ativos, certamente diminuiria o seu requisito de IIP3, e da mesma maneira para o VGA que antecede o conversor analógico-digital. Com estas considerações, a distribuição para γ e para as especificações de IIP3 são resumidas na Tabela 5.2.

5.1.4 Requisitos para rejeição de imagem

Para o padrão LTE, o modo de operação escolhido tem uma sensibilidade de $P_S = -90$ dBm e na presença de um sinal indesejado, o sinal de interesse pode estar 6 dB acima da sensibilidade. Assim, $P_{ds-LTE} = -84$ dBm e um sinal espúrio interferente pode ter $P_{int} = -44$ dBm, então $\Delta_P = 40$ dB, enquanto um $SNR_{LTE} = 10$ dB é necessário para demodular o sinal, resultando em $\Delta_{Im-LTE} = 50$ dB. Para o padrão IEEE802.11g, um sinal não-adjacente é colocado 25 dB acima do sinal de interesse enquanto este pode estar 3 dB acima da sensibilidade. Desse modo, $P_{ds-IEEE802.11g} = -62$ dBm e $P_{int} = -37$ dBm. Com $SNR_{IEEE802.11g} = 25,4$ dB, $\Delta_{Im-IEEE802.11g} = 50,3$ dB.

5.2 Simulação e validação

5.2.1 Ambiente de simulação

A arquitetura é modelada usando a ferramenta ADS. A ferramenta é capaz de realizar simulação baseada em envoltória complexa, onde o passo de simulação é relacionado

à frequência de amostragem da arquitetura. Também possui uma série de bibliotecas internas para validar o desempenho do sistema para um dado padrão de comunicação. Estão disponíveis modems banda base para os padrões LTE e IEEE802.11g, onde medições como taxa de erro de *bits* (BER), magnitude de erro vetorial (EVM) e relação sinal-ruído podem ser obtidas. A arquitetura é testada neste ambiente como ilustra a Fig. 5.1.

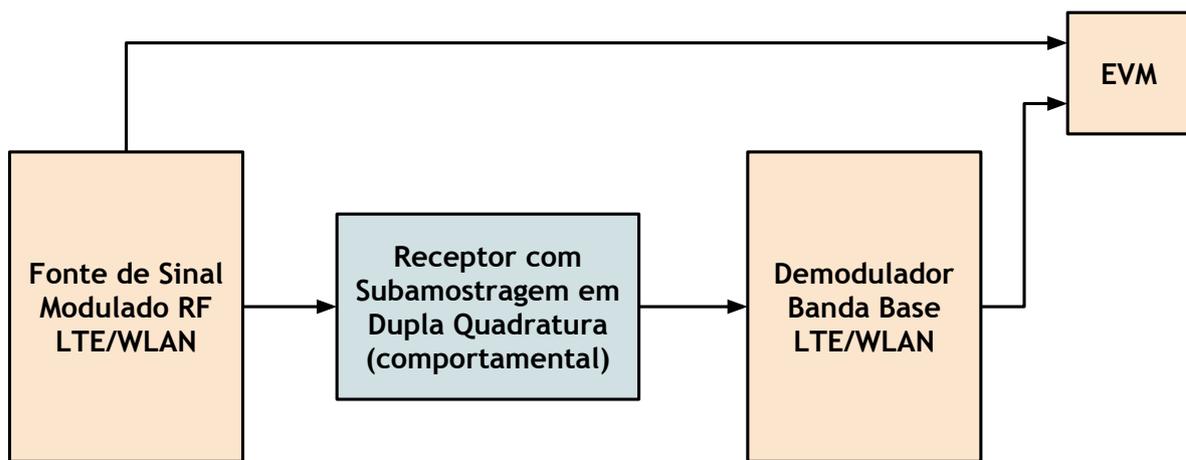


Figura 5.1: Diagrama do sistema em teste.

O sinal LTE modulado utilizado em simulação tem uma taxa símbolo de $R_S = 7,68$ Msps e largura de banda $BW_{CH} = 5$ MHz. O sinal IEEE802.11g modulado tem uma taxa *bit* de $R_b = 54$ Mbps e largura de banda $BW_{CH} = 20$ MHz. Foi usada uma modulação 64-QAM para cada portadora OFDM. O plano de frequência adotado é definido na Seção 5.1.1. A métrica usada para estimar o desempenho é o EVM, o qual usa os vetores obtidos do sinal demodulado e calcula o erro em comparação com os símbolos originais que foram enviados. A relação sinal-ruído com distorção na saída pode ser derivada a partir do EVM (SHAFIK; RAHMAN; ISLAM, 2006):

$$SNDR = -20 \log_{10}(EVM). \quad (5.1)$$

Para a validação das conversões em frequência, deslocamentos e demodulação do sinal, todas as fontes de ruído, não-linearidades e quantização das ondas seno e

cosseno da frequência Ω_{IF_1} são removidas. Para avaliar a rejeição de imagem, os valores do seno e cosseno discreto armazenados nas LUTs são calculados usando 4, 5 e 6 *bits*, enquanto as fontes de ruído e não-linearidades são desligadas. Para o teste de sensibilidade e linearidade, todas as imperfeições são consideradas. Para todos os testes, o SNDR na saída é observado.

5.2.2 Deslocamento em frequência e demodulação do sinal

A fim de testar a amostragem, o deslocamento em frequência e a separação correta dos sinais em fase e em quadratura, as Fig. 5.2 e 5.3 mostram a densidade espectral de potência (DEP) dos sinais em diferentes estágios do receptor para os padrões LTE e IEEE802.11g, respectivamente. O sinal de interesse está no nível de sensibilidade com ruído e não-linearidades presentes. As Fig. 5.2 (b) e 5.3 (b) ilustram a densidade espectral de potência complexa do sinal resultante $X_{IF_1}(f) + jX_{Q_{IF_1}}(f)$ (ver Fig. 4.1) na saída do amostrador em quadratura. O sinal LTE cai sobre a frequência intermediária $IF_1 = 20$ MHz e o sinal IEEE802.11g sobre $IF_1 = -58$ MHz. O ruído das ondas seno e cosseno discretas de Ω_{IF_1} são acrescentadas ao ruído total. As Fig. 5.2 (c) e 5.3 (c) mostram o espectro do sinal complexo em banda base $X_{IBB}(f) + jX_{Q_{BB}}(f)$ (ver Fig. 4.1) depois de sofrerem deslocamento em frequência pelo seno e cosseno discreto de 6 *bits*. O sinal é concentrado na banda base.

A saída banda base é filtrada por um passa-baixas e enviada ao demodulador. Enquanto apenas a imperfeição causada pela discretização do seno e cosseno em Ω_{IF_1} está presente no receptor, um $SNDR_{LTE} = 48$ dB é obtido, validando o plano de frequência e a demodulação do sinal através do sistema.

5.2.3 Simulação de sensibilidade

Ao passo que o espectro do sinal em diferentes estágios do receptor são apresentados nas Fig. 5.2 e 5.3, as constelações na saída para os testes de sensibilidade são ilus-

tradas nas Fig. 5.4 e Fig. 5.5. Os valores de SNDR obtidos foram $SNDR_{LTE} = 12$ dB e $SNDR_{IEEE802.11g} = 28,7$ dBm, condição em que as potências do sinal de interesse em ambos os testes representa a sensibilidade para cada norma. Pode-se observar um valor de SNDR melhor que o esperado para o LTE ($NF_{rx} = 5$ dB), o qual pode ser atribuído ao fato de que, após a divisão do sinal em vias diferentes, os ruídos são recombinados em potência, ao passo que o sinal é recombinado em amplitude. O *budget* do sistema não considera tal particularidade. Cada amostrador e cada TVGA da Fig. 4.1 possui uma fonte de ruído proporcional à figura de ruído apresentada na Tabela 5.2. Por outro lado, um valor de SNDR menor foi obtido para o padrão IEEE802.11g ($NF_{rx} = 7,3$ dB). Esta limitação no SNDR pode ocorrer devido ao filtro de rejeição de *aliasing* que atenua parte do sinal modulado. Em ambas as situações, a qualidade do sinal alcança os valores de SNR_{min} exigidos na Tabela 5.1.

5.2.4 Simulação de rejeição de imagem

No intuito de validar a rejeição de imagem do receptor realizada através do processamento de sinal complexo, este teste não faz uso de filtros RF. As fontes de ruído e não-linearidade também são removidas nesta simulação. Os filtros na banda base são mantidos, assim como os valores discretizados do seno e cosseno em Ω_{IF_1} . O sinal imagem é somado ao sinal de interesse com um nível de potência 30 dB acima do sinal de interesse para o padrão LTE, ilustrado na Fig. 5.2, e 25 dB para o padrão IEEE802.11g, ilustrado na Fig. 5.3. As simulações com sinal imagem e de interesse foram feitas separadamente com o propósito de ilustrar as contribuições de cada uma no domínio da frequência. A rejeição de imagem, por outro lado, é analisada ao adicionar ambos sinais na mesma simulação e avaliando o valor do EVM e SNDR na saída.

Na frequência intermediária Ω_{IF_1} (Fig. 5.2 (b) e 5.3 (b)), pode-se observar um chão de ruído na densidade espectral de potência do sinal imagem, o qual é causado pelo produto de intermodulação com os valores de ganho quantizados.

Tabela 5.4: EVM, SNR and Rejeição de Imagem.

LTE				
n_{bits}	ΔP	EVM	SNR	ΔIm
4	30 dB	13,12%	17,64 dB	47,64 dB
5	30 dB	15,121%	16,35 dB	46,35 dB
6	30 dB	5,4%	25,3 dB	55,3 dB
IEEE802.11g				
n_{bits}	ΔP	EVM	SNR	ΔIm
4	25 dB	48,42%	6,3 dB	31,3 dB
5	25 dB	29,9%	10,48 dB	35,48 dB
6	25 dB	13,7%	17,24 dB	42,24 dB

Na Fig. 5.2 (b), é visto que o sinal imagem cai em $-\Omega_{IF_1} = -20$ MHz para o LTE e na Fig. 5.3 (b) a imagem cai em $\Omega_{IF_1} = 58$ MHz para IEEE802.11g. Após o segundo deslocamento em frequência, a maior parte do sinal imagem cai em $-2\Omega_{IF_1}$, mas uma porção cai na banda base. Inevitavelmente, este será um fator limitante no desempenho da rejeição de sinal imagem, visto que nenhuma compensação harmônica ou de desequilíbrio das vias I e Q está sendo utilizada.

Os resultados para rejeição de sinal imagem são mostrados na Tabela 5.4, com valores obtidos em simulações com 4, 5 e 6 *bits* de discretização do seno e cosseno de Ω_{IF_1} . O erro de quantização para 5 *bits* com o padrão LTE gerou harmônicas que degradam mais a rejeição de imagem do que quando testado com 4 *bits*. O resultado obtido com 6 *bits* é compatível com o exigido pelas especificações. Para o padrão IEEE802.11g, foi atingida uma rejeição de imagem menor devido à maior largura de banda do sinal e Ω_{IF_1} comparadas à frequência de amostragem.

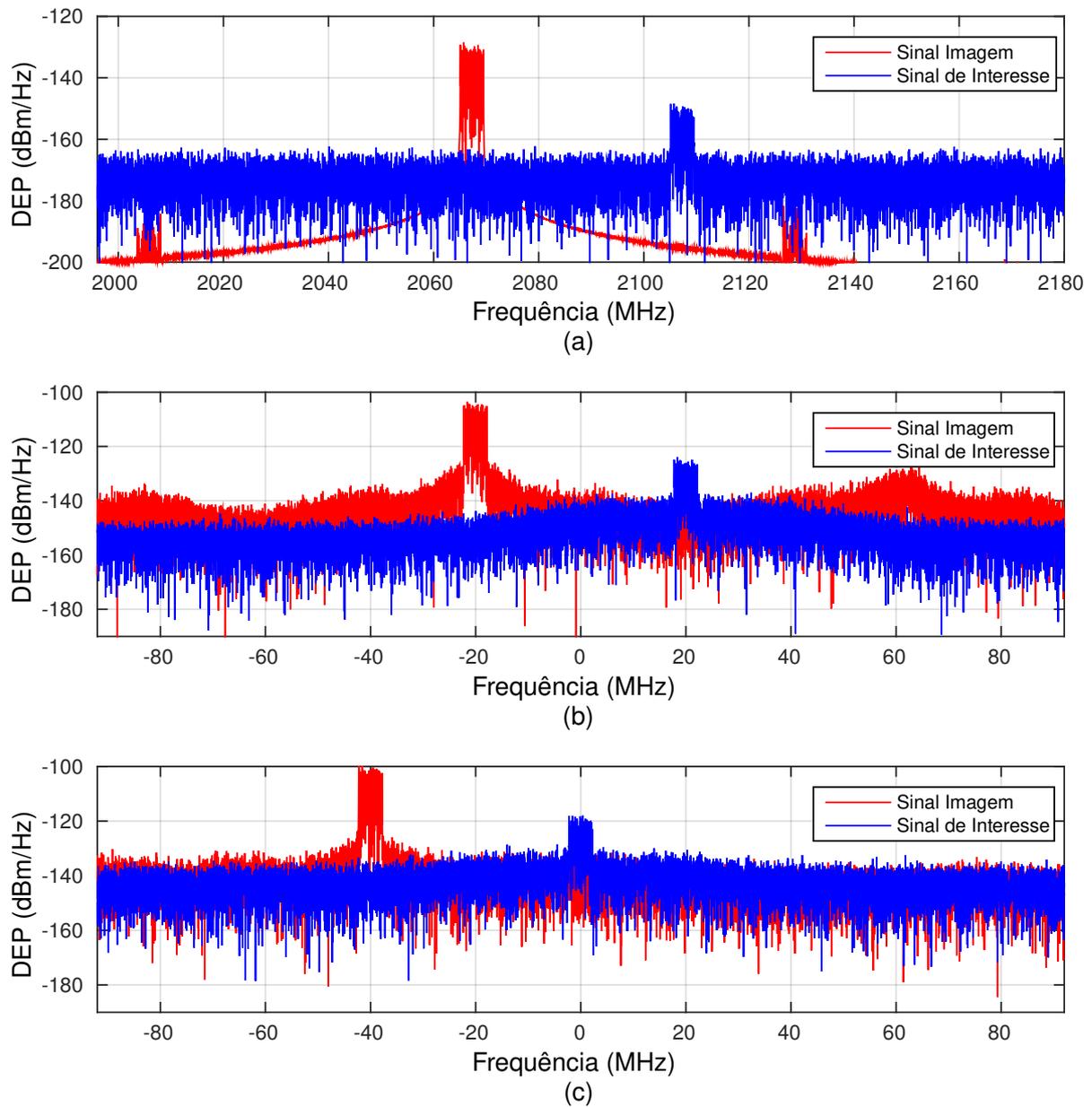


Figura 5.2: Teste para o padrão LTE. (a) Espectro do sinal de entrada, (b) Espectro complexo em Ω_{IF_1} , (c) Espectro complexo na banda base.

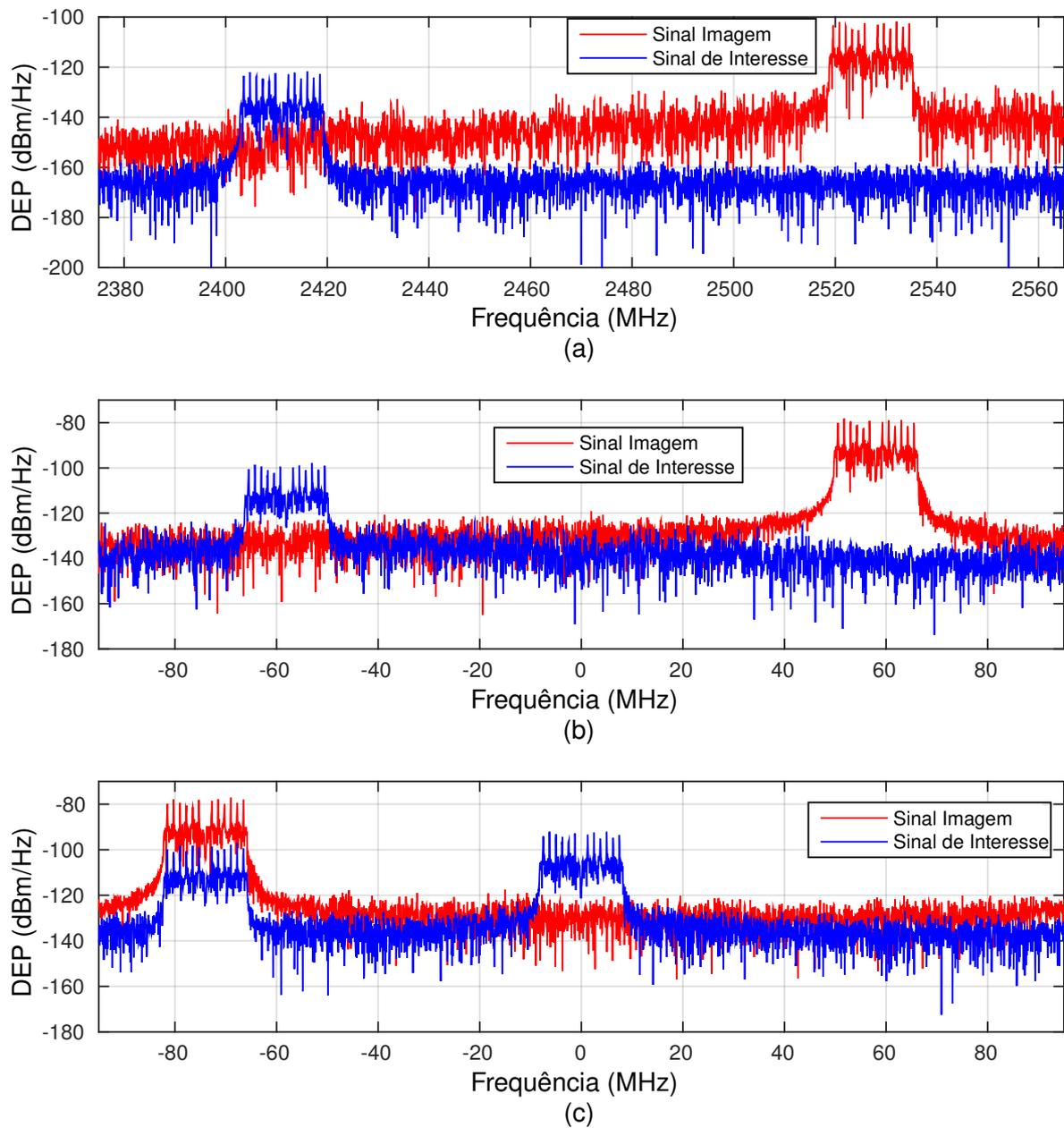


Figura 5.3: Teste para o padrão IEEE802.11g. (a) Espectro do sinal de entrada, (b) Espectro complexo em Ω_{IF_1} , (c) Espectro complexo na banda base.

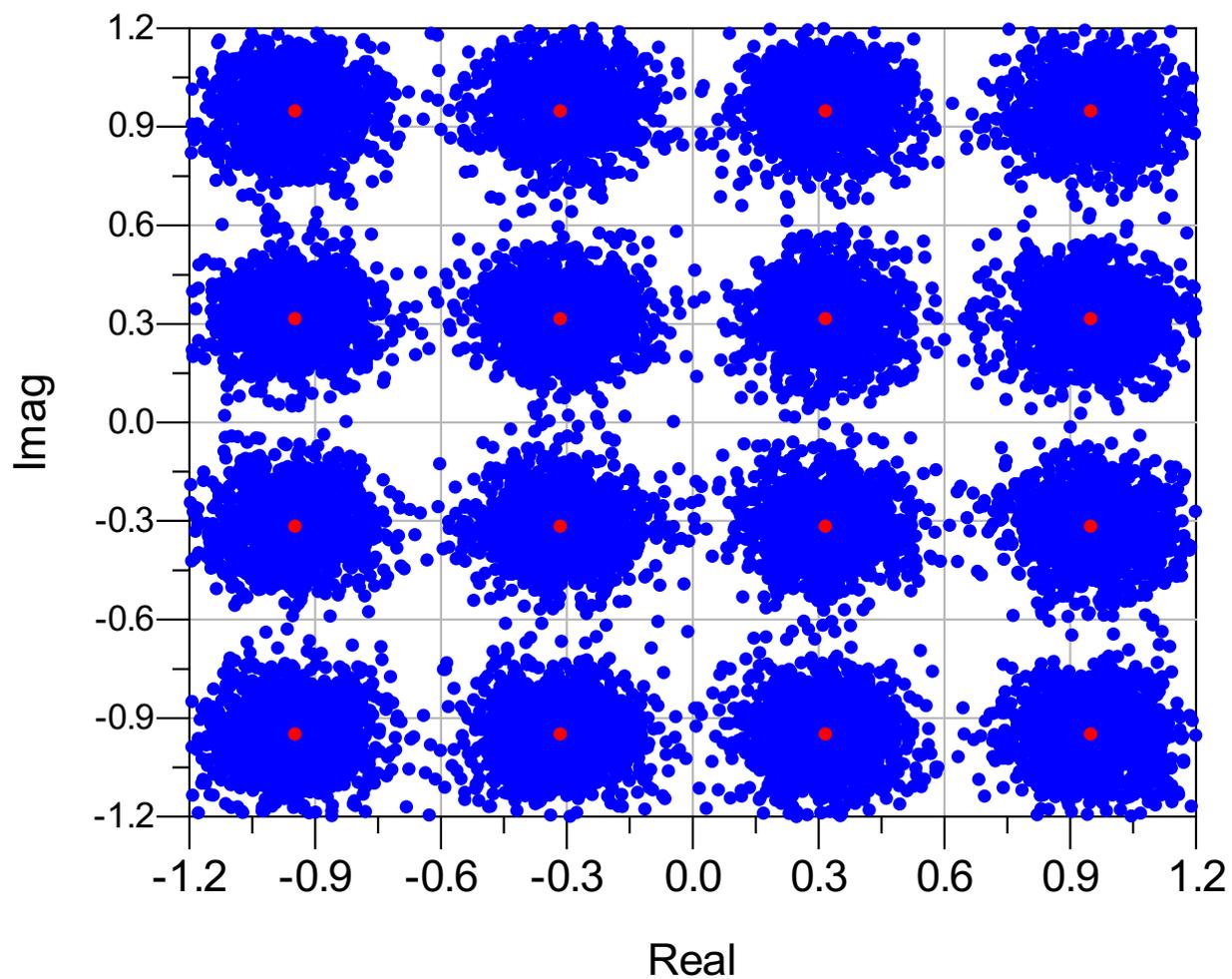


Figura 5.4: Constelação para sinal LTE 16-QAM obtido no teste de sensibilidade.

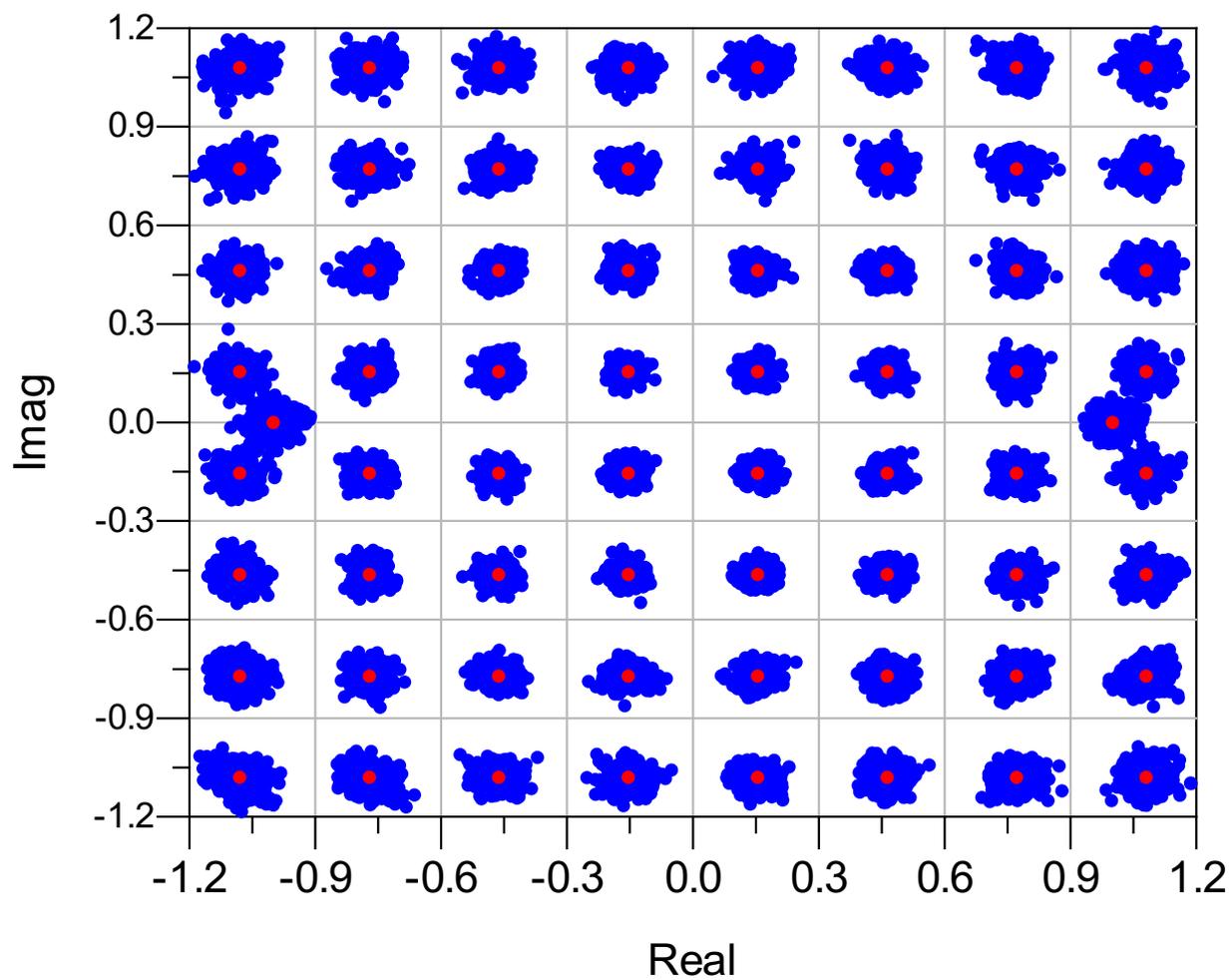


Figura 5.5: Constelação para sinal IEEE802.11g 64-QAM obtido no teste de sensibilidade.

CAPÍTULO 6

CONCLUSÕES

O projeto de circuitos integrados para sistemas de comunicação sem fio envolve uma gama de preocupações que vão além da funcionalidade do dispositivo, como o consumo de energia em aplicações móveis, custo de fabricação e reusabilidade para diferentes padrões de comunicação. Os avanços nas tecnologias de concepção de circuitos têm permitido a fabricação de circuitos mais precisos no tempo, o que favorece soluções tendendo ao processamento digital de sinais. Visando um receptor sem fio totalmente programável, o ideal seria o Rádio por *Software*, onde toda parte de conversão em frequência e demodulação do sinal seriam feitas por um processador. Porém, tal projeto ainda não é totalmente viável devido a limitações dos conversores analógico-digital. Portanto, as soluções buscadas hoje em dia se baseiam na amostragem do sinal em uma frequência intermediária ou banda base, onde as especificações do circuito amostrador são menos exigentes. Um estudo do estado-da-arte de arquiteturas baseadas no tempo discreto foi realizado, permitindo identificar duas famílias de circuitos: um grupo com taxas de amostragem acima à frequência da portadora do sinal e outro fazendo o uso da técnica de subamostragem. Este último se beneficia de baixíssimas taxas de amostragem, porém deve lidar com o problema de superposição espectral. Ainda assim, as arquiteturas estudadas fazem uso de osciladores locais e misturadores para realizar a conversão do sinal para uma frequência desejada. Isto implica a necessidade de um circuito sintetizador de frequência variável. A arquitetura explorada nesse trabalho faz uso da subamostragem para digitalização do sinal e também como técnica de deslocamento do sinal em frequência. Devido ao fato de usar uma baixa frequência intermediária, a rejeição de imagem é atingida através de dupla quadratura. Para evitar o uso de osciladores e misturadores no circuito, as

outras conversões em frequência são feitas através do processamento do sinal em tempo discreto com o uso de amplificadores com ganho variável. O modo multi-banda é obtido quando o receptor atende diferentes portadoras ao selecionar uma taxa de subamostragem diferente mantendo a frequência de amostragem constante. A arquitetura foi validada através de simulação comportamental com a ferramenta ADS, demodulando um sinal modulado do padrão LTE e IEEE802.11g no nível de sensibilidade. As limitações de circuito, como fontes de ruído, não-linearidade e erros de quantização gerados pela discretização das ondas seno e cosseno da frequência intermediária Ω_{IF_1} foram analisadas em diferentes situações. A rejeição de sinal imagem obtida respeitou as especificações dos padrões para $n = 6$ bits de quantização no TVGA e para Ω_{IF_1} onde a periodicidade do ruído de quantização não foi observada.

BIBLIOGRAFIA

BAGHERI, R. et al. An 800-mhz -6-ghz software-defined wireless receiver in 90-nm cmos. **IEEE Journal of Solid-State Circuits**, v. 41, n. 12, p. 2860–2876, Dec 2006. ISSN 0018-9200.

BEHJOU, N.; LARSEN, T.; HOEGDAL, M. Design of a simultaneous multi-band RF sub-sampling receiver. In: **2008 IEEE MTT-S International Microwave Symposium Digest**. [S.l.]: IEEE, 2008. p. 5–8. ISBN 978-1-4244-1780-3.

CHEN, R.; HASHEMI, H. A 0.5-to-3 GHz Software-Defined Radio Receiver Using Discrete-Time RF Signal Processing. **IEEE Journal of Solid-State Circuits**, v. 49, n. 5, p. 1097–1111, may 2014. ISSN 0018-9200.

CHENG, J. et al. A Low-Power, Low-Voltage WBAN-Compatible Sub-Sampling PSK Receiver in 65 nm CMOS. **IEEE Journal of Solid-State Circuits**, v. 49, n. 12, p. 3018–3030, dec 2014. ISSN 0018-9200.

ERIKSSON, P.; TENHUNEN, H. The noise figure of a sampling mixer: theory and measurement. In: **ICECS'99. Proceedings of ICECS '99. 6th IEEE International Conference on Electronics, Circuits and Systems (Cat. No.99EX357)**. [S.l.]: IEEE, 1999. v. 2, p. 899–902. ISBN 0-7803-5682-9.

ETSI 3GPP. **LTE; Evolved Universal Terrestrial Radio Access (E-UTRA); User Equipment (UE) radio transmission and reception (3GPP TS 36.101 version 12.5.0 Release 12)**. [S.l.]: ETSI, 2014.

FORESTIER, S. et al. Joint optimization of the power-added efficiency and the error-vector measurement of 20-ghz phemt amplifier through a new dynamic bias-control method. **IEEE Transactions on Microwave Theory and Techniques**, v. 52, n. 4, p. 1132–1141, April 2004. ISSN 0018-9480.

GEIS, A. et al. A 0.5 mm² Power-Scalable 0.5–3.8-GHz CMOS DT-SDR Receiver With Second-Order RF Band-Pass Sampler. **IEEE Journal of Solid-State Circuits**, v. 45, n. 11, p. 2375–2387, nov 2010. ISSN 0018-9200.

GU, Q. **RF system design of transceivers for wireless communications**. New York: Springer, 2005. ISBN 0387241612.

HAYKIN, S. **Sistemas de comunicação analógicos e digitais**. Porto Alegre: Bookman, 2004. ISBN 8573079363 9788573079364.

HERAGU, A.; RUFFIEUX, D.; ENZ, C. C. A 2.4-GHz MEMS-Based PLL-Free Multi-Channel Receiver With Channel Filtering at RF. **IEEE Journal of Solid-State Circuits**, v. 48, n. 7, p. 1689–1700, jul 2013. ISSN 0018-9200.

IEEE. IEEE standard for information technology–telecommunications and information exchange between systems local and metropolitan area networks—specific requirements part 11: Wireless lan medium access control (mac) and physical layer (phy) specifications. **IEEE Std 802.11-2012**, p. 1–2793, 2012.

INIEWSKI, K. **Wireless Technologies: Circuits, Systems, and Devices**. [S.l.]: CRC Press, 2007. (Devices, Circuits, and Systems). ISBN 9780849379970.

JAKONIS, D. et al. A 2.4-ghz rf sampling receiver front-end in 0.18- μm cmos. **IEEE Journal of Solid-State Circuits**, v. 40, n. 6, p. 1265–1277, June 2005. ISSN 0018-9200.

LI, Y.; BAKKALOGLU, B.; CHAKRABARTI, C. A system level energy model and energy-quality evaluation for integrated transceiver front-ends. **IEEE Transactions on Very Large Scale Integration (VLSI) Systems**, v. 15, n. 1, p. 90–103, Jan 2007. ISSN 1063-8210.

LOLIS, L. et al. System design of bandpass sampling RF receivers. In: **2009 16th IEEE International Conference on Electronics, Circuits and Systems - (ICECS 2009)**. [S.l.]: IEEE, 2009. p. 691–694. ISBN 978-1-4244-5090-9.

MADADI, I. et al. A High IIP2 SAW-Less Superheterodyne Receiver With Multistage Harmonic Rejection. **IEEE Journal of Solid-State Circuits**, v. 51, n. 2, p. 332–347, feb 2016. ISSN 0018-9200.

MADADI, I.; TOHIDIAN, M.; STASZEWSKI, R. B. A 65nm CMOS high-IF superheterodyne receiver with a High-Q complex BPF. In: **2013 IEEE Radio Frequency Integrated Circuits Symposium (RFIC)**. [S.l.]: IEEE, 2013. p. 323–326. ISBN 978-1-4673-6062-3. ISSN 15292517.

M.A.MOHAMED H.M.ABD-ELATTY, M.-S. e. W. Performance analysis of lte-advanced physical layer. **International Journal of Computer Science Issues**, 2014.

MARTIN, K. W. Complex signal processing is not complex. **IEEE Transactions on Circuits and Systems I: Regular Papers**, v. 51, n. 9, p. 1823–1836, Sept 2004. ISSN 1549-8328.

MITOLA, J. The software radio architecture. **IEEE Communications Magazine**, v. 33, n. 5, p. 26–38, May 1995. ISSN 0163-6804.

MUHAMMAD, K. et al. A discrete time quad-band GSM/GPRS receiver in a 90nm digital CMOS process. **Proceedings of the Custom Integrated Circuits Conference**, v. 2005, n. 8, p. 804–807, 2005. ISSN 08865930.

OTEFA, A. M.; ELBOGHDADLY, N. M.; SOUROUR, E. A. Performance analysis of 802.11n wireless LAN physical layer. In: **2007 ITI 5th International Conference on Information and Communications Technology**. [S.l.]: IEEE, 2007. p. 279–288. ISBN 978-1-4244-1430-7.

RHEE, W. et al. Fractional-N frequency synthesis: Overview and practical aspects with FIR-embedded design. **Journal of Semiconductor Technology and Science**, v. 13, n. 2, p. 170–183, apr 2013. ISSN 15981657.

SHAFIK, R. A.; RAHMAN, M. S.; ISLAM, A. R. On the Extended Relationships Among EVM, BER and SNR as Performance Metrics. In: **2006 International Conference**

on **Electrical and Computer Engineering**. [S.l.]: IEEE, 2006. p. 408–411. ISBN 98432-3814-1.

SOUZA, M. D.; MARIANO, A.; TARIS, T. Reconfigurable Inductorless Wideband CMOS LNA for Wireless Communications. **IEEE Transactions on Circuits and Systems I: Regular Papers**, v. 64, n. 3, p. 675–685, mar 2017. ISSN 1549-8328.

STASZEWSKI, R. B. et al. All-digital tx frequency synthesizer and discrete-time receiver for bluetooth radio in 130-nm cmos. **IEEE Journal of Solid-State Circuits**, v. 39, n. 12, p. 2278–2291, Dec 2004. ISSN 0018-9200.

SUN, Y.-R. **Generalized Bandpass Sampling Receivers for Software Defined Radio**. Tese (Doctoral Dissertation) — Royal Institute of Technology, 2006.

TOHIDIAN, M.; MADADI, I.; STASZEWSKI, R. B. A Fully Integrated Discrete-Time Superheterodyne Receiver. **IEEE Transactions on Very Large Scale Integration (VLSI) Systems**, v. 25, n. 2, p. 635–647, feb 2017. ISSN 10638210.

VALKAMA, M.; RENFORS, M.; KOIVUNEN, V. Advanced methods for I/Q imbalance compensation in communication receivers. **IEEE Transactions on Signal Processing**, v. 49, n. 10, p. 2335–2344, 2001. ISSN 1053587X.